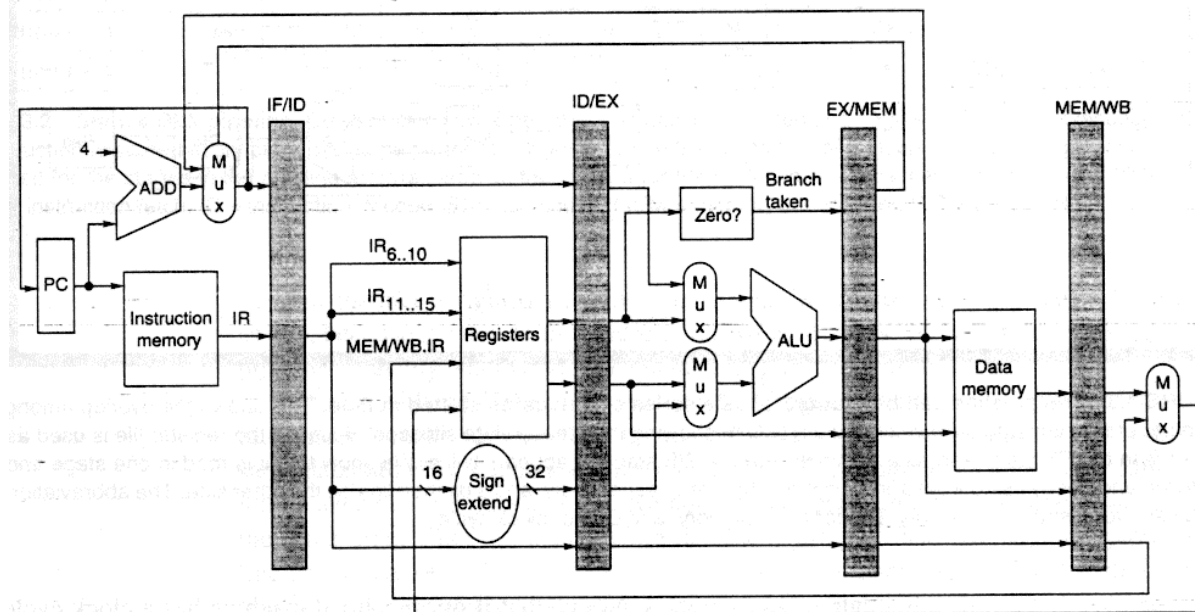




## Архитектура и организација рачунара 1 – К3

1. (15) Посматра се процесор *pipeline* организације дат на слици 1. Свака фаза извршавања инструкције траје једну периоду сигнала такта укључујући и фазу 2 у којој се чита из регистарског фајла (*Registers*) и фазу 5 у којој се уписује у регистарски фајл (*Registers*).



Слика 1. Pipeline са реализацијом скока у четвртом степену

На процесору се извршава следећа секвенца инструкција:

LW R1, (R2)16; R1=MEM[R2+16]

ADD R1, R2, R3; R1=R2+R3

ADD R1, R1, R3; R1=R1+R3

ADD R2, R1, R1; R2=R1+R1

У овој секвенци инструкција постоје хазарди података. У неким ситуацијама је могуће реализовати додатни хардвер за прослеђивање којим се елиминишу хазарди података и обезбеђује извршавање инструкција без заустављања проточне обраде. Међутим у неким ситуацијама хазард података је могуће решити једино заустављањем проточне обраде.

а) (8) У датој секвенци инструкција навести све ситуације у којима постоје хазарди података. За сваку од ситуација у којој се активира неки део хардвера за прослеђивање, навести између које две инструкције се јавља, објаснити зашто постоји хазард података и навести која од њих се може решити заустављањем проточне обраде а која прослеђивањем (могуће и оба). Тамо где се зауставља навести колико периода сигнала такта се зауставља, а тамо где се прослеђује (могуће после заустављања) навести шта (који је изворишни регистар) се куда прослеђује (шта је одредиште). Одговор дати табеларно.

РБ.	Инструкција 1	Инструкција 2	Објашњење	З/П	Заустављање	Прослеђивање	Одредиште

б) (7) Нацртати модификовану слику процесора са слике 1 која треба да садржи само оне делове који активирају приликом прослеђивања која се јављају у овом задатку. За сваки део хардвера назначити ситуацију (редни број из претходне табеле) за коју се реализује прослеђивање.

2. (15) Посматра се систем са стандардном проточном обрадом са слике 1 код кога постоји хардвер за прослеђивање (*forwarding*), одређивање адресе скока и услова скока се обавља у ID степену и који користи статичку предикцију да скок није прихваћен (*branch non-taken prediction*). Извршава се следећи програмски сегмент:

```

loop:  LW      R1, (R2)100      ;R1=MEM[R2+100]
        SUBI   R1, R1, #1      ;R1=R1-1
        SW     R1, (R2)105     ;MEM[R2+105]=R1
        BEQZ   R1, loop        ;if(R1 == 0) goto loop
        LW     R3, (R2)101     ;R3=MEM[R2+101]
        ADD    R3, R1, R3      ;R3=R1+R3
        SUBI   R3, R3, #1      ;R3=R3-1
        BNEZ   R3, next       ;if(R3 != 0) goto next
        XOR    R3, R3, R2      ;R3 = R3 xor R2
        SW     R3, (R2)106     ;MEM[R2+106]=R3
        LW     R1, (R2)106     ;R1=MEM[R2+106]
next:  BNEZ   R3, loop        ;if(R3 != 0) goto loop
        ADD    R3, R1, R1      ;R3=R1+R1
        OR     R1, R3, R1      ;R1= R3 or R1
        SUBI   R3, R3, #1      ;R3=R3+1

```

Почетна вредност регистра R2 је 0h а изглед дела меморије почев од адресе 100h је приказан на слици 2. Из меморије се чита и у њу уписује 32-битне реч по реч. Почетна адреса програма је 1000h, а свака инструкција заузима тачно једну адресу, адресирање је на нивоу 32-битне речи.

Адреса		100	101	102	103	104	105	106	107	108	109	10A	10B	
Садржај		2	1	3	3	2	5	6	2	1	3	3	2	

Слика 2. Изглед дела меморије

а) Приказати табеларно шта се дешава у којој фази за првих 10 инструкција датог програма које се изврше.

б) Посматра се модификован процесор *pipeline* организације код којег се утврђивање да ли се ради о инструкцији скока и утврђивање адреса скока обавља у фази 1 (*IF*). Услов скока се утврђује на исти начин као код процесора са слике 1. Приказати табеларно шта се дешава у којој фази за првих 10 инструкција датог програма које се изврше у случају да у фази 1 (*IF*) постоји јединица са бафером предвиђања са 4 улаза и два бита за предикцију скока по улазу. Предикција 11 означава јаку предикцију да ће бити скока, 10 слабу предикцију да ће бити скока, 00 означава јаку предикцију да неће бити скока, а 01 слабу предикцију да неће бити скока. Јединица са бафером предвиђања дозвољава и читање и упис у истом такту. Изглед јединице са бафером предвиђања пре извршавања датог програмског сегмента приказана је на слици 3.

улаз	Предикција
0	01
1	10
2	01
3	10

Слика 3. Изглед јединице са бафером предвиђања

в) Дати табеларно приказ јединице са бафером предвиђања након завршетка 10 инструкција датог програма и скицирати шему за предвиђање која је коришћена у тачки б).

**Напомене:** На испиту нису дозвољена никаква помоћна средства, ни калкулатори ни литература. Испит траје 3 сата.