



Организација рачунара – Колоквијум

1.(15) Посматра се део рачунара који чине меморија и процесор.

Меморија је капацитета 64КВ. Ширина меморијске речи је 1 бајт.

Процесор је са једноадресним форматом инструкција. Подаци су целобројне величине са знаком дужине 2 бајта представљени у другом комплементу. Подаци у меморији заузимају две суседне меморијске локације, при чему се млађи бајт налази на нижој, а старији бајт на вишој адреси.

У процесору постоји програмски бројач РС дужине 2 бајта, адресни регистар меморије MAR дужине 2 бајта, прихватни регистар податка меморије MBR дужине 1 бајт, прихватни регистар инструкције IR дужине 3 бајта, акумулатор А дужине 2 бајта, прихватни регистар податка В дужине 2 бајта, регистри опште намене R0 до R7 дужине 2 бајта, програмска статусна реч PSW дужине 1 бајт, указивач на врх стека SP дужине 2 бајта. Инструкције су дужине 1 или 3 бајта.

Битови 7, 6 и 5 првог бајта инструкције су 000 за све инструкције скока, док се битовима 4 до 0 првог бајта инструкција специфицира код операције за инструкције скока и то на следећи начин: 00000-инструкција условног скока уколико резултат није нула (JNZ), 00001-инструкција безусловног скока (JMP) и 00010-инструкција скока на потпрограм (JSR). Адреса скока је дата 2 и 3 бајтом инструкције, при чему је млађи бајт адресе скока дат другим, а старији бајт трећим бајтом инструкције. Дужина инструкција је 3 бајта.

Битови 7, 6 и 5 првог бајта инструкције су 111 за безадресне инструкције, док се битовима 4 до 0 првог бајта инструкција специфицира код операције за безадресне инструкције и то на следећи начин: 00000-инструкција повратка из потпрограма (RTS), 00001-инструкција повратка из прекидне рутине (RTI) и 00010-инструкција логичког померања садржаја акумулатора удесно за једно место (LSRA). Дужина инструкција је 1 бајт.

Битови 7, 6 и 5 првог бајта инструкције у опсегу вредности 001 до 110 специфицирају код операције за адресне инструкције и то на следећи начин: 001-инструкција преноса у акумулатор (LOAD), 010-инструкција преноса из акумулатора (STORE), 011-логичка инструкција логичког сабирања (OR), 100-аритметичка инструкција одузимања (SUB) и 101-аритметичка инструкција сабирања (ADD). Начини адресирања су специфицирани битовима 4 и 3 првог бајта инструкције и то на следећи начин: 00-регистарско директно адресирање, 01-регистарско индиректно адресирање са постинкрементирањем, 10-меморијско индиректно адресирање и 11-непосредно адресирање. Код регистарског директног адресирања и регистарског индиректног адресирања са постинкрементирањем битови 2, 1 и 0 првог бајта инструкције се користе за адресирање једног од регистара опште намене R0 до R7. Дужина инструкције је 1 бајт. Код меморијског индиректног адресирања 16 битна адреса меморијске локације је дата другим и трећим бајтом инструкције, при чему је млађи бајт адресе дат другим, а старији бајт трећим бајтом. Адреса дужине 16 бита заузима две суседне меморијске локације, при чему се млађи бајт налази на нижој, а старији бајт на вишој адреси. Битови 2, 1 и 0 првог бајта инструкције се не користе. Дужина инструкције је 3 бајта. Код непосредног адресирања 16 битни операнд је дат другим и трећим бајтом инструкције, при чему је млађи бајт податка дат другим, а старији бајт трећим бајтом инструкције. Битови 2, 1 и 0 првог бајта инструкције се не користе. Дужина инструкција је 3 бајта.

Стек расте према вишим меморијским локацијама, а регистар SP указује на последњу заузету меморијску локацију.

На индикаторе у програмској статусној речи утичу следеће инструкције: LOAD, STORE и OR на N и Z, SUB и ADD на N, Z, V и C и LSR на N, Z и C.

Садржај дела меморије:

ЛОКАЦИЈА:	0000h	0001h	0002h	0003h	0004h	0005h	0006h	0007h	0008h	0009h
САДРЖАЈ:	01h	00h	00h	00h	00h	00h	00h	04h	06h	00h
ЛОКАЦИЈА:	0100h	0101h	0102h	0103h	0104h	0105h	0106h	0107h	0108h	0109h
САДРЖАЈ:	01h	00h	10h	01h	10h	00h	50h	00h	02h	29h
ЛОКАЦИЈА:	1000h	1001h	1002h	1003h	1004h	1005h	1006h	1007h	1008h	1009h
САДРЖАЈ:	29h	90h	04h	00h	E2h	02h	1Bh	10h	28h	E0h
ЛОКАЦИЈА:	100Ah	100Bh	100Ch	100Dh	100Eh	100Fh	1010h	1011h	1012h	1013h
САДРЖАЈ:	51h	60h	98h	00h	18h	20h	38h	01h	10h	A8h
ЛОКАЦИЈА:	1014h	1015h	1016h	1017h	1018h	1019h	101Ah	101Bh	101Ch	101Dh
САДРЖАЈ:	43h	71h	D2h	51h	D2h	10h	02h	00h	00h	10h

Ако је PC=0100h, SP=2000h, A=0001h, R1=0002h, N=0, Z=0, V=0 и C=0. Извршити 5 сукцесивних наредби и за сваку наредбу је потребно попунити један ред у табелама чија су заглавља дата у наставку.

Фаза читања инструкције:

Рб.	Адресе са којих је прочитана инструкција	IR _{23..16}	IR _{15..8}	IR _{7..0}	Инструкција	Садржај промењених регистра
-----	--	----------------------	---------------------	--------------------	-------------	-----------------------------

Фаза одређивања адресе операнда и читање операнда:

Рб.	Адресе са којих је прочитана адреса операнда	Адресе са којих је прочитан операнд	Операнд	Садржај промењених регистра
-----	--	-------------------------------------	---------	-----------------------------

Фаза извршавања:

Рб.	Адресе којима се приступа у фази извршавања	A	N	Z	V	C	Садржај промењених регистра и меморијских локација
-----	---	---	---	---	---	---	--

2.(15) Адресни простор неког рачунара је величине 128KB, адресбилна јединица је 16 битна реч. Подаци су целобројне величине без знака дужине 16 бита. Процесор је једноадресни, улазно-излазни и меморијски адресни простори су раздвојени, а механизам прекида је векторисан. Регистар IVTP има вредност 0h. Процесор поседује две улазне линије за спољне маскирајуће прекиде, IRQM0 и IRQM1, при чему је IRQM1 вишег приоритета, и једну улазну линију за спољне немаскирајуће прекиде, IRQN. Њима су придружени улази 2, 1 и 0 у IV табели, респективно. На линије IRQM0 и IRQM1 су везане периферије PER0 и PER1, респективно. Адресе осмобитних регистра у којима се чувају бројеви улаза PER0 и PER1 су 200h и 300h. Не прихвата се прекид истог нивоа приоритета. Улаз 3 у IV табели се употребљава у свим осталим случајевима. У PSW-у постоји бит I (*Interrupt Enable*) који се поставља на 0 у току фазе опслуживања прекида и одређен број L бита који се постављају на ниво приоритета прекидне рутине на коју се скаче у току фазе опслуживања прекида за спољне маскирајуће прекиде. За селективно маскирање прекида се користи IMR регистар ширине 2 бита (бит 0 маскира линију IRQM0, а бит 1 маскира линију IRQM1). Инструкције INT, INTE, INTD и RTI не реагују на прекид. Регистри ACC и PSW су величине 2 бајта. Стек расте од нижих ка вишим адресама у меморији, а регистар SP указује на прву слободну локацију. При прекиду се на стеку чувају PSW и PC, тим редом. Главни програм је дат на слици 1, прекидне рутине на слици 2, а садржај дела меморијског адресног простора почев од адресе 0 дат је на слици 3. Инструкција на адреси 0100h означена је као 1. (прва) по редоследу извршавања, а свака следећа инструкција која се извршава означена је следећим редним бројем. У току извршавања 1. инструкције стижу захтеви за прекидима по линијама IRQM0, IRQM1 и IRQN. На почетку су сви бити PSW-а постављени на 0. Почетни садржај акумулатора је 0000h. Све вредности на сликама су хексадециманалне.

Напомена: Инструкција LDIMR учитава садржај IMR регистра у акумулатор (IMR се учитава на најнижа 2 бита, а сви остали се постављају на 0), а инструкција STIMR уписује најнижа два бита акумулатора у IMR регистар. Вредност 0 маскира прекид.

Слика 1	Адреса	Инструкција	Слика 2	Адреса	Инструкција	Адреса	Инструкција	Слика 3	Адреса	Садржај
	0100	INTE		1000	STIMR	100B	INC		0000	1000
	0101	LOAD #0030		1001	LOAD #0004	100C	STIMR		0001	1006
	0103	ADD #0002		1003	INT #0001	100D	RTI		0002	100A
	0105	INTD		1005	RTI	100E	STORE FFFF		0003	100E
	0106	STORE #0030		1006	DEC	1010	POP		0004	1003
	0108	HALT		1007	STORE 0030	1011	ADD #0002		0005	100E
				1009	RTI	1013	PUSH		...	
				100A	LDIMR	1014	RTI		0030	0009
									...	

- а) (3) Колика је максимална величина IV табеле?
- б) (3) Написати део програма којим се додељује број улаза периферији PER1?
- в) (6) Написати секвенцу адреса наредби које се редом извршавају, почев од адресе 0100h. Резултат дати табеларно тако да табела садржи редни број инструкције, адресу на којој започиње инструкција, саму инструкцију, садржај акумулатора након извршења инструкције, вредности свих познатих бита унутар програмске статусне речи, изглед стека и вредности на линијама IRQM0, IRQM1 и IRQN. Резултат дати након фазе извршења инструкције и уколико је у фази опслуживања прекида прихваћен прекид и након фазе опслуживања прекида. Табела:

Рб	Адреса	Инструкција	ACC	Стек	IMR	I	L	PRIRRn	PRIRR1	PRIRR0
0	-	-	0000	-	11	0	*	-	-	-

* - Одређени број L бита.

- г) (3) Која вредност се налази на меморијској локацији 30h након извршеног програма?

Напомене: На колоквијуму нису дозвољена никаква помоћна средства, ни калкулатори ни литература, може се писати графитном оловком. Колоквијум траје 120 минута.