



## Организација рачунара – К1

### 1.(15) Посматра се део рачунара који чине меморија и процесор.

Меморија је капацитета  $2^{16}$  бајтова. Ширина меморијске речи је 1 бајт.

Процесор је са једноадресним форматом инструкција. Подаци су целобројне величине без знака дужине 2 бајта. Подаци у меморији заузимају две суседне меморијске локације, при чему се млађи бајт налази на вишој, а старији бајт на нижој адреси.

У процесору постоји програмски бројач РС дужине 2 бајта, адресни регистар меморије MAR дужине 2 бајта, прихватни регистар податка меморије MBR дужине 1 бајт, прихватни регистар инструкције IR дужине 3 бајта, акумулатор А дужине 2 бајта, прихватни регистар податка В дужине 2 бајта, регистри опште намене R0 до R3 дужине 2 бајта, програмска статусна реч PSW дужине 1 бајт, указивач на врх стека SP дужине 2 бајта, регистар броја улаза у табелу са адресама прекидних рутина BR дужине 2 бита и указивач на табелу са адресама прекидних рутина IVTP дужине 2 бајта. Инструкције су дужине 1 или 3 бајта.

Бит 7 првог бајта инструкције има вредност 0 за безадресне инструкције и инструкције скока, док бит 6 првог бајта инструкције има вредност 0 за безадресне инструкције, а вредност 1 за инструкције скока. Безадресне инструкције су инструкција повратка из потпрограма (RTS) и инструкција повратка из прекидне рутине (RTI). Дужина инструкција је 1 бајт. Инструкције скока су инструкција условног скока уколико је резултат нула (JZ), безусловног скока (JMP) и скока на потпрограм (JSR). Адреса скока је дата 2 и 3 бајтом инструкције, при чему је старији бајт адресе скока дат другим, а млађи бајт трећим бајтом. Дужина инструкција је 3 бајта. Битовима 5 до 0 првог бајта инструкција специфицира се код операције за безадресне инструкције и инструкције скока.

Бит 7 првог бајта инструкције има вредност 1 за адресне инструкције. Адресне инструкције су: инструкција преноса у акумулатор (LOAD), инструкција преноса из акумулатора (STORE), аритметичка инструкција одузимања (SUB), логичка инструкција логичко ИЛИ (OR) и инструкција аритметичког померања улево за једно место код које резултат остаје само у акумулатору (ASL). Битовима 6 до 4 првог бајта инструкција специфицира се код операције. Битовима 3 и 2 првог бајта инструкције специфицирају се следећа адресирања: 00-меморијско директно адресирање, 01-меморијско индиректно адресирање, 10-регистарско директно адресирање и 11-непосредно адресирање. Код меморијског директног адресирања и меморијског индиректног адресирања други и трећи бајт инструкције садрже адресу меморијске локације, при чему је старији бајт адресе меморијске локације дат другим, а млађи бајт трећим бајтом. Код меморијског индиректног адресирања адреса дужине 16 бита заузима две суседне меморијске локације, при чему се млађи бајт налази на вишој, а старији бајт на нижој адреси. Битови 1 и 0 првог бајта инструкције се не користе. Дужина инструкција је 3 бајта. Код регистарског директног адресирања регистар опште намене који се користи специфициран је битовима 1 и 0 првог бајта инструкције. Дужина инструкција је 1 бајт. Код непосредног адресирања 16 битни операнд је дат другим и трећим бајтом инструкције, при чему је старији бајт податка дат другим, а млађи бајт трећим бајтом. Битови 1 и 0 првог бајта инструкције се не користе. Дужина инструкција је 3 бајта.

Стек расте према нижим меморијским локацијама, а регистар SP указује на прву слободну меморијску локацију.

Захтеви за прекид долазе од 4 улазно/излазна уређаја по линијама означеним од 0 до 3. По линији 0 стиже захтев за прекид најнижег, а по линији 3 највишег приоритета. Број линије највишег приоритета по којој је стигао захтев за прекид налази се у бинарном облику у регистру BR дужине 2 разреда. Адресе прекидних рутина 4 улазно/излазна уређаја који по линијама означеним од 0 до 3

шаљу захтеве за прекид налазе се у улазима 0 до 3 табеле са адресама прекидних рутина. Адресе дужине 16 бита заузимају по две суседне меморијске локације, при чему се млађи бајт налази на вишој, а старији бајт на нижој адреси. Садржај регистра BR представља број улаза у табелу са адресама прекидних рутина. Почетна адреса табеле са адресама прекидних рутина се налази у регистру IVTP дужине 2 бајта. У оквиру хардверског дела опслуживања захтева за прекид на стек са стављају само регистри PC и PSW тим редом.

Нацртати дијаграм тока фаза извршавања инструкције и то: фазе читања инструкције, фазе формирања адресе и читања операнда, фаза извршавања операција LOAD, STORE, SUB, OR, ASL, JZ, JMP, JSR, RTS и RTI и фазе опслуживања захтева за прекид.

**2.(5)** На асемблеру за процесор из задатка 1 написати секвенцу инструкција која обавља исту операцију као следећи програмски сегмент на језику C:

$$c = 4 \cdot a - (*b);$$

уколико се променљиве a, b и c налазе на меморијским локацијама 0100h, 0200h и 0300h, респективно. Регистри опште намене R0 до R3 су доступни за коришћење.

**Напомене:** На колоквијуму нису дозвољена никаква помоћна средства, ни калкулатори ни литература. Колоквијум траје 90 минута.