



## Организација рачунара – К1

### 1.(15) Посматра се део рачунара који чине меморија и процесор.

Меморија је капацитета  $2^{16}$  бајтова. Ширина меморијске речи је 1 бајт.

Процесор је са једноадресним форматом инструкција. Подаци су целобројне величине без знака дужине 2 бајта. Подаци у меморији заузимају две суседне меморијске локације, при чему се млађи бајт налази на нижој, а старији бајт на вишој адреси.

У процесору постоји програмски бројач PC дужине 2 бајта, адресни регистар меморије MAR дужине 2 бајта, прихватни регистар податка меморије MBR дужине 1 бајт, прихватни регистар инструкције IR дужине 3 бајта, акумулатор А дужине 2 бајта, прихватни регистар податка В дужине 2 бајта, регистри опште намене R0 до R3 дужине 2 бајта, програмска статусна реч PSW дужине 1 бајт, указивач на врх стека SP дужине 2 бајта. Инструкције су дужине 1 или 3 бајта.

Битови 7, 6, 5 и 4 првог бајта инструкције су 0000 за све инструкције скока, док се битовима 3 до 0 првог бајта инструкција специфицира код операције за инструкције скока и то на следећи начин: 1000-инструкција условног скока уколико је резултат нула (JZ), 0100-инструкција безусловног скока (JMP) и 0001-инструкција скока на потпрограму (JSR). Адреса скока је дата 2 и 3 бајтом инструкције, при чему је млађи бајт адресе скока дат другим, а старији бајт трећим бајтом. Дужина инструкција је 3 бајта.

Битови 7, 6, 5 и 4 првог бајта инструкције су 1111 за безадресне инструкције, док се битовима 3 до 0 првог бајта инструкција специфицира код операције за безадресне инструкције и то на следећи начин: 0001-инструкција повратка из потпрограма (RTS) и 1001-инструкција повратка из прекидне рутине (RTI). Дужина инструкција је 1 бајт.

Битови 7, 6, 5 и 4 првог бајта инструкције у опсегу вредности 0001 до 1110 специфицирају код операције за адресне инструкције и то на следећи начин: 1000-инструкција преноса у акумулатор (LOAD), 0100-инструкција преноса из акумулатора (STORE), 0010-аритметичка инструкција сабирања (ADD), 0001-логичка инструкција логички производ (AND) и 1001-инструкција логичког померања удесно за једно место код које резултат остаје само у акумулатору (LSR). Начини адресирања су специфицирани битовима 3 и 2 првог бајта инструкције и то на следећи начин: 00-непосредно адресирање, 01-меморијско директно адресирање, 10-меморијско индиректно адресирање и 11-регистарско индиректно адресирање. Код непосредног адресирања 16 битни операнд је дат другим и трећим бајтом инструкције, при чему је млађи бајт податка дат другим, а старији бајт трећим бајтом. Битови 1 и 0 првог бајта инструкције се не користе. Дужина инструкција је 3 бајта. Код меморијског директног адресирања 16 битна адреса меморијске локације је дата другим и трећим бајтом инструкције, при чему је млађи бајт адресе дат другим а старији бајт трећим бајтом. Битови 1 и 0 првог бајта инструкције се не користе. Дужина инструкција је 3 бајта. Код меморијског индиректног адресирања 16 битна адреса адресе меморијске локације је дата другим и трећим бајтом инструкције, при чему је млађи бајт адресе дат другим, а старији бајт трећим бајтом. Код меморијског индиректног адресирања адреса меморијске локације дужине 16 бита заузима две суседне меморијске локације, при чему се млађи бајт налази на нижој, а старији бајт на вишој адреси. Битови 1 и 0 другог бајта инструкције се не користе. Дужина инструкција је 3 бајта. Код регистарског индиректног адресирања битови 1 и 0 првог бајта инструкције се користе за адресирање једног од регистара опште намене R0 до R3. Дужина инструкција је 1 бајт.

Стек расте према вишим меморијским локацијама, а регистар SP указује на прву слободну меморијску локацију на стеку.

На индикаторе у програмској статусној речи утичу следеће инструкције: LOAD на N и Z, ADD на N, Z, V и C, AND на N и Z и LSR на N, Z и C.

Садржај дела меморије је:

ЛОКАЦИЈА:	10h	11h	12h	13h	14h	15h	16h	17h	18h	19h
САДРЖАЈ:	00h	80h	41h	00h	E3h	10h	00h	21h	4Ch	B8h
ЛОКАЦИЈА:	1000h	1001h	1002h	1003h	1004h	1005h	1006h	1007h	1008h	1009h
САДРЖАЈ:	88h	15h	00h	20h	00h	80h	08h	0Eh	10h	88h
ЛОКАЦИЈА:	100Ah	100Bh	100Ch	100Dh	100Eh	100Fh	1010h	1011h	1012h	1013h
САДРЖАЈ:	10h	00h	1Ch	4Fh	9Eh	01h	00h	20h	10h	00h

Ако је PC=1000h, SP=0100h, ACC=0100h, R0=0Eh, R1=11h, R2=15h, R3=C0h, N=0, Z=0, V=0 и C=0. Извршити 5 сукцесивних наредби и за сваку наредбу одредити следеће: у фази читања инструкције меморијске адресе са којих је прочитана инструкција, садржај регистра IR, инструкцију која је прочитана и нови садржај регистра PC, у фази одређивања адресе операнда и читања операнда меморијске адресе са којих је прочитана адреса операнда, меморијске адресе са којих је прочитан операнд, вредност операнда и нови садржај регистара опште намене који су у овој фази промењени, у фази извршавања меморијске адресе којима се у овој фази приступа, садржај акумулатора А и индикатора N, Z, V и C након извршавања инструкције и нови садржај регистара и меморијских локација који су у овој фази промењени. Резултате представити у форми једне или више табела које садрже наведене колоне.

**2.(5)** На асемблеру за процесор из задатка 1 написати секвенцу инструкција која обавља исту операцију као следећи програмски сегмент на језику C:

$$d = (a + b + 3) / 2 + (*c);$$

уколико се променљиве a, b, c и d налази на меморијској локацији 100h, 200h, 300h и 400h, респективно.

**Напомене:** На колоквијуму нису дозвољена никаква помоћна средства, ни калкулатори ни литература. Колоквијум траје 90 минута.