

Карноове карте:

	00	01	11	10
00				
01				
11				
10				

	00	01	11	10
00				
01				
11				
10				

CT	Q	00	01	11	10
0		b	0	b	b
1		0	1	0	0

$R = \overline{CT}Q = \overline{C + \overline{T} + Q}$

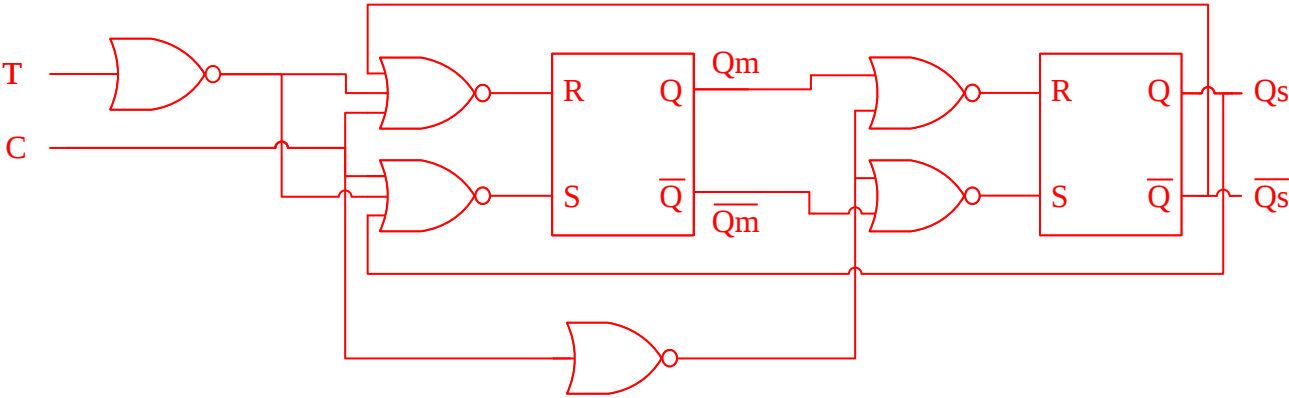
	00	01	11	10
00				
01				
11				
10				

	00	01	11	10
00				
01				
11				
10				

CT	Q	00	01	11	10
0		0	1	0	0
1		b	0	b	b

$S = \overline{CT}Q = \overline{C + \overline{T} + Q}$

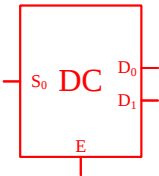
Шема (master-slave T флип-флоп):



5. [10]

a)

Модул:



Излазни сигнали (формуле):

$$D_0 = E * \overline{S_0}$$
$$D_1 = E * S_0$$

б)

Модул:



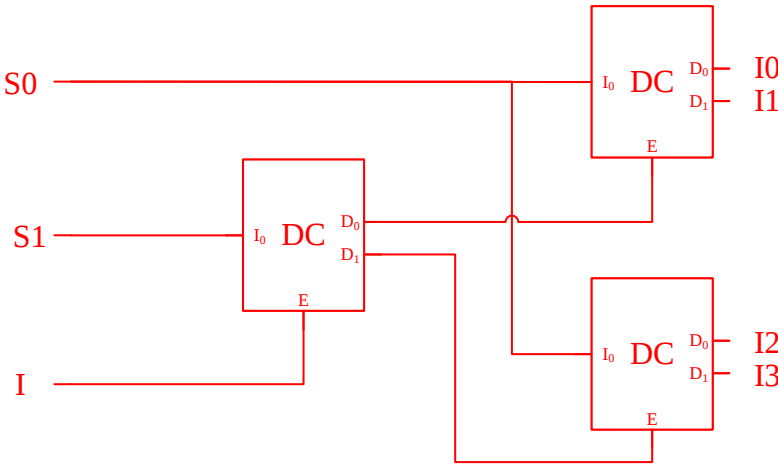
Ai	Bi	Ci	Fi	Ci+1	
0	0	0	0	0	
0	0	1	1	0	
0	1	0	1	0	
0	1	1	0	1	
1	0	0	1	0	
1	0	1	0	1	
1	1	0	0	1	
1	1	1	1	1	

$$F_i = \overline{A_i} \overline{B_i} C_i + \overline{A_i} B_i \overline{C_i} + A_i \overline{B_i} \overline{C_i} + A_i B_i C_i$$

$$C_{i+1} = A_i B_i + A_i C_i + B_i C_i$$

в)

Шема:



6. [15]

a)

Операција серијског уписа
удесно:

SR	A _{i+1}	A _i (t)	A _i (t+1)	D	
0	0	0	0	0	
0	0	1	1	1	
0	1	0	0	0	
0	1	1	1	1	
1	0	0	0	0	
1	0	1	0	0	
1	1	0	1	1	
1	1	1	1	1	

Операција декрементирања:

DEC	A _i (t)	E _i	A _i (t+1)	E _{i+1}	D
0	0	0	0	b	0
0	0	1	0	b	0
0	1	0	1	b	1
0	1	1	1	b	1
1	0	0	0	0	0
1	0	1	1	1	1
1	1	0	1	0	1
1	1	1	0	0	0

Операција брисања:

CL	A _i (t)	A _i (t+1)	D		
0	0	0	0		
0	1	1	1		
1	0	0	0		
1	1	0	0		

Карноове карте:

SR A _{i+1}					
A _i		00	01	11	10
0		0	0	1	0
1		1	1	1	0

		00	01	11	10
0					
1					

		00	01	11	10
0					
1					

$$D_{SR} = SR \cdot A_{i+1} + \overline{SR} \cdot A_i$$

DEC A _i					
E _i		00	01	11	10
0		0	1	1	0
1		0	1	0	1

DEC A _i		00	01	11	10
E _i		00	01	11	10
0		b	b	0	0
1		b	b	0	1

		00	01	11	10
0					
1					

$$D_{DEC} = \overline{DEC} \cdot A_i + A_i \cdot \overline{E_i} + DEC \cdot \overline{A_i} \cdot E_i$$

$$E_{i+1} = \overline{A_i} \cdot E_i$$

CL					
A _i		00	01	11	10
0		0	0		
1		1	0		

		00	01	11	10
0					
1					

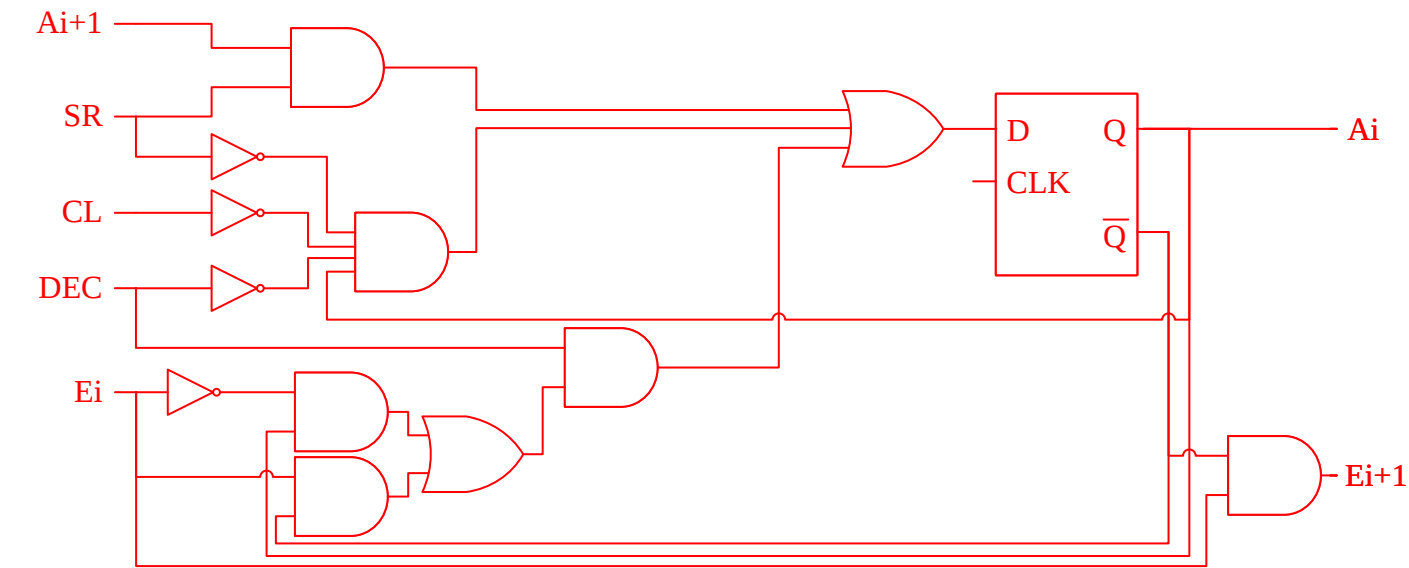
		00	01	11	10
0					
1					

$$D_{CL} = \overline{CL} \cdot A_i$$

Обједињени сигнал побуде:

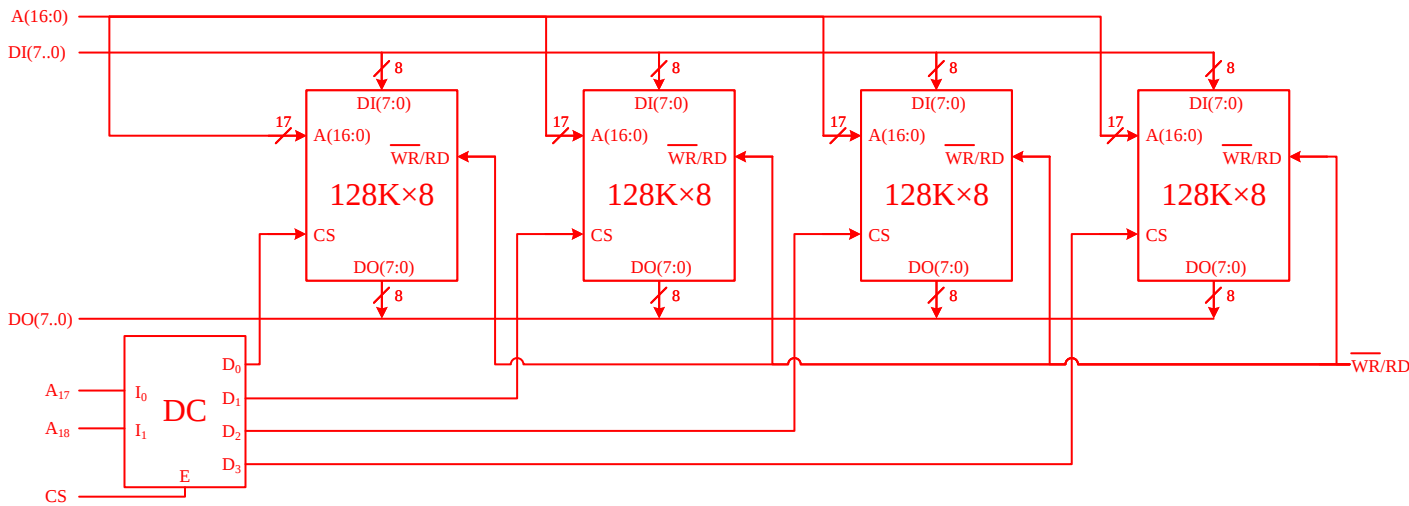
$$D = SR * Ai+1 + DEC * (Ai * \overline{Ei} + \overline{Ai} * Ei) + \overline{SR} * \overline{DEC} * \overline{CL} * Ai$$

Шема (једноразредни регистар):



б)

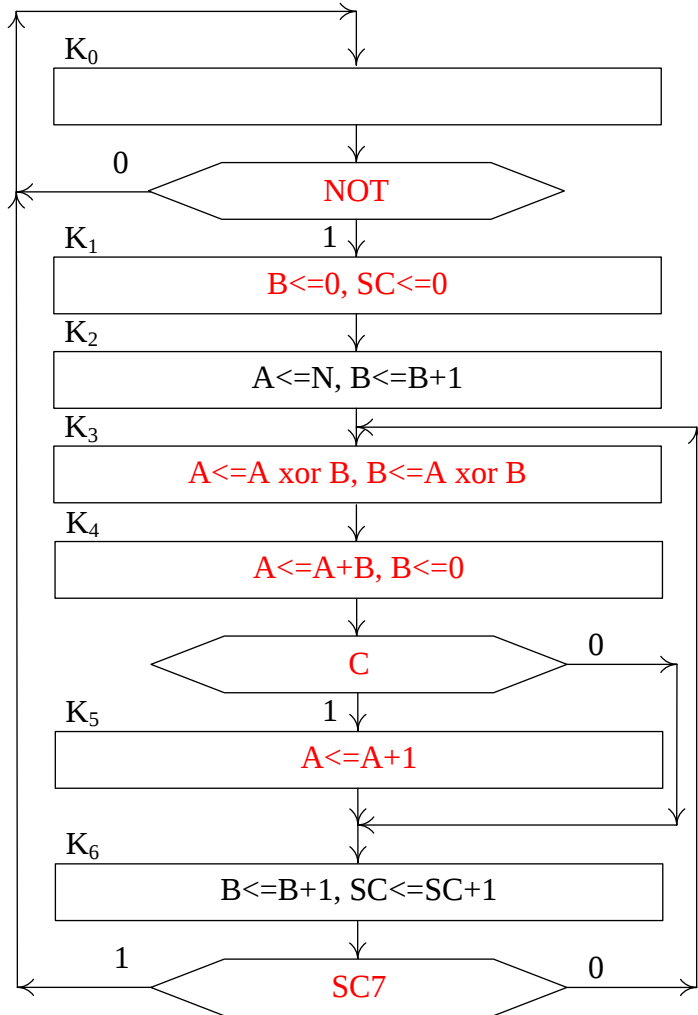
Шема (меморијски модул 512K × 8 бита):



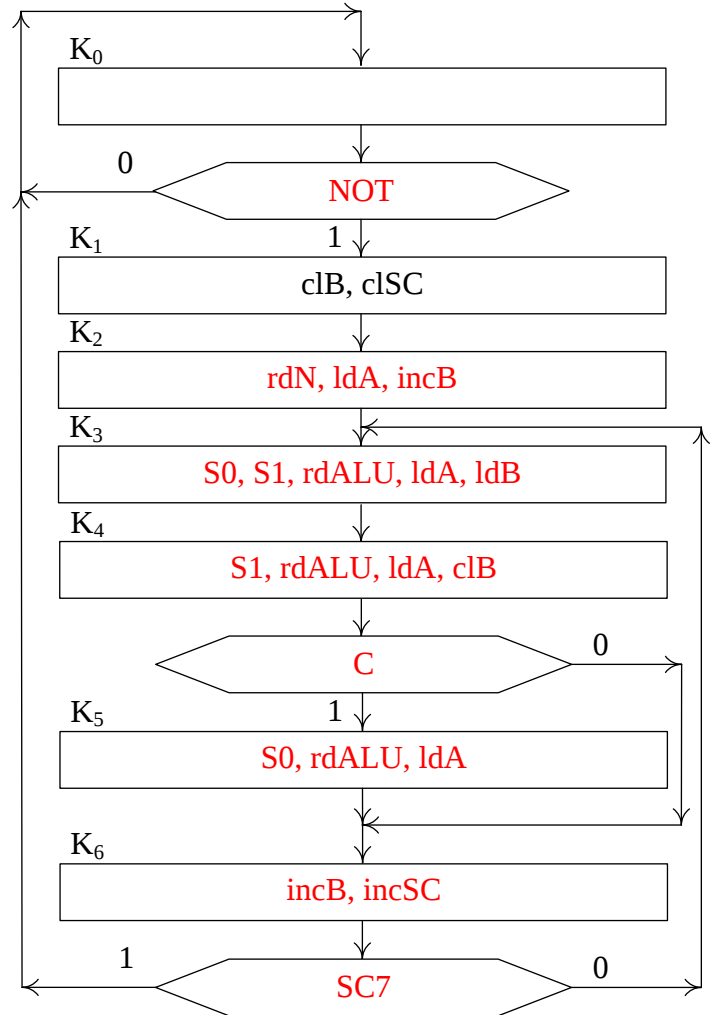
7. [20]

a)

Дијаграм тока микрооперација:

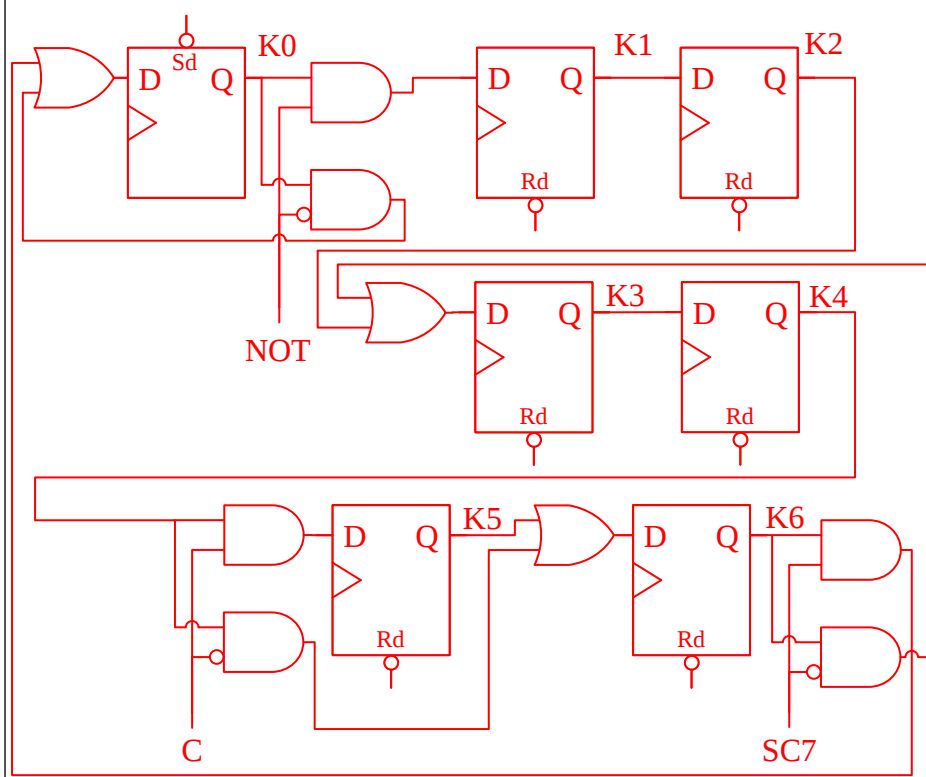


Дијаграм тока управљачких сигнала:



б)

Шема (управљачка јединица):



Изрази управљачких сигнала:

$clB = K1 + K4$
 $clSC = K1$
 $rdN = K2$
 $ldA = K2 + K3 + K4 + K5$
 $incB = K2 + K6$
 $S0 = K3 + K5$
 $S1 = K3 + K4$
 $rdALU = K3 + K4 + K5$
 $ldB = K3$
 $incSC = K6$