



**Основи рачунарске технике**  
-13E111OPT-

**Напомене:**

На испиту нису дозвољена никаква помоћна средства, ни калкулатори ни литература.

Услов за полагање испита је да на задацима 6 и 7 студент освоји најмање 10 од максимално 35 поена.

**Испит траје 90 минута.**

=====

**4. (10)** Конструисати *master-slave* JK флип-флоп, код кога је нула активна вредност улазног сигнала такта С, а један активна вредност улазних сигнала J и K, користећи асинхрони RS флип-флоп са НИЛИ елементима и минимални број НИЛИ елемената. У поступку решавања представити структурну шему датог асинхроног RS флип-флопа са НИЛИ елементима, а затим га искористити као модул. Табеларно представити законе функционисања RS и JK флип-флопа и извести релевантне изразе. Табеларно представити закон побуде асинхроног RS флип-флопа са НИЛИ елементима.

**5. (10)**

а) Потребно је нацртати двоулазни декодер као модул са свим улазима и излазима. Декодер треба да поседује улаз сигнала дозволе *Enable* (E) који активан у логичкој јединици. Написати формуле које описују закон функционисања овог модула.

б) Потребно је нацртати једнобитни инкрементер као модул са свим улазима и излазима. Написати формуле које описују закон функционисања овог модула.

в) Коришћењем модула из ставке б), потребно је реализовати структурну шему тробитног инкрементера.

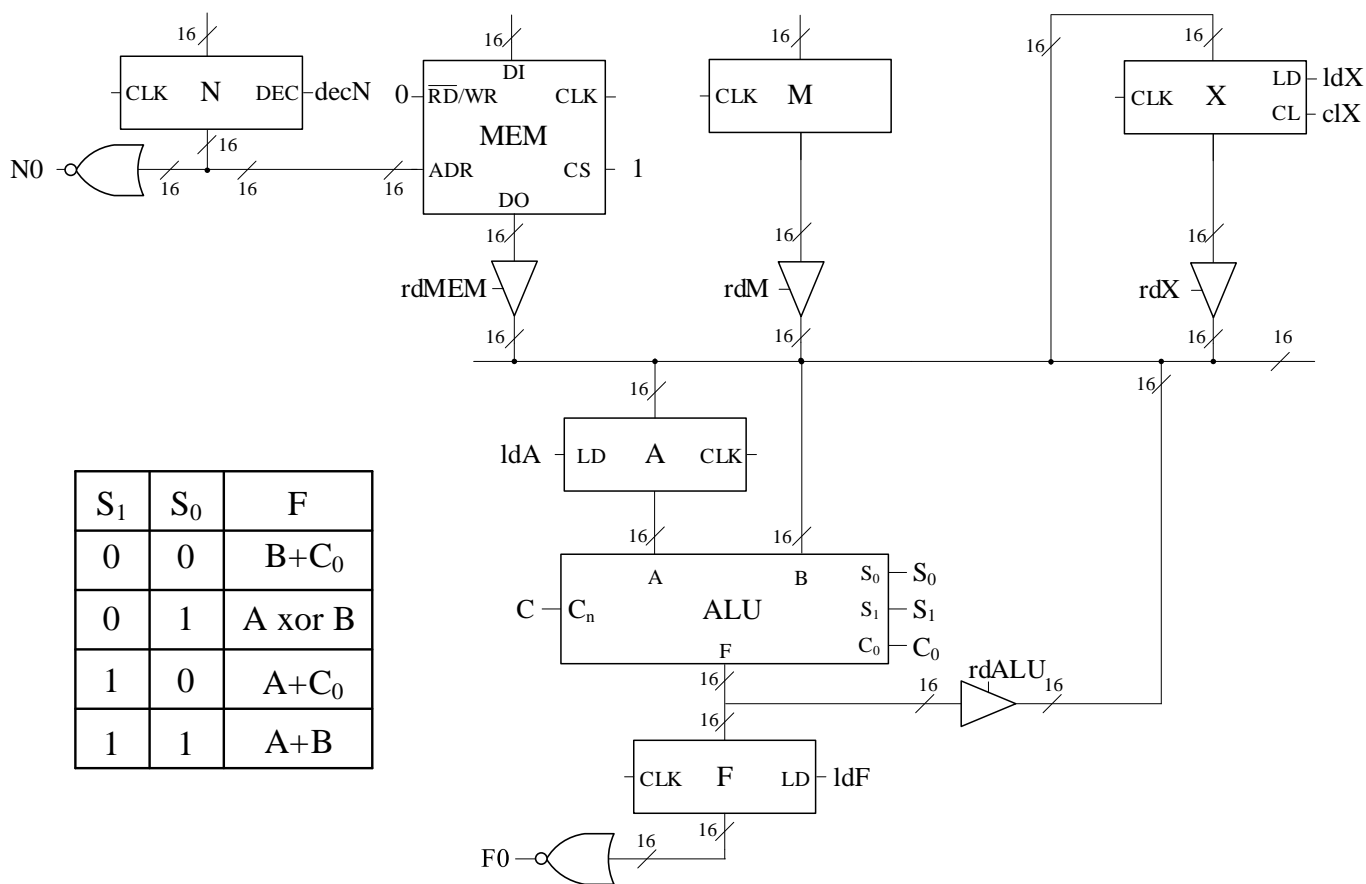
**6. (15)** Реализовати један разред регистра са декрементирањем, серијским уписом улево и синхроним брисањем помоћу T флип-флопа, код којег је логичка јединица активна вредност улаза T, и НЕ, И и ИЛИ логичких кола са произвољним бројем улаза. Када ниједан од управљачких сигнала није активан, обезбедити да се стање регистра не мења. У поступку реализације потребно је посебним комбинационим таблицама прелаза/излаза и побуда представити законе функционисања једног разреда регистра са декрементирањем, серијским уписом улево и синхроним брисањем помоћу T флип-флопа, извести изразе за сигнал побуде  $T_i$  за све три функционалности, формирати обједињен сигнал побуде  $T_i$ , нацртати структурну шему таквог једноразредног регистра.

Коришћењем датог једноразредног регистра приказати структурну шему троразредног регистра са операцијом комплементирања (први комплемент).

7. (20) На слици 7.1. је приказана структурна шема дела операционе јединице процесора. Сматрати да се у регистру N налази вредност која представља тренутни број речи у меморијском модулу MEM. Такође сматрати да је регистар M иницијализован. Микрооперације које се реализују у јединици ALU су дате у табели.

а) Допунити дијаграме тока микрооперација и управљачких сигнала фазе извршавања наредбе NUMM која броји колико је речи у меморијском модулу MEM једнако садржају регистра M. Резултат треба сместити у регистар X.

б) Нацртати структурну шему управљачке јединице реализоване као „шетајућа јединица” са D флип-флоповима.



Слика 7.1. Структурна шема операционе јединице