



## Архитектура и организација рачунара 2

**1. (30)** Посматра се део рачунара који чине меморија и процесор.

Меморија је капацитета  $2^{21}$  бајтова. Ширина меморијске речи је 2 бајта. Процесор је са једноадресним форматом инструкција. Подаци су целобројне величине без знака дужине два бајта.

У процесору постоји регистар програмског бројача РС дужине три бајта, адресни регистар меморије MAR дужине 20 бита, прихватни регистар податка меморије MDR дужине два бајта, прихватни регистар инструкције IR дужине пет бајта, регистар акумулатора ACC дужине три бајта, помоћни регистар податка В дужине три бајта, регистри опште намене R0 до R31 дужине три бајта, програмска статусна реч PSW дужине један бајт која садржи само индикатор Z, указивач на врх стека SP дужине три бајта, регистар броја улаза у табелу са адресама прекидних рутина BR дужине 2 бајта и указивач на табелу са адресама прекидних рутина IVTP дужине 20 бита. Инструкције су променљиве дужине и то један, два, три или четири бајта. Битови првог бајта су означени са 31 до 24, другог бајта са 23 до 16, трећег бајта са 15 до 8 и четвртог бајта са 7 до 0. Структура инструкција је дефинисана на начин дат у даљем тексту.

Бит 7 првог бајта инструкције има вредност 0 за инструкције скока, при чему бит 6 првог бајта инструкције има вредност 0 за инструкција условног скока и 1 за инструкције безусловног скока. Инструкција условног скока је инструкција условног скока уколико је резултат нула (BZ). Битовима 5 до 0 првог бајта инструкције специфицира код операције за инструкције условног скока. На основу тога је за инструкцију BZ усвојен код операције 00000000. Инструкција BZ се реализује као релативни скок у односу на текућу вредност програмског бројача РС, а померај је 8 битна целобројна величина са знаком дата другим бајтом инструкције. Дужина инструкције је два бајта. Инструкције безусловног скока су инструкција безусловног скока (JMP) и инструкција скока на потпрограм (JSR). Битовима 5 до 0 првог бајта инструкције се специфицира код операције за инструкције безусловног скока. На основу тога су за инструкције JMP и JSR усвојени кодови операција 01000000 и 01000001, респективно. Инструкције JMP и JSR се реализују као апсолутни скокови, а адреса скока је дата другим (најстарији), трећим и четвртим (најмлађи) бајтом инструкције. Дужина инструкција је четири бајта.

Бит 7 првог бајта инструкције има вредност 1 за безадресне и адресне инструкције, при чему бит 6 првог бајта инструкције има вредност 0 за безадресне инструкције и 1 за адресне инструкције. Безадресне инструкције су инструкција повратка из потпрограма (RTS), инструкција повратка из прекидне рутине (RTI) и инструкција аритметичког померања удесно за једно место садржаја акумулатора ACC (ASR). Битовима 5 до 0 првог бајта инструкције специфицира се код операције за безадресне инструкције. На основу тога су за инструкције RTS, RTI и ASR усвојени кодови операција 10000000, 10000001 и 10000010, респективно. Дужина инструкција је један бајт. Адресне инструкције су инструкција преноса у акумулатор (LD), инструкција преноса из акумулатора (ST), аритметичка инструкција сабирања (ADD), логичка инструкција логички производ (AND) и инструкција безусловног скока на срачунату адресу (JADR). Битовима 5 до 0 првог бајта инструкција специфицира се код операције за адресне инструкције. На основу тога су за инструкције LD, ST, ADD, AND и JADR усвојени кодови операција 11000000, 11000001, 11000010, 11000011 и 11000100,

респективно. Дужина инструкција је два, три, четири или пет бајта и зависи од специфицираног начина адресирања.

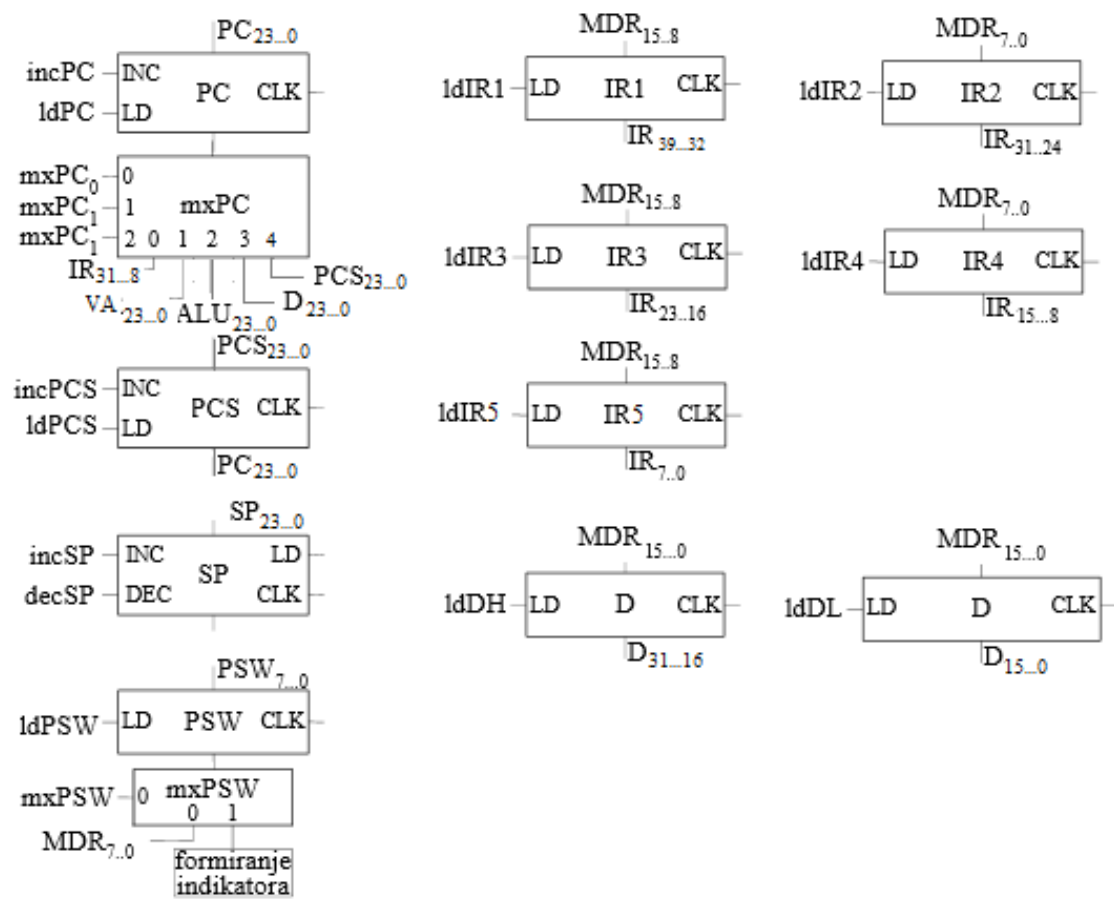
За адресне инструкције се битовима 7, 6 и 5 другог бајта инструкције специфицира начина адресирања и то на следећи начин: 000-регистарско директно адресирање (regdir), 001-регистарско индиректно адресирање (regind), 010-регистарско индиректно са постдекрементирањем адресирање (postdecr), 011-регистарско индиректно са преинкрементирањем адресирање (preincr), 100-меморијско директно адресирање (memdir), 101-меморијско индиректно адресирање (memind), 110-регистарско индиректно са померајем адресирање (regindpom) и 111-непосредно адресирање (immed). Адресирања код којих бит 7 има вредност 0 користе неки од регистара опште намене R0 до R31 специфициран битовима 4 до 0 другог бајта инструкције. Дужина инструкција је два бајта. Адресирања код којих бит 7 има вредност 1 имају трећи или трећи и четврти или трећи, четврти и пети бајт инструкције. Код меморијског директног и меморијског индиректног адресирања трећи (најстарији бајт адресе), четврти и пети (најмлађи бајт адресе) бајт инструкције садрже адресу меморијске локације. Код меморијског индиректног адресирања адреса дужине 24 бита заузима две суседне меморијске локације, при чему се старија реч адресе налази на нижој а млађи реч адресе на вишој локацији. Битови 4 до 0 другог бајта инструкције се не користе. Дужина инструкција је пет бајта. Код регистарског индиректног са померајем адресирања трећи бајт инструкције садржи 8 битни померај који је дат као целобројна величина са знаком. Један од регистара опште намене R0 до R31 који се користи специфициран је битовима 4 до 0 другог бајта инструкције. Дужина инструкција је три бајта. Код непосредног адресирања трећи и четврти бајт инструкције садрже 16 битни податак, при чему је старији бајт податка дат трећим бајтом а млађи бајт податка четвртим бајтом. Битови 4 до 0 другог бајта инструкције се не користе. Дужина инструкција је четири бајта.

Стек расте према нижим меморијским локацијама, а регистар SP указује на прву слободну меморијску локацију.

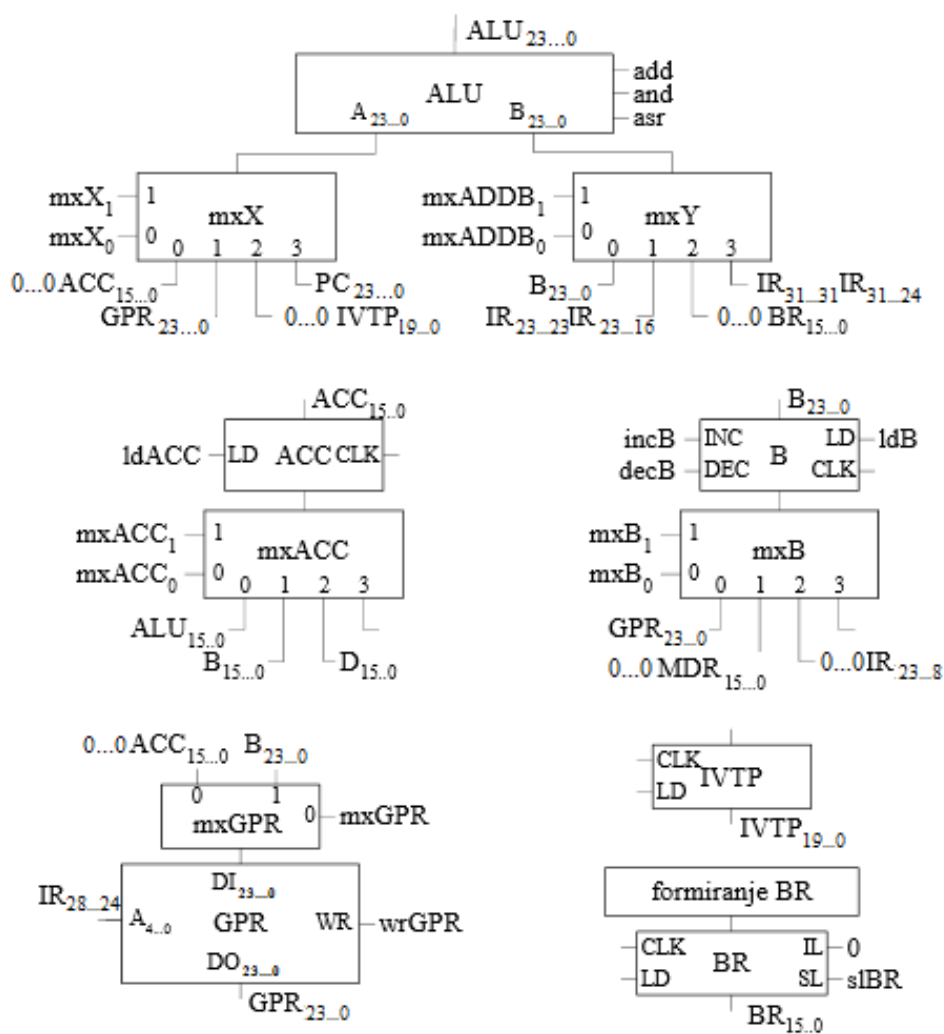
Рачунар поседује виртуелну меморију страничне организације и јединицу за убрзавање пресликавања виртуелних у физичке адресе (TLB јединица). Виртуелни адресни и физички адресни простор су величине 2MB, величина странице је 12 KB. TLB јединица је реализована са директним пресликавањем, и може да садржи делове дескриптора 128 страница који припадају различитим процесима. Број процеса је 16.

- а)(5) Нацртати TLB (операциони део).
- б)(5) Нацртати интерфејс ка меморији.
- в)(5) Нацртати дијаграм рада TLB.
- г)(5) Написати секвенцу управљачких сигнала за процесор по корацима са спајањем операционих и управљачких корака за фазу читања инструкције.
- д)(5) Шта се мења у фази извршавања а шта фази обраде прекида процесора?

**Напомене:** На испиту нису дозвољена никаква помоћна средства, ни калкулатори ни литература. Испит траје 3 сата.



Операциона јединица (први део)



Операциона јединица (други део)