



Архитектура и организација рачунара 2

1. (30) Посматра се део рачунара који чине меморија и процесор.

Меморија је капацитета 2^{16} бајтова. Ширина меморијске речи је један бајт.

У процесору постоји регистар програмског бројача РС дужине два бајта, адресни регистар меморије MAR дужине два бајта, прихватни регистар податка меморије MDR дужине један бајт, прихватни регистар инструкције IR дужине четири бајта, помоћни регистри података А и В дужине два бајта, регистри опште намене R0 до R15 дужине два бајта, програмска статусна реч PSW дужине један бајт која садржи само индикатор Z, указивач на врх стека SP дужине 2 бајта, регистар броја улаза у табелу са адресама прекидних рутина BR дужине 2 бајта и указивач на табелу са адресама прекидних рутина IVTP дужине 2 бајта. Инструкције су променљиве дужине и то један, два, три или четири бајта. Битови првог бајта су означени са 31 до 24, другог бајта са 23 до 16, трећег бајта са 15 до 8 и четвртог бајта са 7 до 0. Структура инструкција је дефинисана на начин дат у даљем тексту.

Процесор је са двоадресним форматом инструкција. Први изворишни операнд је дат садржајем једног од регистра опште намене који представља и одредишне, док је други изворишни операнд дат адресним делом инструкције. Подаци су целобројне величине без знака дужине два бајта. Подаци у меморији заузимају две суседне меморијске локације, при чему се старији бајт налази на нижој локацији а млађи бајт на вишој локацији.

Битовима 7 до 4 првог бајта инструкције се специфицира код операције за све инструкције.

Безадресне инструкције су инструкција повратка из потпрограма RTS(0000), инструкција повратка из прекидне рутине RTI(0001), инструкција стављања садржаја акумулатора на стек PUSH(0010) и инструкција скидања садржаја са стека POP(0011). Дужина инструкције је 1 бајт.

Инструкција условног скока је инструкција условног скока уколико је резултат нула BZ(0100). Инструкција BZ се реализује као релативни скок у односу на текућу вредност програмског бројача РС, а померај је 8 битна целобројна величина са знаком дата другим бајтом инструкције. Дужина инструкције је два бајта.

Инструкције безусловног скока су инструкција безусловног скока JMP(0101) и инструкција скока на потпрограм JSR(0110). Инструкције JMP и JSR се реализују као апсолутни скокови, а адреса скока је дата другим и трећим бајтом инструкције, при чему је млађи бајт адресе дат другим бајтом а старији бајт адресе трећим бајтом. Дужина инструкција је три бајта.

Адресне инструкције су инструкција преноса у акумулатор LD(0111), инструкција преноса из акумулатора ST(1000), аритметичка инструкција сабирања ADD(1001), логичка инструкција ексклузивно ИЛИ XOR (1010), инструкција логичког померања удесно за једно место LSR (1011) и инструкција безусловног скока на срачунату адресу JADR (1100). У инструкцији ST није дозвољено непосредно адресирање, а у инструкцији JADR непосредно и регистарко директно, па уколико се јаве ова адресирања у овим инструкцијама, инструкције треба да буду без дејства. Дужина инструкција је два, три или четири бајта и зависи од специфицираног начина адресирања.

За адресне инструкције се битовима 3, 2, 1 и 0 првог бајта инструкције специфицира први регистар, док се битовима 7 до 2 другог бајта инструкције специфицира адресни

део инструкције. Битовима 7 и 6 се специфицира начин адресирања и то на следећи начин: 00-регистарско директно адресирање (regdir), 01-меморијско индиректно адресирање (memind), 10-регистарско индиректно са померајем адресирање (regindpom) и 11-непосредно адресирање (immed). У случају регистарског директног адресирања користите неки од регистара опште намене R0 до R16, специфициран битовима 5 до 2 другог бајта инструкције. Дужина инструкција је два бајта. У случају осталих адресирања постоји трећи или трећи и четврти бајт инструкције. Код меморијског индиректног адресирања трећи и четврти бајт инструкције садрже адресу меморијске локације, при чему је млађи бајт адресе дат трећим бајтом а старији бајт адресе четвртим бајтом. Код меморијског индиректног адресирања адреса дужине 16 бита заузима две суседне меморијске локације, при чему је старији бајт адресе налази на вишој а млађи бајт адресе на нижој локацији. Битови 5 до 0 другог бајта инструкције се не користе. Дужина инструкција је четири бајта. Код регистарског индиректног са померајем адресирања трећи бајт инструкције садржи 8 битни померај који је дат као целобројна величина са знаком. Један од регистара опште намене R0 до R15 који се користи специфициран је битовима 5 до 2 другог бајта инструкције. Дужина инструкција је три бајта. Код непосредног адресирања трећи и четврти бајт инструкције садрже 16 битни податак, при чему је млађи бајт податка дат трећим бајтом а старији бајт податка четвртим бајтом. Битови 5 до 0 другог бајта инструкције се не користе. Дужина инструкција је четири бајта.

Стек расте према вишим меморијским локацијама, а регистар SP указује на прву слободну меморијску локацију.

Нема провере на грешку кода операције и начина адресирања и нема одговарајућих унутрашњих прекида. Од прекида једино постоје спољашњи прекиди који долазе од улазно/излазних уређаја. Број линије највишег приоритета по којој је стигао захтев за прекид налази се у бинарном облику у регистру BR и представља броја улаза у табелу са адресама прекидних рутина. Адресе и подаци дужине 16 бита заузимају по две суседне меморијске локације, при чему се млађи бајт адресе налази на нижој локацији а старији бајт адресе на вишој локацији. Почетна адреса табеле са адресама прекидних рутина се налази у регистру IVTP. У оквиру хардверског дела опслуживања захтева за прекид на стек са стављају само регистри PC и PSW.

а)(5) Нацртати формате инструкција.

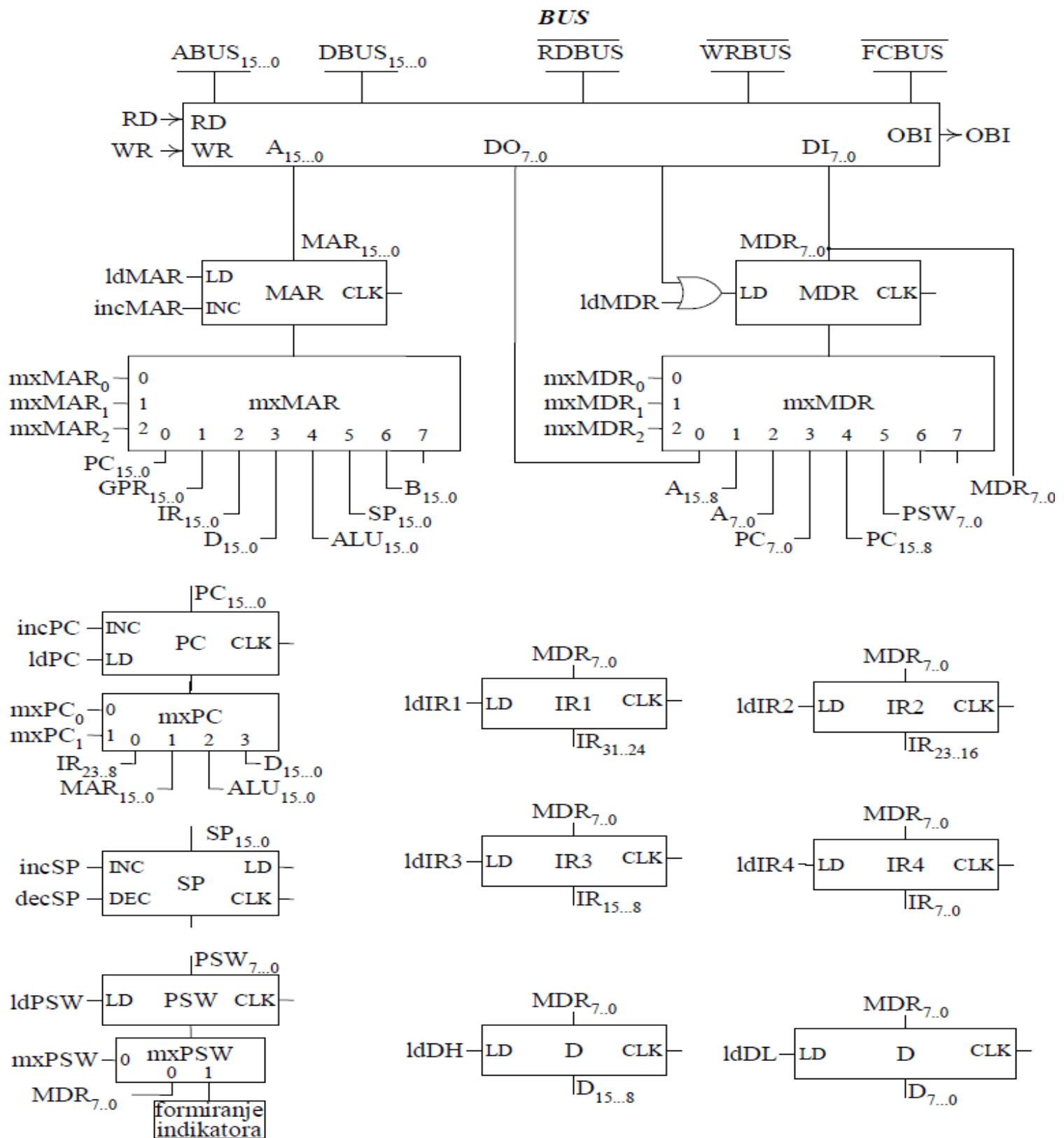
б)(5) Написати изразе за сигнале логичких услова дужина инструкција, начина адресирања и операција.

в)(10) Написати секвенцу управљачких сигнала по корацима са спајањем операционих и управљачких корака за све фазе извршавања инструкције.

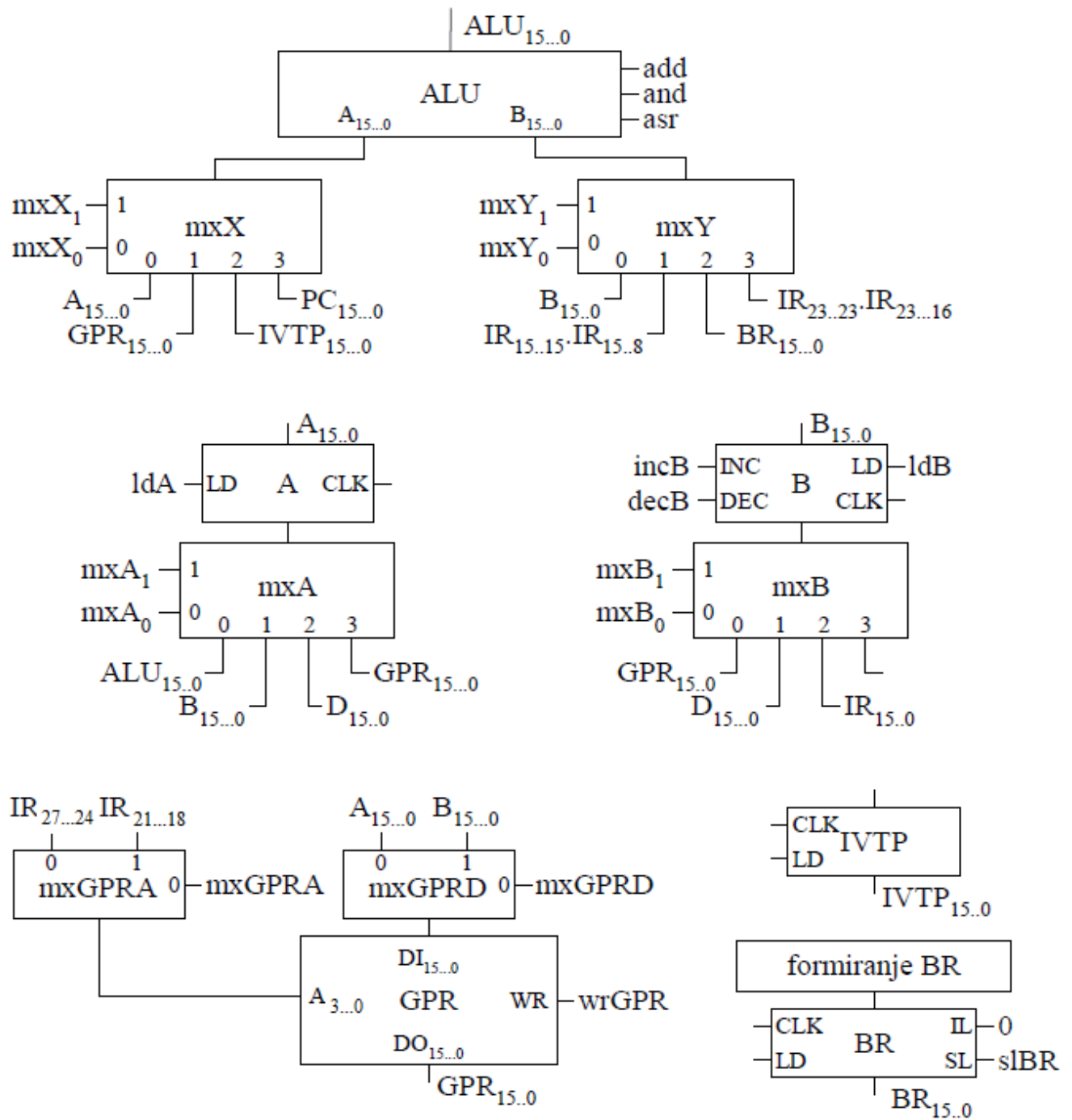
г)(5) Разматра се управљачка јединица микропрограмске реализације и хоризонталним кодирањем управљачких сигнала операционе јединице. Дати формат микроинструкција. Дати бинарне вредности којима се кодирају комбинације управљачких сигнала операционе јединице за првих 10 корака секвенце. Дати бинарне вредности којима се кодирају сви управљачки сигнали управљачке јединице.

д) (5) Нацртати структурну шему управљачке јединице микропрограмске реализације и хоризонталним кодирањем управљачких сигнала операционе јединице и дати изразе за генерисање управљачких сигнала и то за управљачке сигнале операционе јединице ldMAR, incPC и ldB, и све управљачке сигнале управљачке јединице којима се управља микропрограмским бројачем. Дати садржај прва четири улаза у микропрограмској меморији.

Напомене: На колоквијуму нису дозвољена никаква помоћна средства, ни калкулатори ни литература. Колоквијум траје 3 сата.



Операциона јединица (први део)



Операциона јединица (други део)