



Архитектура и организација рачунара 2

1. (30) Посматра се део рачунара који чине меморија и процесор.

Меморија је капацитета 2^{16} бајтова. Ширина меморијске речи је један бајт.

Процесор је са једноадресним форматом инструкција. Подаци су целобројне величине са знаком дужине два бајта.

У процесору постоји програмски бројач РС дужине 2 бајта, адресни регистар меморије MAR дужине 2 бајта, прихватни регистар податка меморије MBR дужине 1 бајт, прихватни регистар инструкције IR дужине 3 бајта, акумулатор А дужине 2 бајта, помоћни регистар В дужине 2 бајта, регистар податка DR дужине 2 бајта, адресни регистар AR дужине 2 бајта, базни регистар BR дужине 2 бајта, индексни регистар XR дужине 2 бајта, програмска статусна реч PSW дужине 1 бајт, указивач на врх стека SP дужине 2 бајта, регистар броја улаза у табелу са адресама прекидних рутина BRU дужине 2 бита и указивач на табелу са адресама прекидних рутина IVTP дужине 2 бајта. Инструкције су дужине један, два или три бајта.

Бит 7 првог бајта инструкције има вредност 0 за безадресне инструкције и инструкције скока, док бит 6 првог бајта инструкције има вредност 0 за безадресне и вредност 1 за инструкције скока. Безадресне инструкције су инструкција повратка из потпрограма RTS, инструкција повратка из прекидне рутине RTI, инструкција стављања садржаја акумулатора на стек PUSH и инструкција скидања садржаја са стека POP. Битовима 5 до 0 првог бајта инструкције специфицира се код операције за безадресне инструкције. На основу тога су за инструкције RTS, RTI, PUSH и POP усвојени кодови операција 000000, 000001, 000010, 000011. Дужина инструкције је 1 бајт. Бит 5 првог бајта инструкције има вредност 0 за инструкције условног скока и 1 за инструкције безусловног скока. Инструкција условног скока је инструкција условног скока уколико је резултат нула (BZ). Битовима 4 до 0 првог бајта инструкције специфицира код операције за инструкције условног скока. На основу тога је за инструкције BZ усвојени код операције 00000. Инструкција BZ се реализује као релативни скок у односу на текућу вредност програмског бројача РС, а померај је 8 битна целобројна величина са знаком дата другим бајтом инструкције. Дужина инструкције је два бајта. Инструкције безусловног скока су инструкција безусловног скока (JMP) и инструкција скока на потпрограм (JSR). Битовима 4 до 0 првог бајта инструкције се специфицира код операције за инструкције безусловног скока. На основу тога су за инструкције JMP и JSR усвојени кодови операција 00000 и 00001, респективно. Инструкције JMP и JSR се реализују као апсолутни скокови, а адреса скока је дата другим и трећим бајтом инструкције, при чему је млађи бајт адресе дат другим бајтом а старији бајт адресе трећим бајтом. Дужина инструкција је три бајта.

Бит 7 првог бајта инструкције има вредност 1 за адресне инструкције. Адресне инструкције су инструкција преноса у акумулатор (LD), инструкција преноса из акумулатора (ST), аритметичка инструкција сабирања (ADD), логичка инструкција ексклузивно ИЛИ XOR, инструкција логичког померања удесно за једно место LSR и инструкција безусловног скока на срачану адресу (JADR). У инструкцији ST није дозвољено непосредно адресирање, а у инструкцији JADR непосредно и регистарко директно. Инструкција LSR резултат померања смешта у регистар А. Битовима 6 до 3 првог бајта инструкција специфицира се код операције. На основу тога су за инструкције LD, ST, ADD, XOR, LSR и JADR усвојени кодови операција 0000, 0001, 0010, 0011, 0100 и

0101, респективно. Дужина инструкција је један, два или три бајта и зависи од специфицираног начина адресирања.

За адресне инструкције се битовима 2, 1 и 0 првог бајта инструкције специфицира начин адресирања и то на следећи начин: 000-регистарско директно адресирање, 001-непосредно адресирање, 010-регистарско индиректно адресирање, 011-РС релативно адресирање, 100-базно адресирање са померајем, 101-базно индексно адресирање са померајем, 110-индексно адресирање са померајем, 111-меморијско директно адресирање. Код регистарског директно адресирања имплицитно се користи регистар DR. Дужина инструкције је 1 бајт. Код непосредног адресирања други и трећи бајт инструкције садрже податак, при чему млађи бајт податка је дат другим бајтом а старији бајт трећим бајтом инструкције. Дужина инструкције је 3 бајта. Код регистарског индиректног адресирања имплицитно се користи регистар AR. Дужина инструкције је 1 бајт. Код РС релативног адресирања други бајт инструкције садржи 8 битни померај који је дат као целобројна величина са знаком. Дужина инструкције је 2 бајта. Код меморијског директног адресирања други и трећи бајт инструкције садрже адресу меморијске локације, при чему млађи бајт адресе је дат другим бајтом а старији бајт адресе трећим бајтом инструкције. Дужина инструкције је 3 бајта. Код базног адресирања са померајем имплицитно се користи базни регистар BR док други бајт инструкције садржи 8 битни померај који је дат као целобројна величина са знаком. Дужина инструкције је 2 бајта. Код индексног адресирања са померајем и базног индексног адресирања са померајем важи исто што и код базног адресирања осим што се имплицитно користе регистри XR и XR, BR.

Стек расте према вишим меморијским локацијама, а регистар SP указује на прву слободну меморијску локацију. На индикаторе у програмској статусној речи утичу следеће инструкције: LD на N и Z, ADD на N, Z, V, C, LSR на N, Z и C, XOR на N и Z.

Нема провере на грешку кода операције и начина адресирања и нема одговарајућих унутрашњих прекида. Од прекида једино постоје спољашњи прекиди који долазе од улазно/излазних уређаја. Број линије највишег приоритета по којој је стигао захтев за прекид налази се у бинарном облику у регистру BR и представља броја улаза у табелу са адресама прекидних рутина. Адресе и подаци дужине 16 бита заузимају по две суседне меморијске локације, при чему се млађи бајт адресе налази на нижој локацији а старији бајт адресе на вишој локацији. Почетна адреса табеле са адресама прекидних рутина се налази у регистру IVTP. У оквиру хардверског дела опслуживања захтева за прекид на стек са стављају само регистри PC и PSW.

а)(5) Нацртати формате инструкција.

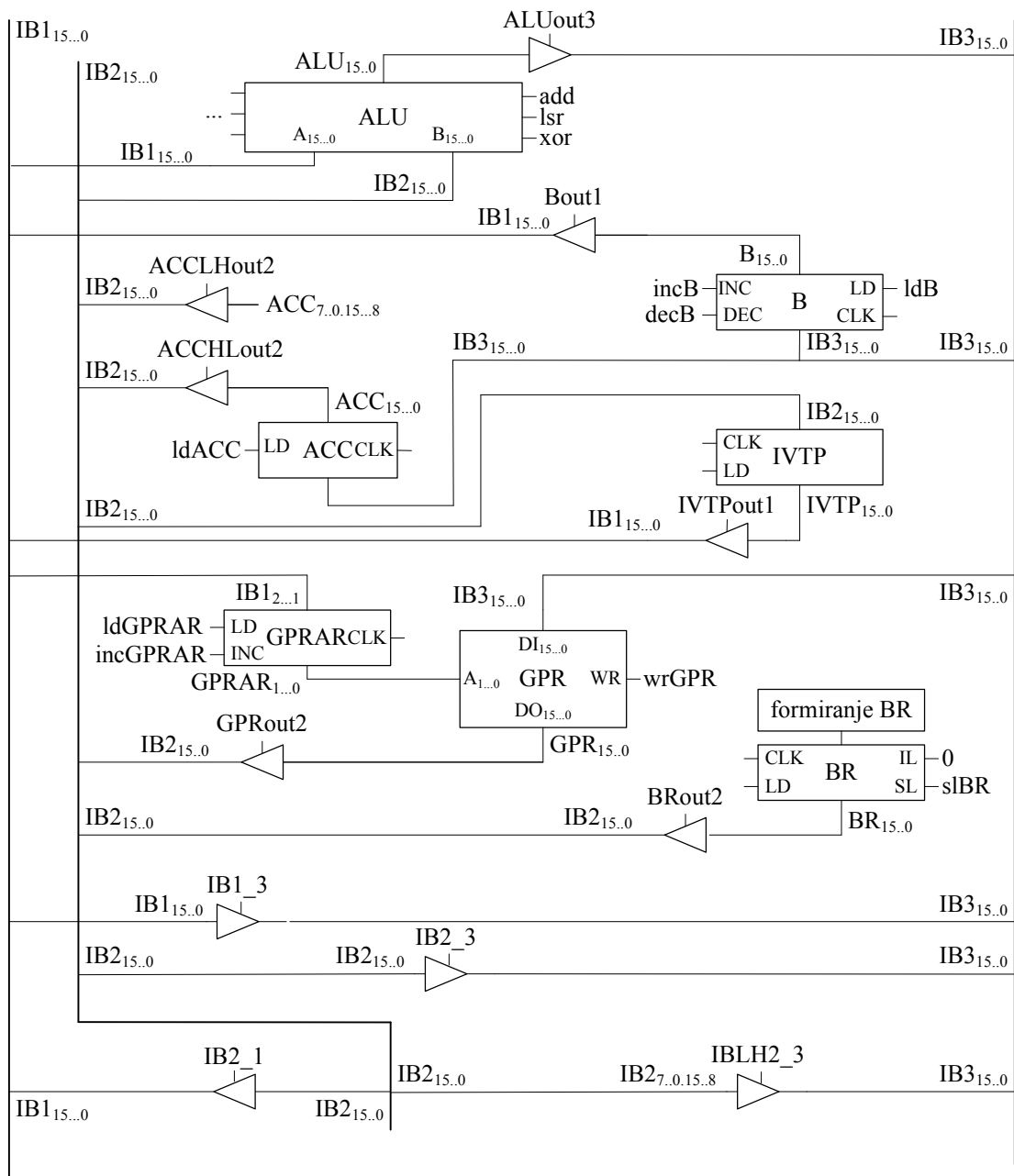
б)(5) Написати изразе за сигнале логичких услова дужина инструкција, начина адресирања и операција.

в)(10) Написати секвенцу управљачких сигнала по корацима са спајањем операционих и управљачких корака за све фазе извршавања инструкције.

г)(5) Разматра се управљачка јединица микропрограмске реализације и мешовитим кодирањем управљачких сигнала операционе јединице. Дати формат микроинструкција. Дати бинарне вредности којима се кодирају комбинације управљачких сигнала операционе јединице за првих 10 корака секвенце. Дати бинарне вредности којима се кодирају сви управљачки сигнали управљачке јединице.

д) (5) Нацртати структурну шему управљачке јединице микропрограмске реализације и мешовитим кодирањем управљачких сигнала операционе јединице и дати изразе за генерисање управљачких сигнала и то за управљачке сигнале операционе јединице ldMAR, incPC и Bout, и све управљачке сигнале управљачке јединице којима се управља микропрограмским бројачем. Дати садржај прва четири улаза у микропрограмској меморији.

Напомене: На испиту нису дозвољена никаква помоћна средства, ни калкулатори ни литература. Испит траје 3 сата.



Операциона јединица (први део)

