



Архитектура и организација рачунара 2

1. (30) Посматра се део рачунара који чине меморија и процесор.

Меморија је капацитета 2^{16} бајтова. Ширина меморијске речи је 1 бајт.

Процесор је са једноадресним форматом инструкција. Подаци су целобројне величине са знаком дужине 2 бајта. Подаци у меморији заузимају две суседне меморијске локације, при чему се старији бајт налази на нижој локацији а млађи бајт на вишој локацији.

У процесору постоји регистар програмског бројача PC дужине два бајта, адресни регистар меморије MAR дужине два бајта, прихватни регистар податка меморије MBR дужине један бајт, прихватни регистар инструкције IR дужине четири бајта, регистар акумулатора ACC дужине два бајта, регистри опште намене R[0] до R[63] дужине два бајта, програмска статусна реч PSW дужине један бајт, указивач на врх стека SP дужине 2 бајта, регистар броја улаза у табелу са адресама прекидних рутина BR дужине 2 бајта и указивач на табелу са адресама прекидних рутина IVTP дужине 2 бајта. Структурна шема операционе јединице је дата на слици.

Бит 7 првог бајта инструкције има вредност 0 за инструкције скока, при чему бит 6 првог бајта инструкције има вредност 0 за инструкција условног скока и 1 за инструкције безусловног скока. Инструкција условног скока је инструкција условног скока уколико је резултат нула (BZ). Битовима 5 до 0 првог бајта инструкције специфицира код операције за инструкције условног скока. На основу тога је за инструкцију BZ усвојен код операције 00000000. Инструкција BZ се реализује као релативни скок у односу на текућу вредност програмског бројача PC, а померај је 8 битна целобројна величина са знаком дата другим бајтом инструкције. Дужина инструкције је два бајта. Инструкције безусловног скока су инструкција безусловног скока (JMP) и инструкција скока на потпрограм (JSR). Битовима 5 до 0 првог бајта инструкције се специфицира код операције за инструкције безусловног скока. На основу тога су за инструкције JMP и JSR усвојени кодови операција 01000000 и 01000001, респективно. Инструкције JMP и JSR се реализују као апсолутни скокови, а адреса скока је дата другим и трећим бајтом инструкције, при чему је старији бајт адресе скока дат другим бајтом инструкције а млађи бајт адресе скока трећим бајтом инструкције. Дужина инструкција је три бајта.

Бит 7 првог бајта инструкције има вредност 1 за безадресне и адресне инструкције, при чему бит 6 првог бајта инструкције има вредност 0 за безадресне инструкције и 1 за адресне инструкције. Безадресне инструкције су инструкција повратка из потпрограма (RTS) и инструкција повратка из прекидне рутине (RTI). Битовима 5 до 0 првог бајта инструкције специфицира се код операције за безадресне инструкције. На основу тога су за инструкције RTS и RTI усвојени кодови операција 10000000 и 10000001, респективно. Дужина инструкција је један бајт. Адресне инструкције су инструкција преноса у акумулатор (LD), инструкција преноса из акумулатора (ST), аритметичка инструкција сабирања (ADD), логичка инструкција ексклузивно или (XOR), инструкција аритметичког померања удесно за једно место (ASR). Инструкција ASR резултат померања смешта у регистар ACC. Битовима 5 до 0 првог бајта инструкција специфицира се код операције за адресне инструкције. На основу тога су за инструкције LD, ST, ADD, XOR и ASR усвојени кодови операција 11000000, 11000001, 11000010, 11000011 и 11000100, респективно. Дужина инструкција је два, три или четири бајта и зависи од специфицираног начина адресирања.

За адресне инструкције се битовима 7 и 6 другог бајта инструкције специфицира начина адресирања и то на следећи начин: 00-регистарско директно адресирање (regdir), 01-регистарско индиректно адресирање са померајем (regindpom), 10-меморијско директно адресирање (memdir) и 11-непосредно адресирање (immed). Код регистарског директног адресирања користи се неки од регистара опште намене R[0] и R[63] специфициран битовима 5 до 0 другог бајта инструкције. Дужина инструкција је два бајта. Код регистарског индиректног са померајем адресирања трећи бајт инструкције садржи 8 битни померај који је дат као целобројна величина са знаком. Један од регистара опште намене R[0] до R[63] који се користи специфициран је битовима 5 до 0 другог бајта инструкције. Дужина инструкција је три бајта. Код меморијског директног адресирања трећи и четврти бајт инструкције садрже адресу меморијске локације, при чему је старији бајт адресе дат трећим бајтом а млађи бајт адресе четвртим бајтом. Битови 5 до 0 другог бајта инструкције се не користе. Дужина инструкција је четири бајта. Код непосредног адресирања трећи и четврти бајт инструкције садрже 16 битни податак, при чему је старији бајт податка дат трећим бајтом а млађи бајт податка четвртим бајтом. Битови 5 до 0 другог бајта инструкције се не користе. Дужина инструкција је четири бајта.

Стек расте према нижим меморијским локацијама, а регистар SP указује на прву слободну меморијску локацију.

Нема провере на грешку кода операције и начина адресирања и нема одговарајућих унутрашњих прекида. Од прекида једино постоје спољашњи прекиди који долазе од улазно/излазних уређаја. Број линије највишег приоритета по којој је стигао захтев за прекид налази се у бинарном облику у регистру BR и представља броја улаза у табелу са адресама прекидних рутина. Адресе дужине 16 бита заузимају по две суседне меморијске локације, при чему се старији бајт адресе налази на нижој локацији а млађи бајт адресе на вишој локацији. Почетна адреса табеле са адресама прекидних рутина се налази у регистру IVTP. У оквиру хардверског дела опслуживања захтева за прекид на стек са стављају само регистри PC и PSW.

а)(5) Нацртати формате инструкција.

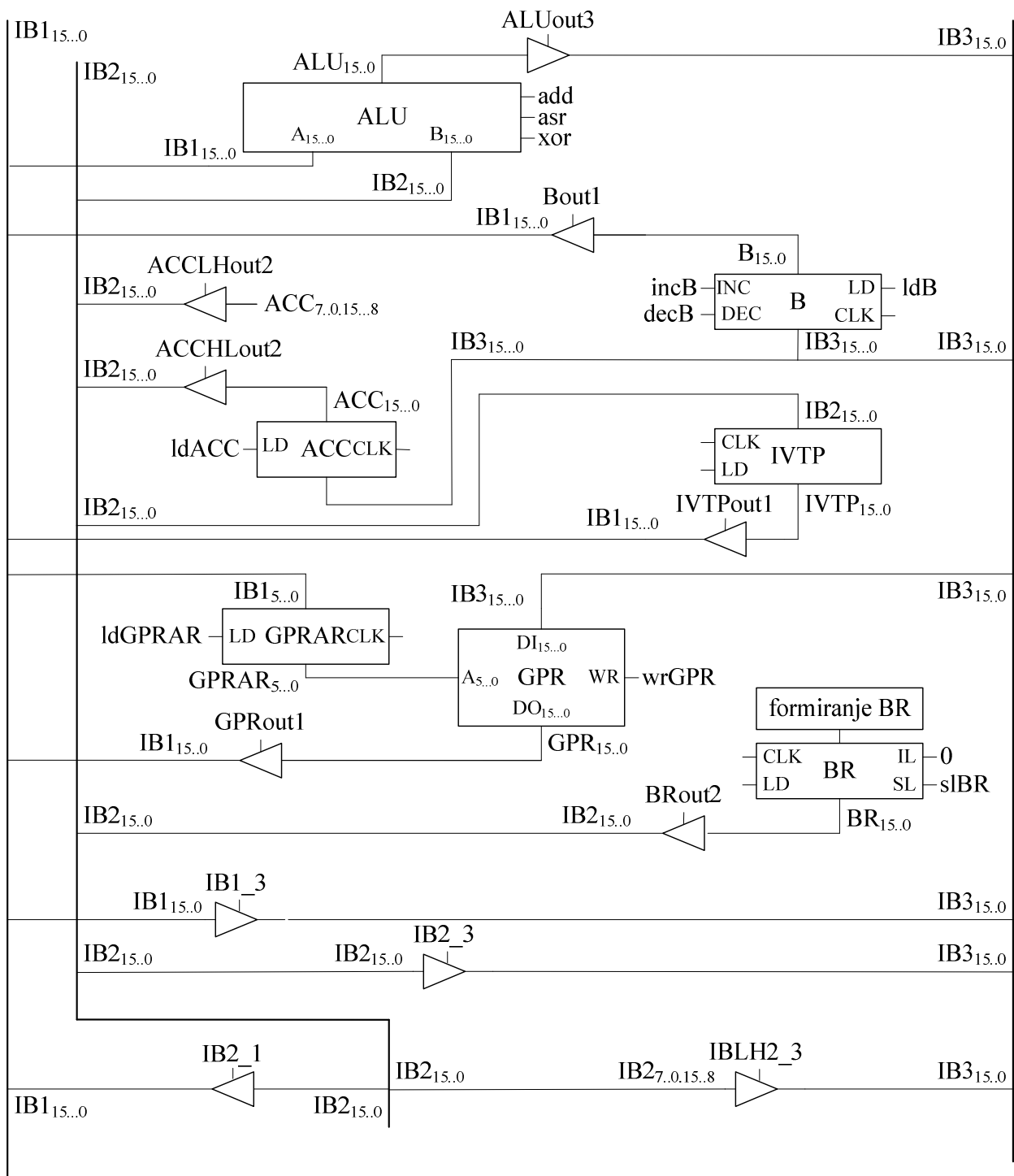
б)(5) Написати изразе за сигнале логичких услова дужина инструкција, начина адресирања и операција.

в)(10) Написати секвенцу управљачких сигнала по корацима са спајањем операционих и управљачких корака за све фазе извршавања инструкције.

г)(5) Разматра се управљачка јединица микропрограмске реализације и мешовитим кодирањем управљачких сигнала операционе јединице. Дати формат микроинструкција. Дати бинарне вредности којима се кодирају комбинације управљачких сигнала операционе јединице за првих 10 корака секвенце. Дати бинарне вредности којима се кодирају сви управљачки сигнали управљачке јединице.

д) (5) Нацртати структурну шему управљачке јединице микропрограмске реализације и мешовитим кодирањем управљачких сигнала операционе јединице и дати изразе за генерисање управљачких сигнала и то за управљачке сигнале операционе јединице ldMAR, incPC и Bout, и све управљачке сигнале управљачке јединице којима се управља микропрограмским бројачем. Дати садржај прва четири улаза у микропрограмској меморији.

Напомене: На испиту нису дозвољена никаква помоћна средства, ни калкулатори ни литература. Испит траје 3 сата.



Операциона јединица (други део)