



Архитектура и организација рачунара 2

1. (30) Посматра се део рачунара који чине меморија и процесор.

Меморија је капацитета 2^{16} бајтова. Ширина меморијске речи је 1 бајт.

Подаци су целобројне величине са знаком дужине 2 бајта. Подаци у меморији заузимају две суседне меморијске локације, при чему се млађи бајт налази на нижој а старији бајт на вишој адреси.

У процесору постоји регистар програмског бројача РС дужине 2 бајта, адресни регистар меморије MAR дужине 2 бајта, прихватни регистар податка меморије MBR дужине 1 бајт, прихватни регистар инструкције IR дужине 3 бајта, регистар акумulatorа ACC дужине 2 бајта, регистри опште намене R0 и R15 дужине 2 бајта, програмска статусна реч PSW дужине 1 бајт, указивач на врх стека SP дужине 2 бајта, регистар броја улаза у табелу са адресама прекидних рутина BR дужине 2 бајта и указивач на табелу са адресама прекидних рутина IVTP дужине 2 бајта. Структурна шема операционе јединице са две интерне магистрале је дата на слици.

Битови 7 и 6 првог бајта инструкције су 00 за безадресне инструкције. Безадресне инструкције су повратка из потпрограма (RTS) и повратка из прекидне рутине (RTI). Битовима 5 до 0 првог бајта инструкције специфицира се код операције за безадресне инструкције. На основу тога су за инструкције RTS и RTI усвојени кодови операција 000000 и 000001, респективно. Дужина инструкција је 1 бајт.

Битови 7 и 6 првог бајта инструкције су 01 за све инструкције скока, при чему бит 5 првог бајта инструкције има вредност 0 за инструкција условног скока и вредност 1 за инструкције безусловног скока. Инструкције скока су инструкција условног скока уколико је резултат нула (BZ). Битовима 4 до 0 првог бајта инструкције специфицира се код операције за инструкције условног скока. На основу тога је за инструкцију BZ усвојен код операције 000000. Инструкција BZ се реализује као релативни скок у односу на текућу вредност програмског бројача РС, а померај је 8 битна целобројна величина са знаком дата 2. бајтом инструкције. Дужина инструкција је 2 бајта. Инструкције безусловног скока су инструкција безусловног скока (JMP) и скока на потпрограм (JSR). Битовима 4 до 0 првог бајта инструкције се специфицира код операције за инструкције безусловног скока. На основу тога су за инструкције JMP и JSR усвојени кодови операција 100000 и 100001, респективно. Инструкције JMP и JSR се реализују као апсолутни скокови, а адреса скока је дата 2. и 3. бајтом инструкције, при чему је млађи бајт адресе скока дат другим бајтом инструкције а старији бајт адресе скока трећим бајтом инструкције. Дужина инструкција је 3 бајта.

Битови 7 и 6 првог бајта инструкције су 10 за све аритметичке, логичке и померачке инструкције. Битовима 5 до 0 првог бајта инструкције специфицира се код операције за ове инструкције. Аритметичка инструкција одузимања (SUB), логичка инструкција логичка сума (OR) и инструкција аритметичког померања удесно за једно место (ASR). На основу тога су за инструкције SUB, OR и ASR усвојени кодови операција 000000, 000001 и 000010, респективно. Дужина инструкција је 2 бајта. Ове инструкције раде искључиво са регистрима опште намене. Битови од 7 до 4 другог бајта инструкције се користе за специфицирање једног од регистара опште намене R0 до R15. Овај регистар представља и извориште и одредиште. Битови од 3 до 0 другог бајта инструкције се користе за

специфицирање једног од регистара опште намене R0 до R15. Овај регистар представља други изворишни операнд. Инструкција ASR не користи други изворишни регистар.

Битови 7 и 6 првог бајта инструкције су 11 за све адресне инструкције. Битовима 5 и 4 првог бајта инструкције специфицира се код операције за ове инструкције. Адресне инструкције су инструкција преноса у регистар опште намене (LD), инструкција преноса из регистра опште намене (ST) и зависи од специфицираног начина адресирања. На основу тога су за инструкције LD и ST усвојени кодови операција 01 и 01, респективно. Битови 3 до 0 првог бајта инструкције се користе за адресирање једног од регистара опште намене R0 до R15. Овај регистар се код LD инструкције користи као одредишни регистар, а код инструкције ST као изворишни.

Дужина инструкција је 2, 3 или 4 бајта и зависи од специфицираног начина адресирања.

Начини адресирања су специфицирани битовима 7 и 6 другог бајта инструкције и то на следећи начин: 00-непосредно адресирање (immed), 01-меморијско директно адресирање (memdir), 10-регистарско индиректно са померајем адресирање (regindpom) и 11-регистарско директно адресирање (regdir). Код непосредног адресирања 16 битни операнд је дат трећим и четвртим бајтом инструкције, при чему је млађи бајт операнда дат трећим а старији бајт четвртим бајтом. Битови 5 до 0 другог бајта инструкције се не користе. Дужина инструкција је 4 бајта. Код меморијског директног адресирања 16 битна адреса меморијске локације је дата трећим и четвртим бајтом инструкције, при чему је млађи бајт адресе дат трећим а старији бајт четвртим бајтом. Битови 5 до 0 другог бајта инструкције се не користе. Дужина инструкција је 4 бајта. Код регистарског индиректног адресирања са померајем 8 битни померај је целобројна величина са знаком у другом комплементу дата трећим бајтом инструкције. Битови 3 до 0 првог бајта инструкције се користе за адресирање једног од регистара опште намене R0 до R15. Битови 5 и 4 другог бајта инструкције се не користе. Дужина инструкција је 3 бајта. Код регистарског директног адресирања битови 3 до 0 другог бајта инструкције се користе за адресирање једног од регистара опште намене R0 до R15. Битови 5 и 4 другог бајта инструкције се не користе. Дужина инструкција је 2 бајт.

Стек расте према вишим меморијским локацијама, а регистар SP указује на прву слободну меморијску локацију.

Нема провере на грешку кода операције и начина адресирања и нема одговарајућих унутрашњих прекида. Од прекида једино постоје спољашњи прекиди који долазе од улазно/излазних уређаја. Број линије највишег приоритета по којој је стигао захтев за прекид налази се у бинарном облику у регистру BR и представља броја улаза у табелу са адресама прекидних рутина. Адресе су дужине 16 бита заузимају по две суседне меморијске локације, при чему се старији бајт адресе налази на нижој локацији а млађи бајт адресе на вишој локацији. Почетна адреса табеле са адресама прекидних рутина се налази у регистру IVTP. У оквиру хардверског дела опслуживања захтева за прекид на стек са стављају само регистри PC и PSW.

а)(5) Нацртати формате инструкција.

б)(5) Написати изразе за сигнале логичких услова дужина инструкција, начина адресирања и операција.

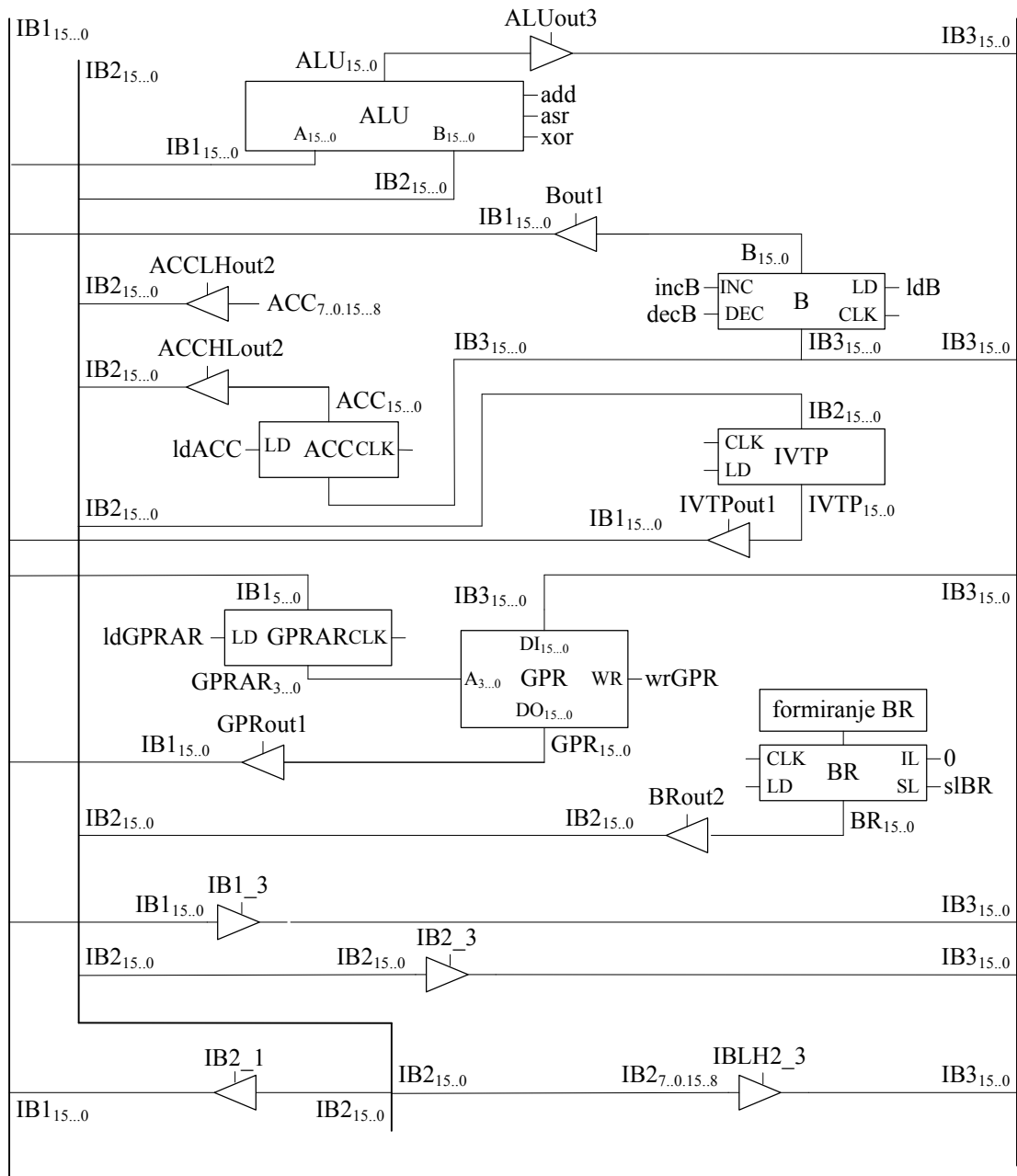
в)(10) Написати секвенцу управљачких сигнала по корацима са спајањем операционих и управљачких корака за све фазе извршавања инструкције.

г)(5) Разматра се управљачка јединица микропрограмске реализације и вертикалним кодирањем управљачких сигнала операционе јединице. Дати формат микроинструкција. Дати бинарне вредности којима се кодирају комбинације управљачких сигнала операционе јединице за првих 10 корака секвенце. Дати бинарне вредности којима се кодирају сви управљачки сигнали управљачке јединице.

д) (5) Нацртати структурну шему управљачке јединице микропрограмске реализације и вертикалним кодирањем управљачких сигнала операционе јединице и дати изразе за

генерисање управљачких сигнала и то за управљачке сигнале операционе јединице IdMAR, incPC и Bout2, и све управљачке сигнале управљачке јединице којима се управља микропрограмским бројачем. Дати садржај прва четири улаза у микропрограмској меморији.

Напомене: На испиту нису дозвољена никаква помоћна средства, ни калкулатори ни литература. Испит траје 3 сата.



Операциона јединица (први део)

