



Електротехнички факултет Универзитет у Београду
Катедра за рачунарску технику и информатику

Архитектура и организација рачунара 2 – ВМ структура –

1. Адресни простор процесора је величине 128KB, адресибилна јединица је 16 битна реч. Процесор је једноадресни са хардверском подршком за виртуелизацију процесора.

Процесор поседује 16 битни акумулатор ACC, 16 битну програмску статусну реч PSW и 16 битне регистре опште намене R0 и R1. У регистру PSW постоји бит VM и бит I. Процесор прелази у мод виртуелизације постављањем бита VM на 1. Процесор поседује и регистар VMPTR који указује на тренутну ВМ контролну структуру која се користи. У табели 1 је приказана ВМ контролна структура где се види садржај регистара домаћина, садржај регистара госта, бит IE (interrupt-exiting), бит мапа инструкција које изазивају ВМ излазак и разлог изласка из ВМ. Уколико бит IE има вредност 1, спољашњи прекиди изазивају ВМ излазак без обзира на вредност бита I у PSW регистру госта. Приказана структура се налази у меморији почевши од адресе 6000h. Сматрати да свако поље (свака појединачна вредност у структури) ове структуре заузима једну меморијску локацију и да се адреса ове структуре налази у регистру VMPTR.

У рачунару може да се генерише један спољашњи маскирајући захтев за прекид који долази у процесор преко улазне линије IRQM као импулс. Адреса прекидне рутине у госту за овај прекид је 7500. Сматрати да се приликом фазе опслуживања прекида на стек чувају PSW и PC, тим редом. Стек расте према нижим меморијским локацијама, а регистар SP указује на прву слободну меморијску локацију. На слици 2 дати су тренуци (редни број инструкције) пристизања спољашњих захтева за прекид.

Регистри	Домаћин	Гост
SP	FFFFh	FFFFh
PC	1008h	7000h
PSW	VM=1, I=0	VM=0, I=1
ACC	0h	1h
R0	0h	0h
R1	6000h	0h
IE (најнижи бит поља):		1b
Бит мапа инструкција (најнижа 2b поља):		01b
Разлог изласка:		00h

Табела 1. ВМ контролна структура

Поља приказане ВМ контролне структуре су смештена у меморији тако да су прво смештена поља стања домаћина, па поља стања госта, поље за бит IE, поља која представљају бит мапу инструкција и разлог изласка. Битови бит мапе инструкција се односе на следеће инструкције: бит 0 – LD и бит 1 – ST. Уколико бит у бит мапи инструкција има вредност 1, извршавање инструкције у госту на коју се односи тај бит изазива ВМ излазак. Сматрати да инструкција HALT увек изазива ВМ излазак. Разлог изласка може да има следеће вредности: 00 – извршавање HALT инструкције, 01 – извршавање LD инструкције, 02 – извршавање ST инструкције и 03 – спољашњи маскирајући прекид. Сматрати да се приликом ВМ уласка (било преко инструкције VLAUNCH или VRESUME) врши само учитавање регистара који представљају стање госта из ВМ контролне структуре, а да се приликом ВМ изласка врши чување стања госта у поља госта ВМ контролне структуре, а затим врши учитавање регистара који представљају стање домаћина из ВМ контролне структуре. Такође, сматрати да ВММ увек обавести госта да се десио спољашњи маскирајући прекид приликом ВМ уласка, уколико је спољашњи маскирајући прекид био разлог изласка из ВМ-а. Сматрати да се у том случају прекид опслужује у фаза опслуживања прекида инструкције VRESUME (ако је то могуће), јер извршавање ове инструкције подразумева учитавање садржаја стања госта из ВМ контролне структуре.

Инструкције које контролишу улазак/излазак у/из VM и који укључују/искључују мод виртуелизације се налазе у наставку:

Инструкција	Акција
VON	Постављање бита VM PSW регистра на 1
VOFF	Постављање бита VM PSW регистра на 0
VLAUNCH	Покретање VM и читавање садржаја стања госта из VM контролне структуре
VRESUME	Наставак извршавања VM и читавање садржаја стања госта из VM контролне структуре

На слици 1, дат је део кода који је уčitан у оперативну меморију рачунара, водеће нуле адреса и података нису приказане. Инструкција на адреси 1000h означена је као 1. (прва) по редоследу извршавања, а свака следећа инструкција која се извршава означена је следећим редним бројем. Почетни садржај регистра PC је 1000h. Резултат дати након фазе извршења инструкције и уколико је у фази опслуживања прекида прихваћен прекид и након фазе опслуживања прекида. Приликом VM изласка у посебном реду је потребно назначити ново стање VM контролне структуре, вредност акумулатора домаћина и вредност VM и I бита регистра PSW домаћина и написати ново стање поља госта VM контролне структуре у VM контролној табели. При писања стања VM контролне структуре, назначити вредности само стања госта и стања бит мапе инструкција и разлога изласка. Сматрати да су све адресе на слици 1 физичке адресе.

Због једноставности решавања сматрати да се инструкције које изазивају VM излазак извршавају у целости и да се након извршења инструкције излази из виртуелне машине. Сматрати да флип-флоп PRM добија вредност 1 кад процесор прими захтев за прекид преко линије IRQM и да добије вредност 0 када се опслужи прекид.

Решење:

Слика 1. Део оперативне меморије

Асемблерски код домаћина		Асемблерски код госта	
Адреса	Наредба	Адреса	Наредба
1000h	VON	1017h	ST (R1)Ch
1001h	LD #0h	101Ah	LD 2000h
1004h	ST 2000h	101Dh	INC
1007h	VLAUNCH	101Eh	ST 2000h
1008h	LD (R1)Eh	1021h	VRESUME
100Bh	JZ 1024h	1024h	VOFF
100Eh	CMP #3h	1025h	HALT
1011h	JNZ 101Ah		
1014h	LD #0h		
		7000h	LD #0h
		7003h	INC
		7004h	ST 6000h
		7007h	HALT
		7500h	ST 7500h
		7503h	RTI

Слика 2. Пристигли захтеви

Редни број инструкције	Линија захтева
14, 27	IRQM

Р.б.	Адреса	Инструкција	ACC [h]	I	VM	BM контролна структура	Гост - SP	PRM
0	-	-	-	0	1	1	1	0
1	1000h	VON	-	0	1	1	1	0
2	1001h	LD #0h	0	0	1	1	1	0
3	1004h	ST 2000h	0	0	1	1	1	0
4	1007h	VLAUNCH	1	1	0	1	1	0
5	7000h	LD #0h	0	1	0	1	1	0
			0	0	1	2	1	0
6	1008h	LD (R1)Eh	1	0	1	2	1	0
7	100Bh	JZ 1024h	1	0	1	2	1	0
8	100Eh	CMP #3h	1	0	1	2	1	0
9	1011h	JNZ 101Ah	1	0	1	2	1	0
10	101Ah	LD 2000h	0	0	1	2	1	0
11	101Dh	INC	1	0	1	2	1	0
12	101Eh	ST 2000h	1	0	1	2	1	0
13	1021h	VRESUME	0	1	0	2	1	0
14	7003h	INC	1	1	0	2	1	1
			0	0	1	3	1	1
15	1008h	LD (R1)Eh	3	0	1	3	1	1
16	100Bh	JZ 1024h	3	0	1	3	1	1
17	100Eh	CMP #3h	3	0	1	3	1	1
18	1011h	JNZ 101Ah	3	0	1	3	1	1
19	1014h	LD #0h	0	0	1	3	1	1
20	1017h	ST (R1)Ch	0	0	1	4	1	1
21	101Ah	LD 2000h	1	0	1	4	1	1
22	101Dh	INC	2	0	1	4	1	1
23	101Eh	ST 2000h	2	0	1	4	1	1
24	1021h	VRESUME	1	1	0	4	1	1
			1	0	0	4	2	0
25	7500h	ST 7500h	1	0	0	4	2	0
26	7503h	RTI	1	1	0	4	1	0
27	7004h	ST 6000h	1	1	0	4	1	1
			1	0	0	4	3	0
28	7500h	ST 7500h	1	0	0	4	3	0
29	7503h	RTI	1	1	0	4	1	0
30	7007h	HALT	1	1	0	4	1	0
			0	0	1	5	1	0


Commented [DM1]: Променила се VM контролна структура јер смо променили бит IE у VM контролној структури.

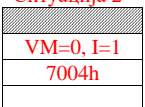

31	1008h	LD (R1)Eh	0	0	1	5	1	0
32	100Bh	JZ 1024h	0	0	1	5	1	0
33	1024h	VOFF	0	0	0	5	1	0
34	1025h	HALT	0	0	0	5	1	0

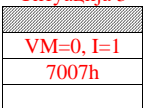

Табела стања ВМ контролне структуре:

Гост	Стање						
	1	2	3	4	5		
SP	EFFFh	EFFFh	EFFFh	EFFFh	EFFFh		
PC	7000h	7003h	7004h	7004h	7008h		
PSW	VM=0, I=1	VM=0, I=1	VM=0, I=1	VM=0, I=1	VM=0, I=1		
ACC	1h	0h	1h	1h	1h		
R0	0h	0h	0h	0h	0h		
R1	0h	0h	0h	0h	0h		
IE:	1b	1b	1b	0b	0b		
Бит мапа INSTR.:	01b	01b	01b	01b	01b		
Разлог изласка:	00h	01h	11h	11h	00h		
Стање							
Гост							
SP							
PC							
PSW							
ACC							
R0							
R1							
IE:							
Бит мапа INSTR.:							
Разлог изласка:							

Изглед стека госта:

Ситуација 1
SP  EFFFh

Ситуација 2
 EFFFh
VM=0, I=1 EFFEh
7004h EFFDh
SP  EFFCh

Ситуација 3
 EFFFh
VM=0, I=1 EFFEh
7007h EFFDh
SP  EFFCh