



Основи рачунарске технике 2

Напомене:

На испиту нису дозвољена никаква помоћна средства, ни калкулатори ни литература. Испит траје 3 сата.

1. Посматра се део рачунара који чине меморија и процесор.

Меморија је капацитета 2^{16} бајтова. Ширина меморијске речи је 1 бајт.

Процесор је са једноадресним форматом инструкција. Подаци су дужине 1 бајт.

У процесору постоји програмски бројач РС дужине 2 бајта, адресни регистар меморије MAR дужине 2 бајта, прихватни регистар податка меморије MBR дужине 1 бајт, прихватни регистар инструкције IR дужине 3 бајта, акумулатор АВ дужине 1 бајт, прихватни регистар податка ВВ дужине 1 бајт, регистри опште намене R0 до R3 дужине 2 бајта, програмска статусна реч PSW дужине 1 бајт, указивач на врх стека SP дужине 2 бајта, регистар броја улаза у табелу са адресама прекидних рутина BRU дужине 2 бита и указивач на табелу са адресама прекидних рутина IVTP дужине 2 бајта. Битови 0, 1, 2 и 3 PSW регистра одговарају индикаторима N, Z, V и C, респективно. Инструкције су дужине 1, 2 или 3 бајта.

Битови 7 до 5 првог бајта инструкције су 000 за све инструкције скока, док се битовима 4 до 2 првог бајта инструкција специфицира код операције за инструкције скока и то на следећи начин: 000 - инструкција условног скока уколико је резултат поставио бит преноса (JC), 001 - инструкција условног скока уколико резултат није био нула (JNZ), 010 - инструкција безусловног скока на потпрограма (JSR). Инструкције скока се реализују као апсолутни скокови, а адреса скока је дата другим и трећим бајтом инструкције, при чему је млађи бајт адресе скока дат другим, а старији бајт трећим бајтом. Битови 1 до 0 првог бајта инструкције се не користе. Дужина инструкција је 3 бајта.

Битови 7 до 5 првог бајта инструкције су 001 за безадресне инструкције, док се битовима 4 до 2 првог бајта инструкција специфицира код операције за безадресне инструкције и то на следећи начин. 000 - стављање садржаја акумулатора на стек (PUSH), 001 - скидање садржаја акумулатора са стека (POP), 010 - стављања садржаја PSW регистра на стек (PUSHS), 011 - скидање садржаја PSW регистра са стека (POPS), 100 - повратак из потпрограма (RTS), 101 - повратак из прекидне рутине (RTI) и 110 - инструкција декрементирања садржаја акумулатора (DEC). Битови 1 до 0 првог бајта инструкције се не користе. Дужина инструкција је 1 бајт.

Битови 7 до 5 првог бајта инструкције у опсегу вредности 010 до 111 специфицирају код операције за адресне инструкције и то на следећи начин. 010 - инструкција преноса у акумулатор (LOAD), 011 - инструкција преноса из акумулатора (STORE), 100 - аритметичка инструкција сабирања са битом преноса (ADDC), 101 - логичка инструкција комплементирања (NOT), 110 - логичка инструкција ИЛИ (OR) и 111 - логичка инструкција И (AND). Дужина инструкције је 1, 2 или 3 бајта и зависи од специфицираног начина адресирања. Начини адресирања су специфицирани битовима 4 до 3 првог бајта инструкције и то на следећи начин: 000 - регистарско директно адресирање, 001 - регистарско индиректно адресирање са постинкрементирањем, 010 - меморијско директно адресирање, 011 - меморијско индиректно адресирање. Битовима 2 до 0 првог бајта инструкције је задат регистар опште намене који се користи код регистарског директног адресирања и регистарског индиректног адресирања са постинкрементирањем. Дужина инструкција је 1 бајт. Битовима 1 до 0 првог бајта инструкције је задат регистар опште намене код регистарског индиректног адресирања са померајем. Померај је означен цео број дат другим бајтом инструкције. Дужина инструкције је 2 бајта. Код меморијског директног и

меморијског индиректног адресирања адреса је дата другим и трећим бајтом инструкције, при чему је млађи бајт адресе скока дат другим, а старији бајт трећим бајтом. Битови 1 до 0 се не користе. Дужина инструкције је 3 бајта.

Стек расте према вишим меморијским локацијама, а регистар SP указује на прву слободну меморијску локацију. На индикаторе у програмској статусној речи утичу следеће инструкције: LOAD, POP, NOT, OR и AND на N и Z и POPS, RTI, ADDC и DEC на N, Z, V и C.

K3 (20) Блок *addr* формира адресу и чита операнд на основу садржаја регистра инструкције IR сагласно специфицираном начину адресирања, након фазе читања инструкције. Блок *addr* креће са формирањем адресе и читањем операнда уколико се у флип - флопу ADDR налази вредност 1, а по завршеном читању инструкције. По завршетку рада блока *addr* се у флип - флоп EXEC уписује 1 и стартује блок *exes*, док се уписивањем вредности 0 у флип - флоп ADDR зауставља блок *addr*.

а) Нацртати структуру операционе јединице блока *addr* процесора.

б) Написати изразе за генерисање сигнала свих начина адресирања и дужина инструкција, а од сигнала операција написати изразе само за JNZ, PUSHS и ADDC.

в) Табеларно дати секвенцу управљачких сигнала операционе и управљачке јединице у случају да се користи микропрограмска реализација управљачке јединице.

г) Дати формат микроинструкција у коме су кодирани сигнали операционе и управљачке јединице, услови скокова и адресе скока.

д) Нацртати структуру управљачке јединице микропрограмске реализације и приказати како се генеришу сигнали операционе и управљачке јединице на основу садржаја микропрограмске меморије. Није потребно давати сам садржај микропрограмске меморије.

K2 (20) Почетне вредности регистара и индикатора су: PC=1000h, AB=BBh, SP=0004h, PSW=00h, R0 = 4h, R1 = 101h. Извршити 9 сукцесивних наредби и за сваку наредбу одредити следеће: у фази читања инструкције меморијске адресе са којих је прочитана инструкција, садржај регистра IR, инструкцију која је прочитана и нови садржај регистра PC, у фази одређивања адресе операнда и читања операнда меморијске адресе са којих је прочитана адреса операнда, меморијске адресе са којих је прочитан операнд, вредност операнда и нови садржај регистара опште намене који су у овој фази промењени, у фази извршавања меморијске адресе којима се у овој фази приступа, садржај акумулатора A и индикатора N, Z, V и C након извршавања инструкције и нови садржај регистара и меморијских локација који су у овој фази промењени. Резултате писати **искључиво** у датој табели.

Садржај дела меморије је:

ЛОКАЦИЈА:	00h	01h	02h	03h	04h	05h	06h	07h	08h	09h
САДРЖАЈ:	00h	10h	00h	08h	23h	FFh	23h	01h	FFh	01h
ЛОКАЦИЈА:	0100h	0101h	0102h	0103h	0104h	0105h	0106h	0107h	0108h	0109h
САДРЖАЈ:	FFh	11h	65h	85h	53h	50h	00h	01h	09h	0Ah
ЛОКАЦИЈА:	1000h	1001h	1002h	1003h	1004h	1005h	1006h	1007h	1008h	1009h
САДРЖАЈ:	2Fh	4Bh	00h	01h	85h	2Bh	6Fh	06h	01h	FBh
ЛОКАЦИЈА:	100Ah	100Bh	100Ch	100Dh	100Eh	100Fh	1010h	1011h	1012h	1013h
САДРЖАЈ:	24h	60h	07h	01h	F8h	F8h	00h	10h	08h	FAh

Табела 1 - Фаза читања инструкције:

[illegible]

Табела 2 - Фаза одређивања адресе операнда и читање операнда:

[illegible]

Табела 3 - Фаза извршавања:

[illegible]