



Архитектура рачунара
Први колоквијум

1. (5) У процесору са векторисаним механизмом прекида у оквиру хардверског дела опслуживања овог захтева за прекид се у зависности од врсте прекида на различите начине долази до броја улаза у табелу са адресама прекидних рутина. Навести како се долази до броја улаза у табелу са адресама прекидних рутина за следеће три врсте прекида:

- а)** унутрашњи прекид због инструкције прекида,
- б)** унутрашњи прекид због грешке у коду операције и
- в)** спољашњи прекид од улазно/излазног уређаја за случај када улази нису фиксни.

2. (5) У оквиру опслуживања прекида на стеку се чувају неки регистри процесора.

- а)** Навести који се регистри чувају и зашто.
- б)** Навести који се регистри обавезно чувају хардверски, а који могу и хардверски софтверски. За оне који могу да се чувају и хардверски и софтверски навести од чега зависи како ће се чувати.
- в)** За регистре који се обавезно чувају у кораку за обраду прекида навести да ли се морају чувати на стеку или се могу чувати и негде другде. Образложити одговор.

3. (15) Адресни простор процесора је величине 8GB, адресибилна јединица је 16 битна реч. Подаци и адресе ширине 32 бита се у меморију смештају у две суседне меморијске локације и то тако да се на нижој адреси налази нижих 16 бита, а на вишој адреси виших 16 бита податка. Процесор је једноадресни са раздвојеним меморијским и У/И адресним простором, механизам прекида је векторисан, табела прекидних рутина почиње од адресе на коју указује регистар IVTP, а регистар IVTP има вредност 200h.

Процесор има три улазне линије $IRQM_0$, $IRQM_1$ и $IRQM_2$ за спољашње маскирајуће прекиде и једну улазну линију $IRQN_0$ за спољашње немаскирајуће прекиде на које су везане периферије PER0, PER1, PER2 и PER3, респективно. Адресе 16 битних регистра контролера периферија PER0, PER1, PER2 и PER3 у којима се чувају бројеви улаза у IV табелу су 50h, 60h, 70h и 80h, респективно. Придружени бројеви улаза у табели прекидних рутина за $IRQM_0$, $IRQM_1$, $IRQM_2$ и $IRQN_0$ су 5, 6, 7 и 8, док се захтеви памће у флип флопвима PRM0, PRM1, PRM2 и PRN0, а прекидне рутине се налазе на 5000h, 6000h, 7000h и 8000h, респективно. Од спољашњих маскирајућих највиши приоритет има захтев који долази по линији $IRQM_2$, а најнижи приоритет има захтев који долази по линији $IRQM_0$. Процесор реагује и на: прекиде услед извршавања инструкције INS - захтев се чува у флип флопу PRINS, прекиде због задатог режима рада прекид после сваке инструкције - захтев се чува у биту Т регистра PSW. Улаз 0 IV табеле је фиксно одређен за прекиде због задатог режима рада прекид после сваке инструкције, док се на адреси 1000h налази прекидна рутина.

У регистру PSW постоје бит I, бит Т и одговарајући број L бита. Главни програм има најнижу бинарну вредност L бита. Прихватају се само прекиди вишег приоритета. У кораку за обраду прекида на стек се хардверски стављају PSW и PC, тим редом. Стек расте према нижим локацијама, а SP указује на последњу заузету локацију. Почетна вредност регистра SP износи FFFFh. Акумулатор ACC и PSW су 16 битни. Инструкције INTE, INTD, TRPE, TRPD и RTI не реагују на прекиде. Постоји регистар маске IMR_{15..0}, код кога вредност 1 на позицији бита i значи да је дозвољен прекид са линије $IRQM_i$, $i=0,1,2$. Процесор поседује адресне инструкције LDIMR (учитава садржај регистра IMR у акумулатор) и STIMR (уписује садржај акумулатора у регистар IMR). Ово су једине инструкције које мењају стање регистра IMR.

На слици 1, дат је део кода који је учитан у оперативну меморију рачунара. Инструкција на адреси 100h означена је као 1. (прва) по редоследу извршавања, а свака следећа инструкција која се извршава означена је следећим редним бројем. На слици 2, дати су тренуци пристизања спољашњих захтева за прекид.

а) (4) Написати програм чији је задатак да ископира садржај улаза 5 и 7 IV табеле у меморију почев од адреса 300h и 304h, респективно. Обезбедити да се приликом самог копирања забрани процесору да реагује на прекиде периферија којима одговарају улази 5 и 7. Потребно је обезбедити и да се садржај акумулатора и IMR регистра пре и после извршеног програма не измени. Почетни садржај PSW бита је 1.

б) (1) Написати део програма којим се додељује број улаза у IV табелу за периферију PER3.

в) (1) Адреса 215h припада ком улазу IV табеле?

г) (9) Написати секвенцу адреса наредби које се редом извршавају почев од адресе 100h. На почетку су сви бити регистра PSW постављени на 0, а садржај регистра IMR је 6h. Почетни садржај осталих релевантних регистра/меморијских локација дат је у табели 1. Резултат дати након фазе извршења инструкције и уколико је у фази опслуживања прекида прихваћен прекид и након фазе опслуживања прекида. Табелу приказати до завршене инструкције која се налази на адреси 106h. При цртању стања стека, потребно је назначити адресу сваке меморијске локације, као и на коју адресу указује регистар SP.

Напомене: На колоквијуму нису дозвољена никаква помоћна средства, ни калкулатори ни литература. Колоквијум траје 90 минута. **Коначно решење задатка 3, попунити искључиво на формулару.**

Презиме и име студента	Индекс (гггг/бббб)	Потпис дежурног

Слика 2 - пристигли захтеви

Адреса	Наредба	Адреса	Наредба	Адреса	Наредба	Адреса	Наредба	Редни број инструкције	Линија захтева
100h	TRPE	1000h	POP	5000h	LOAD #7	7000h	ADD #3h	3	IRQN ₀ , IRQM ₀
101h	LOAD #1	1001h	INS #5	5002h	STIMR	7002h	RTI		
103h	TRPD	1003h	INTE	5003h	RTI	...			
104h	STORE 20h	1004h	LOAD 20h	...		8000h	INTE	11	IRQM ₂
106h	TRPD	1006h	INTD	6000h	SUB #2	8001h	STORE 20h		
107h	...	1007h	PUSH	6002h	INC	8004h	RTI		
		1008h	RTI	6003h	RTI				

[illegible]

Изглед стека:

Ситуација 1		
SP		FFFFh

Ситуација 2		
SP		A
	I=0,T=1,L=00	A-1
	0000	A-2
	0103	A-3

Ситуација 3		
SP		A
	I=0,T=1,L=00	A-1
	0000	A-2

Ситуација 4		
SP		A
	I=0,T=1,L=00	A-1
	0000	A-2
	I=0,T=1,L=00	A-3
	0000	A-4
	1001	A-5

Ситуација 6		
SP		A
	I=0,T=1,L=00	A-1
	0000	A-2
	I=1,T=0,L=00	A-3
	0000	A-4
	1006	A-5

Ситуација 5		
SP		A
	I=0,T=1,L=00	A-1
	0000	A-2
	I=0,T=1,L=00	A-3
	0000	A-4
	1003	A-5

Ситуација 7		
SP		A
	I=0,T=1,L=00	A-1
	0106	A-3

а)

Инструкција
PUSH
LDIMR
PUSH
LD #2
STIMR
LD 20Ah
ST 300h
LD 20Bh
ST 301h
LD 20Eh
ST 304h
LD 20Fh
ST 305h
POP
STIMR
POP

б)
LD #8
OUT 80h

в) улаз: A [h]