



Архитектура рачунара К2

I(15) (К2)

1. (5) Нацртати и објаснити шему дела модула који се користи у арбитражији са праћењем. Шема треба да укључи делове који подржавају и паралелну и серијски арбитражију, синхронизацију на сигнал такта магистрале и сигнал заузећа магистрале.

2. (5) а) Нацртати структуру контролера улазно/излазне периферије са директним приступом меморији.

б) Објаснити функцију свих делова контролера.

в) Објаснити којим битовима и у којим регистрима се задају могући режими рада контролера и добијају информације како се одвија пренос података.

3. (5) Контролер улазне периферије и улазна периферија за међусобно повезивање користе паралелни интерфејс који се састоји од линија података, једне статусне линије и једне управљачке линије. Статусном линијом контролер улазне периферије даје индикацију периферији да ли у његов регистар податка може да се уписује садржај са линија података, док периферија управљачком линијом обезбеђује упис податка са линија података у регистар податка контролера улазне периферије.

а) Навести како се статусна линија контролера периферије и управљачка линија периферије користе за синхронизацију при слању података из периферије у контролер периферије.

б) За случај споре периферије нацртати временске облике сигнала које размењују контролер периферије и периферија и навести које сигнале и по ком редоследу генеришу контролер периферије и периферија.

в) За случај брзе периферије нацртати временске облике сигнала које размењују контролер периферије и периферија и навести које сигнале и по ком редоследу генеришу контролер периферије и периферија.

II (10) (К2) Посматра се рачунар код кога су меморијски и улазно/излазни адресни простори мапирани.

Меморијски адресни простор је 512MB, а ширина адресбилне локације 16 бита. Најнижих 8MB адреса меморијског адресног простора је резервисано за ROM меморију, а највиших 2MB адреса меморијског адресног простора је резервисано за улазно/излазни адресни простор, а преосталих 502MB је резервисано за RAM. Од целокупног опсега адреса резервисаног за RAM меморију попуњено је само најнижих 10MB адреса, а од целокупног опсега адреса резервисаног за ROM меморију попуњено је само највиших 128KB адреса. У улазно/излазном адресном простору нижих 256KB је резервисано за контролере без директног приступа меморији, а преостали опсег је резервисан за контролере са директним приступом меморији. Контролери без директног приступа меморији имају по четири локације (регистра), а контролери са директним приступом меморији имају по осам локација (регистра). У рачунару постоји два контролера без директног приступа меморији, чије локације (регистри) попуњавају најниже адресе из целокупног опсега адреса резервисаног за контролере без директног приступа меморији, и само један контролер са директним приступом меморији, чије локације (регистри) попуњавају најниже адреса из целокупног опсега адреса резервисаног за контролере са директним приступом меморији.

а) Назначити опсег адреса у меморијском адресном простору рачунара, опсег адреса резервисан за RAM меморију, опсег адреса резервисан за ROM меморију, опсег адреса попуњен RAM меморијом и опсег адреса попуњен ROM меморијом. Назначити опсег адреса у улазно/излазном адресном простору рачунара, опсег адреса резервисан за контролере без директног приступа меморији, опсег адреса резервисан за контролере са директним приступом меморији, опсег адреса попуњен локацијама (регистрима) контролера без директног приступа меморији и опсег адреса попуњен локацијама (регистрима) контролера са директним приступом меморији. Резултат представити табеларно.

б) Пројектовати попуњени део описане RAM меморије користећи чипове 512Kx4 бита (управљачки улази су RD, WR и CS).

в) Пројектовати део адресног простора резервисан за контролере са директним приступом меморији попуњен локацијама (регистрима) контролера са директним приступом меморији описаног рачунара.

Напомене: На колоквијуму нису дозвољена никаква помоћна средства, ни калкулатори ни литература. Колоквијум траје 1,5 сат.