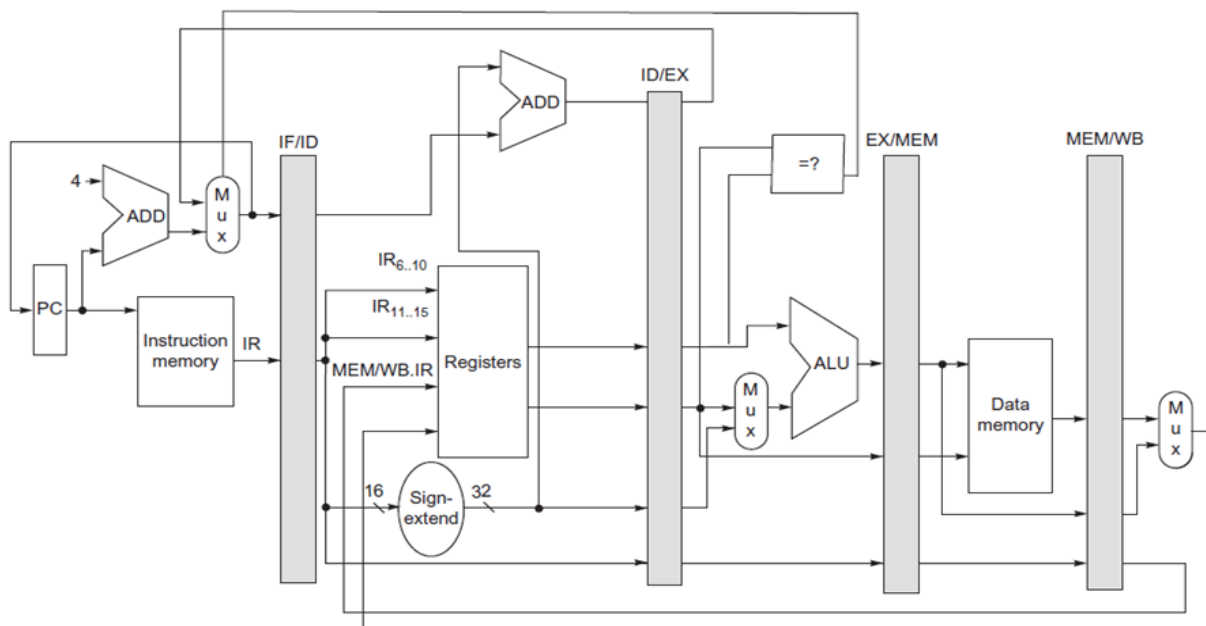




Архитектура и организација рачунара 1 – КЗ

1. (15) Посматра се процесор организације са проточном обрадом дат на слици 1. Свака фаза извршавања инструкције траје једну периоду сигнала такта укључујући и фазу 2 у којој се чита из регистарског фајла (*Registers*) и фазу 5 у којој се уписује у регистарски фајл (*Registers*).



Слика 1. Проточна обрада са реализацијом скока у трећем степену

а) (5) Секвенца инструкција

```
LW R1, 0(R2) ; R1 = Mem[R2+0]
BEQZ R1, 50 ; if(R1 == 0) goto PC+50
```

се извршава на процесору са слике 1. Објаснити и нацртати модификовану слику процесора са слике 1 која треба да садржи само оне делове који се користе за реализацију прослеђивања која се јављају у овом задатку како би се или комплетно елиминисала или свела на минимум потреба заустављања инструкције **beqz** у проточној обради. Ако је неизбежно заустављање проточне обраде, објаснити због чега је то потребно урадити и за колико тактова треба зауставити проточне обраде.

б) (5) Секвенца инструкција

```
ADD R1, R1, R2 ; R1 = R1+R2
BEQZ R1, 50 ; if(R1 == 0) goto PC+50
```

се извршава на процесору са слике 1. Објаснити и нацртати модификовану слику процесора са слике 1 која треба да садржи само оне делове који се користе за реализацију прослеђивања која се јављају у овом задатку како би се или комплетно елиминисала или свела на минимум потреба заустављања инструкције **beqz** у проточној обради. Ако је неизбежно заустављање проточне обраде, објаснити због чега је то потребно урадити и за колико тактова треба зауставити проточне обраде.

в) (5) Дати процесор подржава и инструкцију безусловног скока:

```
J imm ; goto PC+imm
```

За инструкцију безусловног скока дати које се операције извршавају у степенима проточне обраде (IF, ID, EX, MEM, WB) процесора са слике 1. Уколико је потребно модификовати дати процесор нацртати и објаснити шта је све потребно изменити тако да се и ова инструкција извршава у 5 фаза као и остале инструкције.

2. (15) Посматра се систем са стандардном проточном обрадом са слике 1 код кога постоји хардвер за прослеђивање, а у случају када се у ID фази детектује да се ради о инструкцији скока проточна обрада се зауставља све док се не одреди да ли је услов скока испуњен и док се не срачуна адреса скока. У случају да услов скока није испуњен наставља се извршавање започете инструкције. Извршава се следећи програмски сегмент:

```

      ADDI    R1, R1, #1      ;R1=R1+1
      LW      R2, (R1)0      ;R2= MEM[R1+0]
loop:  ADDI    R1, R1, #1      ;R1=R1+1
      LW      R3, (R1)0      ;R3=MEM[R1+0]
      LW      R4, (R1)1      ;R4=MEM[R1+1]
      SUB     R4, R4, R3      ;R4=R4-R3
      BEQZ    R4, back       ;if(R4 == 0) goto back
      LW      R4, (R1)1      ;R4=MEM[R1+1]
      SW      R4, (R1)0      ;MEM[R1+0]=R4
      SW      R3, (R1)1      ;MEM[R1+1]=R3
back:  SUBI    R2, R2, #1      ;R2=R2-1
      BNEZ    R2, loop       ;if(R2 != 0) goto loop
      ADDI    R2, R2, #1      ;R2=R2+1
      OR      R2, R2, R2      ;R2=R2 | R2
      ANDI    R1, R1, #1      ;R1=R1 & 1

```

Изглед дела меморије почев од адресе 100h је приказан на слици 2. Из меморије се чита и у њу уписује 32-битне реч по реч. Почетна адреса програма је 1000h, а почетна вредност регистра R1 је 100h. Свака инструкција заузима тачно једну адресу, адресирање је на нивоу 32-битне речи.

| Адреса | 100 | 101 | 102 | 103 | 104 | 105 | 106 | 107 | 108 | 109 | 10A | 10B | |
|---------|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|--|
| Садржај | 0 | 5 | 0 | 1 | 0 | 6 | 0 | 2 | 2 | 0 | 1 | 9 | |

Слика 2. Изглед дела меморије

а) Приказати табеларно шта се дешава у којој фази за првих 13 инструкција датог програма које се изврше.

б) Приказати табеларно шта се дешава у којој фази за првих 13 инструкција датог програма које се изврше у случају да постоји кеш за предикцију скока са 4 асоцијативних улаза и два бита за предикцију скока по улазу. Предикција 11 означава јаку предикцију да ће бити скока, 10 слабу предикцију да ће бити скока, 00 означава јаку предикцију да неће бити скока, а 01 слабу предикцију да неће бити скока. Кеш за предикцију скока дозвољава и читање и упис у истом такту. Изглед кеш меморије за предикцију пре извршавања датог програмског сегмента приказан је на слици 3.

| улаз | PC | Next PC | Предикција |
|------|------|---------|------------|
| 0 | 100F | 100A | 11 |
| 1 | 1006 | 100A | 10 |
| 2 | 1014 | 1002 | 11 |
| 3 | 100B | 1002 | 10 |

Слика 3. Изглед кеш меморије за предикцију

в) Дати табеларно приказ кеш меморије за предикцију након завршетка 13 инструкција датог програма и скицирати шему за предвиђање која је коришћена у тачки **б**).

Напомене: На испиту нису дозвољена никаква помоћна средства, ни калкулатори ни литература. Испит траје 2 сата.