



Архитектура и организација рачунара 1 – К1

У процесору рачунара постоји кеш меморија реализована у техници сет асоцијативног пресликавања, са четири улаза по сету. Оперативна меморија је капацитета 4 G бајта и ширине меморијске речи 1 бајт. "Data" део кеш меморије је капацитета 64 M бајта и ширине меморијске речи 1 бајта. Пресликавање је на нивоу блокова величине 32 бајтова. Користи се write-through алгоритам за ажурирање садржаја оперативне меморије са по write allocated политиком довлачења и LRU алгоритам замене.

1. (5) Нацртати структурну шему кеш меморије и оперативне меморије. На слици приказати како се генеришу адресе кеш меморије и оперативне меморије у свим ситуацијама које могу да настану при приступу кеш меморији. На слици означити капацитете и ширине поља свих делова кеш меморије и оперативне меморије. За сваку компоненту у структурној шеми дати назив, тип компоненте, колико пута се дата компонента појављује у шеми, и број улаза односно ширину дате компоненте. Одговор дати табеларно.

Назив компоненте	Тип	Количина	Број улаза/ширина

2. (5) Разматра се како се генеришу адресе свих делова кеш меморије и оперативне меморије у свим карактеристичним ситуацијама. За сваку карактеристичну ситуацију дати назив, за сваки мултиплексер у структурној шеми назначити одакле потиче податак који се пропушта, за кеш меморију назначити одакле потичу делови из којих је састављена адреса, и за оперативну меморију назначити одакле потичу делови из којих је састављена адреса. Карактеристичне ситуације би биле: Читање има сагласности, читање нема сагласности има слободног места, читање нема сагласности нема слободног места, упис има сагласности, упис нема сагласности и има слободног места, и упис нема сагласности нема слободног места. Одговор дати табеларно. Уколико се у некој ситуацији на више начина приступа меморији дати већи број редова.

Ситуација	Mux1	Mux2	Mux3	Адреса кеш меморије	Адреса оперативне меморије

3. (10) Процесор генерише следећу секвенцу адреса са типом операције назначеним у загради после сваке адресе (Rd = read, Wr = write): 80C0AA20h (Rd), 40C0AA20h (Rd), 20C0AA20h, (Rd), 10C0AA20h (Rd), 80C0AA21h (Wr), 40C0AA21h (Rd), 08C0AA20h (Wr), 04C0AA20h (Rd), 10C0AA21h (Wr), 02C0AA20h (Rd). За сваки приступ меморији означити: адресу којој се приступа, тип операције (Rd – Read, Wr – Write), вредност поља Tag, Set и Word, коментар да ли је било сагласности у кеш меморији, време које је било потребно да се дати приступ обави, као и опсег адреса у оперативној меморији којима је приступано у току извршења дате операције. Одговор дати табеларно.

Адреса	Тип	Tag	Set	Word	Коментар	Време	Адресе

Треба претпоставити да се прво пренесе цео блок из оперативне меморије у кеш меморију и обрнуто, па се тек онда приступа локацији, и да се све операције раде секвенцијално. Приликом израчунавања времена потребног да се добије садржај узети у обзир само време утврђивања сагласности у TAG MEMORIJI (t_{ss}), време приступа оперативној меморији (t_{om}), време приступа DATA MEMORIJI (t_{dm}) и време приступа TAG MEMORIJI (t_{tm}), занемарити времена потребна за остале активности.

Дати садржај свих улаза свих сетова који су реферисани у датој секвенци, садржаје TAG дела, вредности V (Valid) бита, као и вредности LRU бројача после завршетка дате секвенце. Означити сетове.

Напомене: На колоквијуму нису дозвољена никаква помоћна средства, ни калкулатори ни литература. Колоквијум траје **90 минута**.