

Трећа лабораторијска вежба из Архитектуре и организације рачунара 1

1. Опис улазног фајла симулатора

За потребе израде треће лабораторијске вежбе користи се симулатор *SimVirtMem*. Трећа лабораторијска вежба се односи на механизам виртуелне меморије са страничном организацијом и јединицом за убрзавање пресликавања (TLB) реализованом у техници директног пресликавања. Приликом покретања симулатора треба одабрати страничну организацију са директном TLB јединицом. Када се покрене симулатор треба покренути симулацију *File->Pokreni sim* и одабрати фајл *StranicnaDirektno.sim* који садржи виртуелне адресе који генеришу различити процеси. Сваки ред у фајлу између лабела *TAB* и *TAG_I_DATA* представља један захтев за неком. Формат једног захтева садржи изгледа:



- Поља означена црвеном бојом увек имају приказане вредности
- Поље означено жутом бојом представља виртуелну адресу у хексадецималном облику
- Зелено поље представља ID процеса
- Плавим пољем је означена вредност РТР регистра (место у ОМ где се налази табела страница за одређени процес)
- Браон поље означава да ли се ради о операцији уписа (1) или читања (0)

Између ових поља мора постојати један знак размака.

Поред лабеле *TAB* стоји број који означава колико тренутно има захтева у фајлу.

Приликом додавања нових захтева мора да се ажурира и његова вредност.

Редови испод лабеле *RAM* представљају садржај оперативне меморије (парови адреса садржај).

2. Виртуелна меморија са страничном организацијом и директном TLB јединицом

Адресабилна јединица у виртуелном адресном простору и физичком адресном простору је реч дужине два бајта ($1W=2B$). Величина виртуелног адресног простора је 16М 16-битних речи, а величина једне странице је 1KW.

Пресликавање виртуелних адреса у физичке адресе се реализује делом софтверски и делом хардверски. Софтверски део пресликавања реализује оперативни систем, док хардверски део пресликавања реализује јединица за пресликавање TLB. Пресликавање се реализује на основу табеле пресликавања страница РТ. РТ се налази у оперативној меморији у делу одвојеном за оперативни систем. Усвојено је да се РТ састоји од улаза са по две речи (слика 1). У нултом улазу се налази број страница виртуелног адресног простора процеса, при чему

се користе само битови 13 до 0 ниже речи, док се преостали битови ниже речи и битови више речи не користе. У ненултим улазима се налазе дескриптори страница. У првом улазу РТ се налази дескриптор нулте странице, у другом дескриптор прве странице итд. У нижој речи ненултог улаза се налази прва реч дескриптора, а у вишој друга. РТ има онолико улаза колико има страница у виртуелном адресном простору процеса плус нулти улаз.

	15	14	13	...	4	3	...	0		
PT+0					5					
PT+1										
PT+2	V	D			broj bloka			adresa		
PT+3										
PT+4	V	D			broj bloka			adresa		
PT+5										
PT+6	V	D			broj bloka			adresa		
PT+7										
PT+8	V	D			broj bloka			adresa		
PT+9										
PT+10	V	D			broj bloka			adresa		
PT+11										

Слика 1.

Постоје укупно три процеса чији су ID 1, 2 и 3, а њихове табеле страница се налазе почевши од адреса A0000, 40000 и 50000, респективно.

Питања:

- 2.1. Одредити ширине свих делова виртуелне и физичке адресе.
- 2.2. Додати захтев за операцијом читања коју изводи процес 1 тако да не дође до прекида *Page Fault*. Који је то захтев (навести захтев)?
- 2.3. ...