

Архитектура и организација рачунара 1



Садржај

- Увод
- Циљеви и исход предмета
- Наставници
- Програм предмета
- Лабораторијске вежбе
- Предиспитне обавезе студената
- Начин полагања испита
- Литература

Увод

- Назив предмета:
Архитектура и организација рачунара 1
- Година: 3, семестар: 5
- Фонд часова: 2 + 2 + 1
- Број ЕСПБ бодова: 6
- Предуслов: одслушани предмети: Основи рачунарске технике 2, Архитектура рачунара

Циљеви предмета

- Упознавање са елементима хијерархијског меморијско система и *pipeline* организацијом процесора.
- Разумевање њихове структуре и функционисања.
- Оспособљавање за њихово даље проучавање из литературе.

Наставници

- **Предавања: др Захарије Радивојевић**
zaki@etf.bg.ac.rs
Канцеларија 37
Консултације после наставе и по договору
- **Вежбе: мастер Урош Раденковић**
uros.radenkovic@etf.bg.ac.rs
Канцеларија Лола
Консултације после наставе и по договору
- **Вежбе: мастер Предраг Обрадовић**
redjao@etf.bg.ac.rs
Канцеларија П-24
Консултације после наставе и по договору

Програм предмета

- *Кеш меморија (Cache Memory)*
- *Виртуална меморија (Virtual Memory)*
- *Преклапање приступа меморијским модулима (Memory Interleaving)*
- *Проточна обрада (Pipeline)*

Кеш меморија

- ***Основни појмови***
- ***Технике пресликавања***
 - *Кеш меморија са директним пресликавањем*
 - *Кеш меморија са асоцијативним пресликавањем*
 - *Кеш меморија са сетасоцијативним пресликавањем*
- ***Алгоритми замене***
 - *random, FIFO, LRU и pseudo LRU*
- ***Перформансе кеш меморије***
 - *Врати назад, уписи скроз, довлачи код уписа и не довлачи код уписа*

Виртуална меморија

- ***Основни појмови***
- ***Организација***
 - *Странична организација*
 - *Сегментна организација*
 - *Сегментно странична организација*
- ***TLB Јединица пресликавања***
 - *Јединица са асоцијативним, директним и сет-асоцијативним пресликавањем*
- ***Перформансе***

Преклапање приступа меморијским модулима

- ***Појам***
- ***Имплементација***
- ***Перформансе***

Проточна обрада

- ***Проточна обрада***
- ***Хазарди***
 - ***Података***
 - ***Контролни***
 - ***Структурни***
- ***Перформансе***
- ***Напредне технике***

Лабораторијске вежбе

- 3 Лабораторијских вежби
- Укупно 20 поена
- Преглед вежби:
 - *Кеш меморија*
 - *Виртуелна меморија*
 - *Проточна обрада*
- Једна надокнада
- Важи за текућу школску годину

Преглед симулатора

The image displays a complex digital logic simulator interface. At the top, a CPU unit is shown with various control signals like `SET1..0`, `TAG`, and `fifo_kola`. Below it, a system-level block diagram shows the CPU connected to memory (`PC`, `pCache`, `IMem`, `DMem`) and other components like `NewPC` and `WBSD`. The central focus is on two detailed ALU block diagrams. The top diagram, titled "Unit ALU - Block Diagram", shows the ALU's internal structure with four functional units: `ADD`, `LOG`, `CMP`, and `SHIFT`. It has two 32-bit inputs (`EX1`, `EX2`) and produces four 32-bit outputs: `ADDOUT`, `LOUT`, `CMPOUT`, and `SHOUT`. The bottom diagram, titled "Unit ALU - Block CMP", provides a logic-level view of the comparator. It uses two 32-bit comparators (`CMPGT` and `CMPEQ`) to generate signals `AGTB` and `AEQB`. These are combined with other signals (`SGT`, `SEQ`, `SNE`, `LT`, `SLT`) using AND and OR gates to produce the `CMPOUT` signal. The interface includes a control panel at the bottom with buttons for `PC =`, `ISCR =`, `Hierarchy`, `Program +`, `System`, `Boundary`, `Clock -`, `Table`, `Stats`, `Init & Options`, `Reset`, and `Exit`. On the left side, there is a vertical sidebar with the text "CPU" and "fif" and a series of instructions in Slovenian: "Članja F", "stavlja i", "p CWR", "ednost", "d flip-fl", "uprotn". Below this, it says "U korak", "Ako se", "Ako se".

Предиспитне обавезе студената

- **Колоквијум 1 – 20 поена**
 - Област: кеш меморија
 - Могућност надокнаде само у термину другог колоквијума
- **Колоквијум 2 – 30 поена**
 - Области: виртуелна меморија, перформансе меморијског система, преклапање приступа меморијским модулима
 - Могућност надокнаде само у термину јануарског испитног рока
- **Лабораторијске вежбе**
 - Укупно 20 поена
 - Важи за текућу школску годину
- **Присуство настави**
 - Кроз лабораторијске вежбе

Начин полагања испита

- **Испит – 30 поена**
 - Област (30): проточна обрада
 - Поени са испита се не преносе у наредне рокове
- **Могућа измена правила у случају непредвиђених догађаја!**

Начин полагања испита

Коначна оцена се формира на основу броја бодова на следећи начин:

- $91 \leq X < 100$ – оцена 10
- $81 \leq X < 91$ – оцена 9
- $71 \leq X < 81$ – оцена 8
- $61 \leq X < 71$ – оцена 7
- $51 \leq X < 61$ – оцена 6
- $0 \leq X < 51$ – студент није положио испит

Литература

На српском језику:

- Скрипта за предавања: Проф. др Јован Ђорђевић
- Скрипта за вежбе
 - др Бошко Николић,
 - др Захарије Радивојевић
- Збирка: кеш меморија, виртуелна меморија, преклапање приступа, проточна обрада (електронско издање)

На енглеском језику:

- Hennessy, Patterson - Computer Architecture. A Quantitative Approach
- Patterson, Hennessy - Computer Organization and Design: The Hardware-Software Interface

Листа

- Аутоматско пријављивање
- Обавештења иду на листу
- Поставити прослеђивање на адресу коју пратите

Питања?

Електротехнички Факултет
Универзитет у Београду
<http://rti.etf.rs/rti/ri3aor/index.html>

