



## Организација рачунара – К1

**1.(20)** Посматра се део рачунара који чине меморија и процесор.

Меморија је капацитета  $2^{16}$  бајтова. Ширина меморијске речи је 1 бајт.

Процесор је са једноадресним форматом инструкција. Подаци су целобројне величине дужине 2 бајта представљени у другом комплементу. Подаци у меморији заузимају две суседне меморијске локације, при чему се старији бајт налази на нижој а млађи бајт на вишој адреси.

У процесору постоји програмски бројач РС дужине 2 бајта, адресни регистар меморије MAR дужине 2 бајта, прихватни регистар податка меморије MBR дужине 1 бајт, прихватни регистар инструкције IR дужине 4 бајта, акумулатор А дужине 2 бајта, помоћни акумулатор В дужине 2 бајта, регистри опште намене R0 до R31 дужине 2 бајта, програмска статусна реч PSW дужине 1 бајт, указивач на врх стека SP дужине 2 бајта, регистар броја улаза у табелу са адресама прекидних рутина BR дужине 2 бита и указивач на табелу са адресама прекидних рутина IVTP дужине 2 бајта. Инструкције су дужине 1, 2, 3 или 4 бајта.

Бит 7 првог бајта инструкције има вредност 0 за инструкције скока. Инструкције скока су инструкција условног скока уколико је резултат нула (JZ), безусловног скока (JMP) и скока на потпрограма (JSR). Адреса скока је дата 2 и 3 бајтом инструкције, при чему је старији бајт адресе скока дат другим а млађи бајт трећим бајтом. Битовима 6 до 0 првог бајта инструкције специфицира се код операције за инструкције скока и то са 0000001 за JZ, са 0011100 за JMP и са 1100110 за JSR. Дужина инструкција је 3 бајта.

Бит 7 првог бајта инструкције има вредност 1 за остале инструкције. Бит 6 првог бајта инструкције има вредност 0 за безадресне инструкције. Безадресне инструкције су инструкција повратка из потпрограма (RTS) и повратка из прекидне рутине (RTI). Битовима 5 до 0 првог бајта инструкције специфицира се код операције за безадресне инструкције и то са 000011 за RTS и са 111010 за RTI. Дужина инструкција је 1 бајт.

Бит 6 првог бајта инструкције има вредност 1 за адресне инструкције. Адресне инструкције су инструкција преноса у акумулатор (LOAD), инструкција преноса из акумулатора (STORE), аритметичка инструкција сабирања (ADD), логичка инструкција логички производ (AND) и инструкција аритметичког померања удесно за једно место (ASR). Битовима 5 до 0 првог бајта инструкција специфицира се код операције за адресне инструкције и то са 000000 за LOAD, са 111111 за STORE, са 001001 за ADD, са 111110 за AND и са 100101 за ASR. Дужина инструкција је 2 или 4 бајта и зависи од специфицираног начина адресирања.

Начини адресирања су специфицирани битовима 7, 6 и 5 другог бајта инструкције и то на следећи начин: 000-регистарско директно адресирање, 001-регистарско индиректно адресирање, 010-регистарско индиректно адресирање са постдекрементирањем, 011-регистарско индиректно адресирање са преинкрементирањем, 100-меморијско директно адресирање, 101-меморијско индиректно адресирање, 110-регистарско индиректно са померајем и 111-непосредно адресирање. Адресирања код којих бит 7 другог бајта има вредност 0 користе неки од регистара опште намене R0 до R31 специфициран битовима 4 до

0 другог бајта инструкције. Дужина инструкција је 2 бајта. Адресирања код којих бит 7 другог бајта има вредност 1 имају и трећи и четврти бајт инструкције. Код меморијског директног и меморијског индиректног адресирања трећи и четврти бајт инструкције садрже адресу меморијске локације, при чему је старији бајт адресе меморијске локације дат трећим а млађи бајт четвртим бајтом. Код меморијског индиректног адресирања адреса дужине 16 бита заузима две суседне меморијске локације, при чему се старији бајт налази на нижој а млађи бајт на вишој адреси. Битови 4 до 0 другог бајта инструкције се не користе. Код регистарског индиректног адресирања са померајем трећи и четврти бајт инструкције садрже 16 битни померај, при чему је старији бајт помераја дат трећим а млађи бајт четвртим бајтом. Један од регистара опште намене R0 до R31 који се користи специфициран је битовима 4 до 0 другог бајта инструкције. Код непосредног адресирања трећи и четврти бајт инструкције садрже 16 битни податак, при чему је старији бајт податка дат трећим а млађи бајт четвртим бајтом. Битови 4 до 0 другог бајта инструкције се не користе.

Стек расте према нижим меморијским локацијама, а регистар SP указује на прву слободну меморијску локацију.

На индикаторе у програмској статусној речи утичу следеће инструкције: LOAD на N и Z, ADD на N, Z, V и C, AND на N и Z и ASR на N, Z и C.

Садржај дела меморије је:

ЛОКАЦИЈА:	10h	11h	12h	13h	14h	15h	16h	17h	18h	19h
САДРЖАЈ:	00h	16h	00h	17h	FFh	F0h	FFh	8Fh	F0h	ABh
ЛОКАЦИЈА:	1000h	1001h	1002h	1003h	1004h	1005h	1006h	1007h	1008h	1009h
САДРЖАЈ:	C0h	A0h	00h	10h	C9h	62h	01h	10h	0Dh	FFh
ЛОКАЦИЈА:	100Ah	100Bh	100Ch	100Dh	100Eh					
САДРЖАЈ:	80h	00h	12h	FEh	01h					

а) Ако је PC=1000h, SP=1102h, ACC=10h, R1=14h, R2=10h, N=0, Z=0, V=0 и C=0 одредити операнд наредбе, децималну вредност садржаја акумулатора, као и садржај индикатора N, Z, V и C по извршењу сваке од 5 сукцесивних наредби. Одговор на ово питање треба да буде у форми табеле која садржи по једну врсту за сваку од 5 сукцесивних наредби, а има следеће заглавље:

наредба	операнд hex	ACCdec	N	Z	V	C
---------	-------------	--------	---	---	---	---

б) Навести редом меморијске адресе којима се приступа у свакој од фаза читања наредбе, одређивања адреса, читања операнда и извршења за сваку од 5 извршених наредби.

**Напомене:** На колоквијуму нису дозвољена никаква помоћна средства, ни калкулатори ни литература. Колоквијум траје 90 минута.