

Ј. БОРЂЕВИЋ
З. РАДИВОЈЕВИЋ
Ж. СТАНИСАВЉЕВИЋ

**АРХИТЕКТУРА
И ОРГАНИЗАЦИЈА
РАЧУНАРА**

ВИРТУЕЛНА МЕМОРИЈА

ЗБИРКА РЕШЕНИХ ЗАДАТАКА

Београд 2014.

САДРЖАЈ

| | |
|----------------------------------|----------|
| САДРЖАЈ | I |
| 1 ВИРТУЕЛНА МЕМОРИЈА..... | 1 |
| 1.1 ЗАДАТАК | 1 |
| 1.2 ЗАДАТАК | 6 |
| 1.3 ЗАДАТАК | 11 |

1 ВИРТУЕЛНА МЕМОРИЈА

1.1 ЗАДАТАК

Рачунар поседује виртуелну меморију страничне организације и јединицу за убрзавање пресликавања виртуелних адреса у физичке адресе (TLB јединица). Виртуелни адресни простор је величине 64 Гига бајта и подељен је на странице величине 1 Кило бајт. Физички адресни простор је величине 8 Гига бајта и подељен је на блокове величине 1 Кило бајт. Адресе у виртуелном и физичком адресном простору се односе на речи ширине 1 бајт. TLB јединица је реализована са асоцијативним пресликавањем и може да садржи делове дескриптора 256 страница различитих процеса, при чему је број процеса 16.

1. Нацртати табелу страница и TLB јединицу и означити све капацитете и ширине поља.

2. Објаснити поступак пресликавања виртуелне адресе у физичку адресу и у оквиру тога прецизно објаснити шта се све ради када се најпре утврђује да у TLB јединици постоји дескриптор странице и затим формира физичка адреса, као и шта се од тога ради хардверски а шта софтверски.

3. Објаснити шта се све ради када се утврђује да у TLB јединици не постоји дескриптор странице, као и шта се од тога ради хардверски а шта софтверски. Навести шта се ради у два ситуацијама које том приликом могу да настану и то једанпут када је страница у меморији и други пут када страница није у меморији, као и шта се од тога ради хардверски а шта софтверски.

4. Објаснити шта се све ради када процес, који је био блокиран због тога што се у тачки 3 утврдило да дескриптор странице није у TLB јединици и страница није у меморији, постане деблокиран, добије процесор и поново покуша превођење исте виртуелне у физичку адресу, као и шта се од тога ради хардверски а шта софтверски.

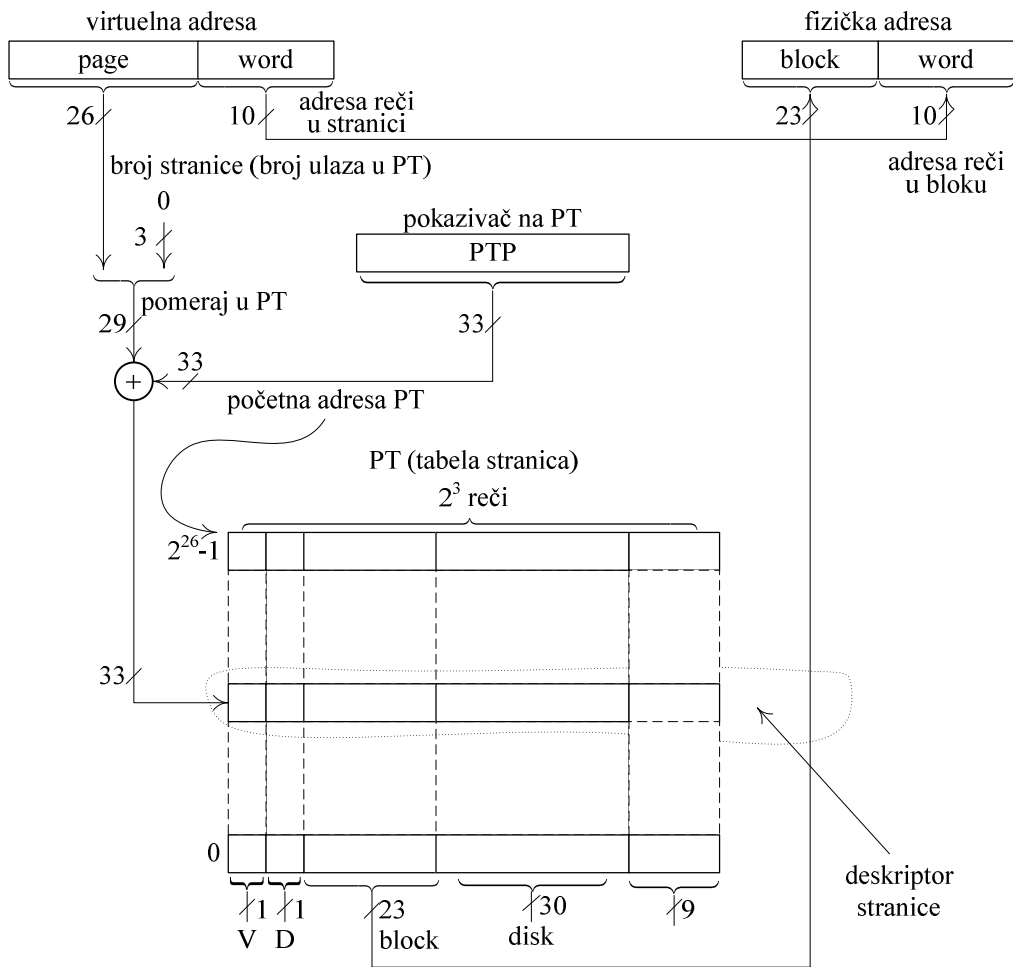
Решење:

1. Табела страница РТ и TLB јединица су дати на сликама 1 и 2, респективно.

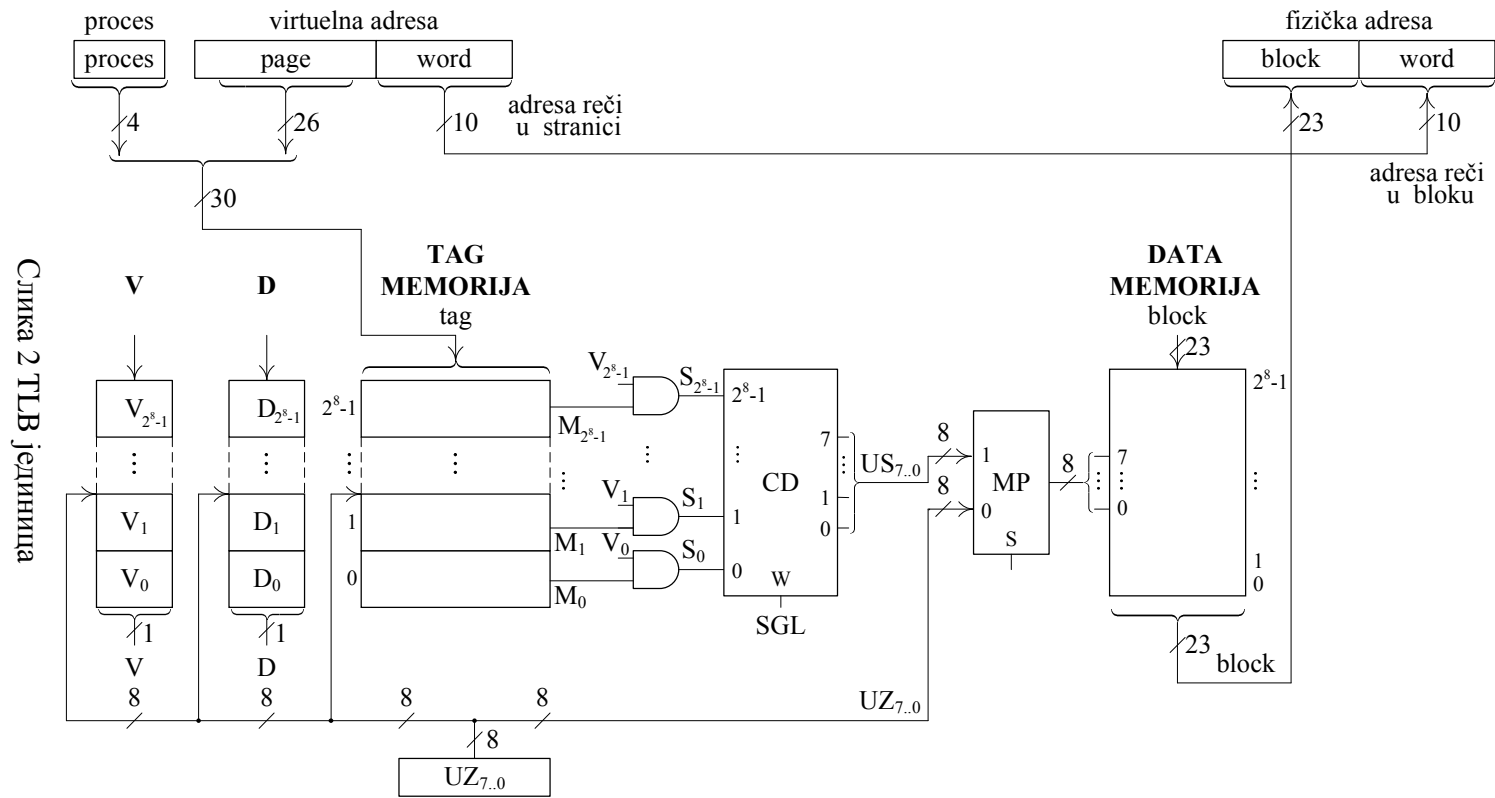
С обзиром да је виртуелни адресни простор величине 2^{36} речи и да подељен је на странице величине 2^{10} речи, виртуелни адресни простор је организован у 2^{26} страница величине 2^{10} речи. Стога се виртуелна адреса дужине 36 бита може поделити на виших 26 битова који означавају број странице и нижих 10 битова који означавају адресу речи у страници.

С обзиром да је физички адресни простор величине 2^{33} речи и да подељен је на блокове величине 2^{10} речи, физички адресни простор је организован у 2^{23} блокова величине 2^{10} речи. Стога се физичка адреса дужине 33 бита може поделити на виша 23 бита који означавају број блока и нижих 10 битова који означавају адресу речи у блоку.

Приликом пресликавања виртуелне адресе у физичку адресу део који се реализује хардверски реализује TLB јединица, а део који се реализује софтверски реализује оперативни систем.



Слика 1 Табела страница



Слика 2 TLB јединица

2. У TLB јединици (слика 2) се налазе дескриптори страница различитих процеса, па се поље *tag*, које представља кључ за утврђивање сагласности, формира од 4 бита регистра *proces* процесора и 26 битова поља *page* виртуелне адресе. Битови поља *tag* се воде на улазне линије података TAG MEMОРИЈЕ да би се, њиховим истовременим упоређивањем са садржајима сваког од 256 улаза TAG MEMОРИЈЕ, утврдило да ли постоји сагласност са садржајем неког од 256 улаза. За сваки од 256 улаза TAG MEMОРИЈЕ постоји посебан сигнал сагласности M_0 до M_{2^8-1} , који својом вредношћу 1 одређује да је на одређеном улазу откривена сагласност, и посебан индикатор важећих улаза V_0 до V_{2^8-1} , који својом вредношћу 1 одређује да је на одређеном улазу TAG MEMОРИЈЕ садржај важећи. Сигнали важећих сагласности S_0 до S_{2^8-1} се формирају као И функција сигнала сагласности M_0 до M_{2^8-1} и вредности индикатора важећих улаза V_0 до V_{2^8-1} , респективно. Сигнал сагласности SGL, који се формира на излазу W кодера CD, има вредност 1, уколико један од сигнала S_0 до S_{2^8-1} има вредност 1, док се бинарна вредност броја улаза у коме је откривена сагласност $US_{7...0}$ формира на излазу кодера CD такође на основу сигнала S_0 до S_{2^8-1} . Уколико сигнал сагласности SGL има вредност 1, са 8 битова $US_{7...0}$ који пролазе кроз мултиплексер MP адресира се DATA MEMОРИЈА и обавља читање 23 бита поља *block* који представљају број блока у коме се налази страница *page* виртуелне адресе. Очитано поље *block* даје 23 најстарија бита а поље *word* из виртуелне адресе даје 10 најмлађих битова физичке адресе. Ово се све ради хардверски.

3. Уколико се утврди да се у TLB јединици (слика 2) не налази дескриптор странице, хардверски се иде у табелу страница PT (слика 1). Поље *page* виртуелне адресе представља број улаза у табелу страница PT у коме се налази дескриптор дате странице. С обзиром на то да дескриптор странице заузима 2^3 речи (8 бајтова), потребно је број улаза у табелу страница множењем са 8 претворити у померај у односу на почетак табеле страница PT, што се реализује померањем улево за 3 места садржаја поља *page* виртуелне адресе. Садржај регистра PTP, који је показивач на PT, представља почетну адресу табеле страница, па се формирани померај сабира са садржајем регистра PTP и тиме добија адреса дескриптора дате странице. Међутим, из дескриптора странице TLB јединица једино користи садржаје поља *V* и *block* који су смештени у прве четири речи (бајта) дескриптора. Поље *V* дескриптора указује на то да ли је дата страница у меморији, па се, најпре, са формиране адресе чита прва реч (један бајт) у којој се налази поље *V* дескриптора и врши провера његове вредности. У зависности од вредности поља *V* могу да настану две ситуације.

Прва ситуација је када поље *V* има вредност 1. То значи да се страница налази у меморији и да поље *block* дескриптора садржи важечи број блока у коме се налази дата страница. Стога се сада читају још три речи дескриптора да би се добила 23 бита поља *block* дескриптора који се, заједно са битовима поља *tag* виртуелне адресе и фиксним вредностима 1 и 0, уписују у улаз DATA MEMОРИЈЕ, TAG MEMОРИЈЕ, *V* и *D* флип-флопова, респективно, одређен садржајем регистра за замену $UZ_{7...0}$ (слика 2). Сада TLB јединица понавља све кораке из тачке 2, утврђује да постоји сагласност и формира физичку адресу. Све ово се реализује хардверски.

Друга ситуација је када поље *V* има вредност 0. То значи да се страница не налази у меморији, па TLB јединица генерише прекид. Све кораке до генерисања прекида хардверски реализују TLB јединица, док све даље кораке софтверски реализује оперативни систем. Оперативни систем најпре датом процесу одузима процесор и процес ставља у ред блокираних процеса, а затим неком од радноспособних процеса додељује процесор. Потом оперативни систем организује довлачење дате странице са диска у неки од блокова оперативне меморије, при чему адресу дате странице на диску добија из поља *disk* дескриптора странице (слика 1). По завршеном довлачењу

странице, оперативни систем најпре у поље *block* дескриптора странице уписује број блока у који је довучена страница и у поље *V* вредност 1 (слика 1), а затим процес за који је довучена страница преводи из реда блокираних процеса у ред радноспособних процеса.

4. Када процес, који је био блокиран због тога што дескриптор странице није био у TLB јединици и страница није била у меморији, а што је описано као друга ситуација у тачки 3, постане деблокиран и добије процесор, и када TLB јединица поново покуша превођење исте виртуелне адресе у физичку адресу, утврдиће, на начин описан у тачки 2, да у TLB јединици нема сагласности. Због тога TLB јединица најпре, на начин описан као прва ситуација у тачки 3, иде у табелу страница, налази да је страница у меморији, довлачи поље *block* из дескриптора и заједно са пољем *tag* из виртуелне адресе и вредношћу 1 за *V* и вредношћу 0 за *D*, уписује у TLB јединицу и затим, на начин описан у тачки 2, утврђује да у TLB јединици постоји сагласност и формира физичку адресу.

1.2 ЗАДАТАК

Рачунар поседује виртуелну меморију страничне организације и јединицу за убрзавање пресликавања виртуелних у физичке адресе (TLB јединица). Виртуелни адресни простор је величине 16 Гига бајта и подељен је на странице величине 2 Кило бајта. Физички адресни простор је величине 1 Гига бајта и подељен је на блокове величине 2 Кило бајта. Адресе у виртуелном и физичком адресном простору се односе на речи ширине 1 бајт. TLB јединица је реализована са асоцијативним пресликавањем и може да садржи делове дескриптора 64 странице различитих процеса, при чему је број процеса 8.

1. Нацртати табелу страница и TLB јединицу и означити све капацитете и ширине поља.

2. Објаснити поступак пресликавања виртуелне адресе у физичку адресу и у оквиру тога прецизно објаснити шта се све ради када се најпре утврђује да у TLB јединици постоји дескриптор странице и затим формира физичка адреса, као и шта се од тога ради хардверски а шта софтверски.

3. Објаснити шта се све ради када се утврђује да у TLB јединици не постоји дескриптор странице, као и шта се од тога ради хардверски а шта софтверски. Навести шта се ради у два ситуацијама које том приликом могу да настану и то једанпут када је страница у меморији и други пут када страница није у меморији, као и шта се од тога ради хардверски а шта софтверски.

4. Објаснити шта се све ради када процес, који је био блокиран због тога што се у тачки 3 утврдило да дескриптор странице није у TLB јединици и страница није у меморији, постане деблокиран, добије процесор и поново покуша превођење исте виртуелне у физичку адресу, као и шта се од тога ради хардверски а шта софтверски.

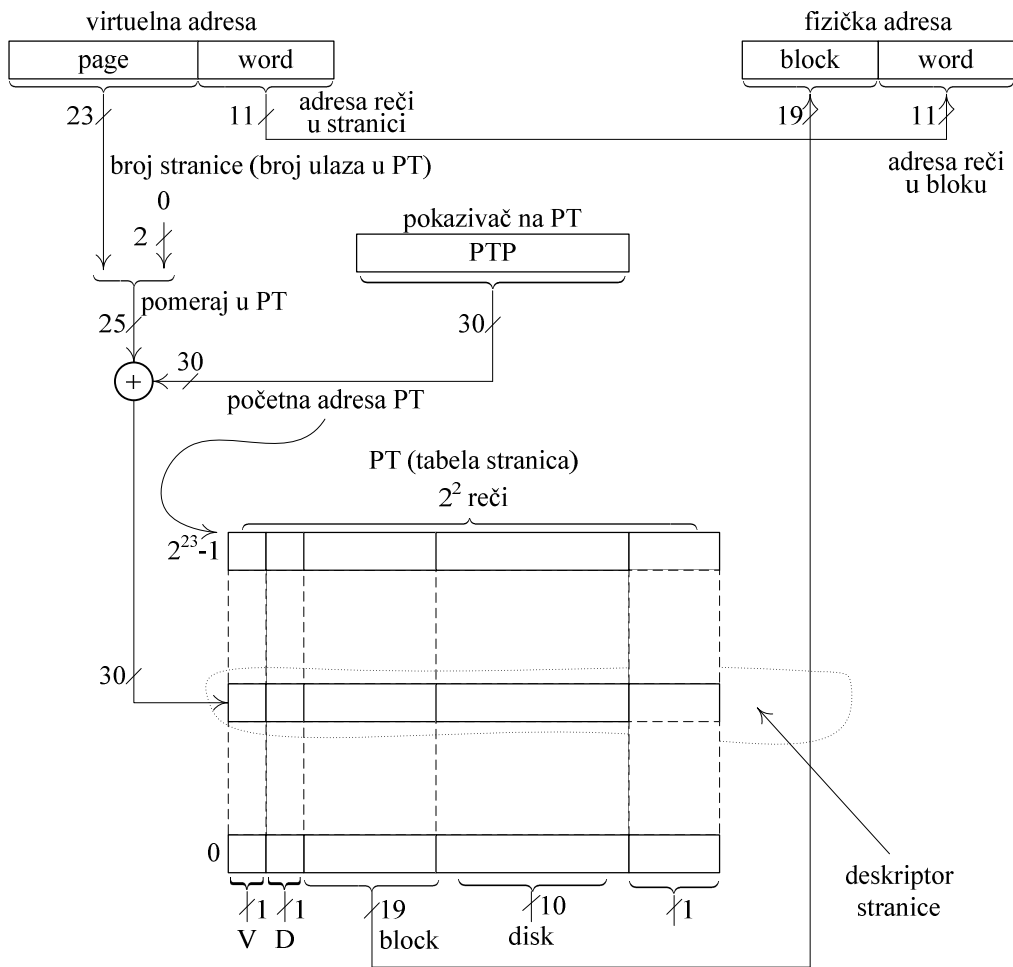
Решење:

1. Табела страница РТ и TLB јединица су дати на сликама 3 и 4.

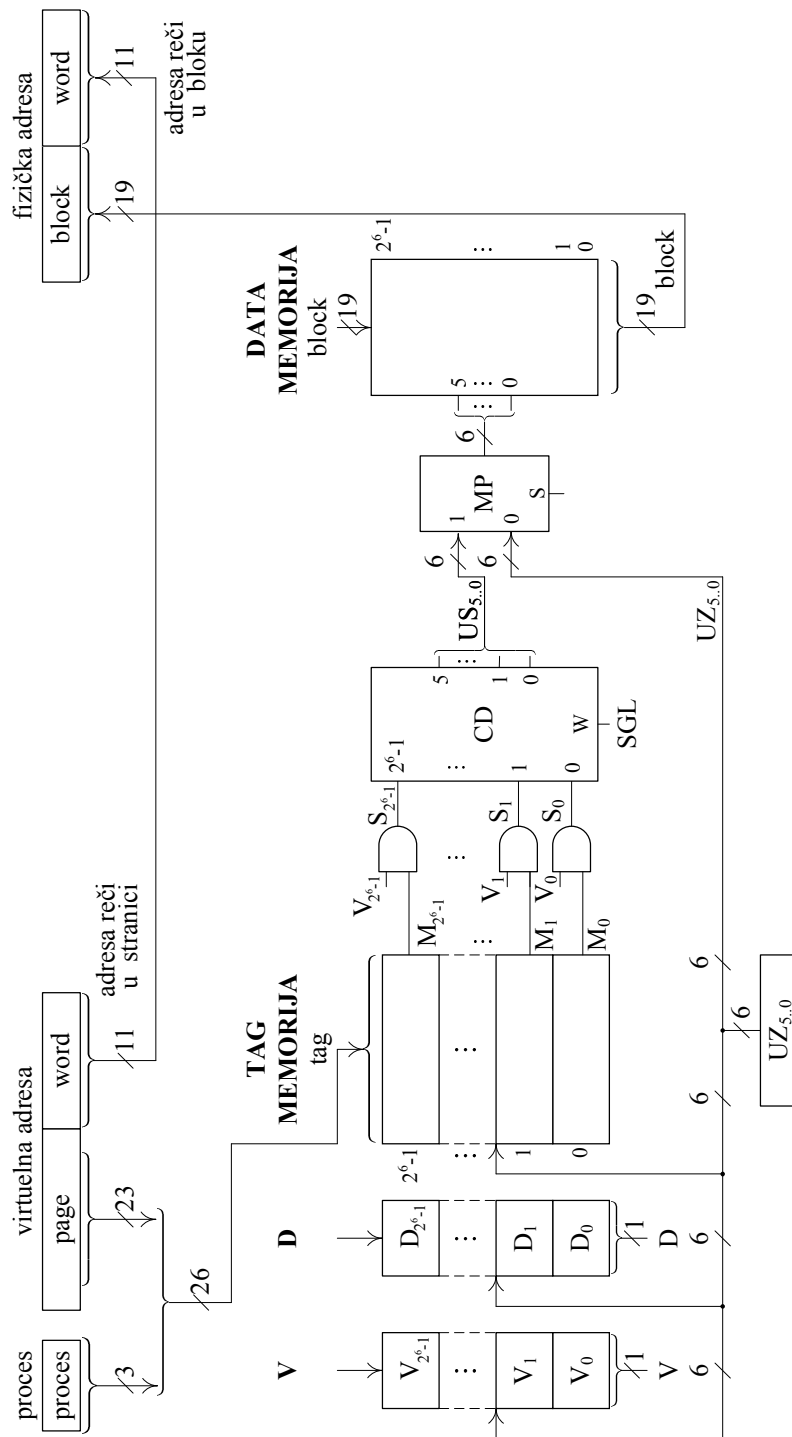
С обзиром да је виртуелни адресни простор величине 2^{34} речи и да подељен је на странице величине 2^{11} речи, виртуелни адресни простор је организован у 2^{23} страница величине 2^{11} речи. Стога се виртуелна адреса дужине 34 бита може поделити на виша 23 бита који означавају број странице и нижих 11 битова који означавају адресу речи у страници.

С обзиром да је физички адресни простор величине 2^{30} речи и да подељен је на блокове величине 2^{11} речи, физички адресни простор је организован у 2^{19} блокова величине 2^{11} речи. Стога се физичка адреса дужине 30 битова може поделити на виших 19 битова који означавају број блока и нижих 11 битова који означавају адресу речи у блоку.

Приликом пресликавања виртуелне адресе у физичку адресу део који се реализује хардверски реализује TLB јединица, а део који се реализује софтверски реализује оперативни систем.



Слика 3 Табела страница



Слика 4 TLB јединица

2. У TLB јединици (слика 4) се налазе дескриптори страница различитих процеса, па се поље *tag*, које представља кључ за утврђивање сагласности, формира од 3 бита регистра *proces* процесора и 23 бита поља *page* виртуелне адресе. Битови поља *tag* се воде на улазне линије података TAG MEMORIЈЕ да би се, њиховим истовременим упоређивањем са садржајима сваког од 64 улаза TAG MEMORIЈЕ, утврдило да ли постоји сагласност са садржајем неког од 64 улаза. За сваки од 64 улаза TAG MEMORIЈЕ постоји посебан сигнал сагласности M_0 до M_{2^6-1} , који својом вредношћу 1 одређује да је на одређеном улазу откривена сагласност, и посебан индикатор важећих улаза V_0 до V_{2^6-1} , који својом вредношћу 1 одређује да је на одређеном улазу TAG

МЕМОРИЈЕ садржај важећи. Сигнали важећих сагласности S_0 до S_{2^6-1} се формирају као И функција сигнала сагласности M_0 до M_{2^6-1} и вредности индикатора важећих улаза V_0 до V_{2^6-1} , респективно. Сигнал сагласности SGL, који се формира на излазу W кодера CD, има вредност 1, уколико један од сигнала S_0 до S_{2^6-1} има вредност 1, док се бинарна вредност броја улаза у коме је откривена сагласност $US_{5...0}$ формира на излазу кодера CD такође на основу сигнала S_0 до S_{2^6-1} . Уколико сигнал сагласности SGL има вредност 1, са 6 битова $US_{5...0}$ који пролазе кроз мултиплексер MP адресира се DATA MEMОРИЈА и обавља читање 19 битова поља *block* који представљају број блока у коме се налази страница *page* виртуелне адресе. Очитано поље *block* даје 19 најстаријих битова а поље *word* из виртуелне адресе даје 11 најмлађих битова физичке адресе. Ово се све ради хардверски.

3. Уколико се утврди да се у TLB јединици (слика 4) не налази дескриптор странице, хардверски се иде у табелу страница PT (слика 3). Поље *page* виртуелне адресе представља број улаза у табелу страница PT у коме се налази дескриптор дате странице. С обзиром на то да дескриптор странице заузима 2^2 речи (4 бајта), потребно је број улаза у табелу страница множењем са 4 претворити у померај у односу на почетак табеле страница PT, што се реализује померањем улево за 2 места садржаја поља *page* виртуелне адресе. Садржај регистра PTP, који је показивач на PT, представља почетну адресу табеле страница, па се формирани померај сабира са садржајем регистра PTP и тиме добија адреса дескриптора дате странице. Међутим, из дескриптора странице TLB јединица једино користи садржаје поља *V* и *block* који су смештени у прве три речи (бајта) дескриптора. Поље *V* дескриптора указује на то да ли је дата страница у меморији, па се, најпре, са формиране адресе чита прва реч (један бајт) у којој се налази поље *V* дескриптора и врши провера његове вредности. У зависности од вредности поља *V* могу да настану две ситуације.

Прва ситуација је када поље *V* има вредност 1. То значи да се страница налази у меморији и да поље *block* дескриптора садржи важечи број блока у коме се налази дата страница. Стога се сада читају још две речи дескриптора да би се добило 19 битова поља *block* дескриптора који се, заједно са битовима поља *tag* виртуелне адресе и фиксним вредностима 1 и 0, уписују у улаз DATA MEMОРИЈЕ, TAG MEMОРИЈЕ, *V* и *D* флип-флопова, респективно, одређен садржајем регистра за замену $UZ_{5...0}$ (слика 4). Сада TLB јединица понавља све кораке из тачке 2, утврђује да постоји сагласност и формира физичку адресу. Све ово се реализује хардверски.

Друга ситуација је када поље *V* има вредност 0. То значи да се страница не налази у меморији, па TLB јединица генерише прекид. Све кораке до генерисања прекида хардверски реализују TLB јединица, док све даље кораке софтверски реализује оперативни систем. Оперативни систем најпре датом процесу одузима процесор и процес ставља у ред блокираних процеса, а затим неком од радноспособних процеса додељује процесор. Потом оперативни систем организује довлачење дате странице са диска у неки од блокова оперативне меморије, при чему адресу дате странице на диску добија из поља *disk* дескриптора странице (слика 3). По завршеном довлачењу странице, оперативни систем најпре у поље *block* дескриптора странице уписује број блока у који је довучена страница и у поље *V* вредност 1 (слика 3), а затим процес за који је довучена страница преводи из реда блокираних процеса у ред радноспособних процеса.

4. Када процес, који је био блокиран због тога што дескриптор странице није био у TLB јединици и страница није била у меморији, а што је описано као друга ситуација у тачки 3, постане деблокиран и добије процесор, и када TLB јединица поново покуша превођење исте виртуелне адресе у физичку адресу, утврдиће, на начин описан у тачки 2, да у TLB јединици нема сагласности. Због тога TLB јединица најпре, на начин описан као прва ситуација у тачки 3, иде у табелу страница, налази да је страница у меморији, довлачи поље *block* из дескриптора и заједно са пољем *tag* из виртуелне адресе и вредношћу 1 за *V* и вредношћу 0 за *D*, уписује у TLB јединицу и затим, на начин описан у тачки 2, утврђује да у TLB јединици постоји сагласност и формира физичку адресу.

1.3 ЗАДАТАК

Рачунар поседује виртуелну меморију страничне организације и јединицу за убрзавање пресликавања виртуелних у физичке адресе (TLB јединица). Виртуелни адресни простор је величине 8 Гига бајта и подељен је на странице величине 8 Кило бајта. Физички адресни простор је величине 8 Гига бајта и подељен је на блокове величине 8 Кило бајта. Адресе у виртуелном и физичком адресном простору се односе на речи ширине 2 бајта. TLB јединица је реализована са асоцијативним пресликавањем и може да садржи делове дескриптора 128 страница различитих процеса, при чему је број процеса 32.

1. Нацртати табелу страница и TLB јединицу и означити све капацитете и ширине поља.

2. Објаснити поступак пресликавања виртуелне адресе у физичку адресу и у оквиру тога прецизно објаснити шта се све ради када се најпре утврђује да у TLB јединици постоји дескриптор странице и затим формира физичка адреса, као и шта се од тога ради хардверски а шта софтверски.

3. Објаснити шта се све ради када се утврђује да у TLB јединици не постоји дескриптор странице, као и шта се од тога ради хардверски а шта софтверски. Навести шта се ради у два ситуацијама које том приликом могу да настану и то једанпут када је страница у меморији и други пут када страница није у меморији, као и шта се од тога ради хардверски а шта софтверски.

4. Објаснити шта се све ради када процес, који је био блокиран због тога што се у тачки 3 утврдило да дескриптор странице није у TLB јединици и страница није у меморији, постане деблокиран, добије процесор и поново покуша превођење исте виртуелне у физичку адресу, као и шта се од тога ради хардверски а шта софтверски.

Решење:

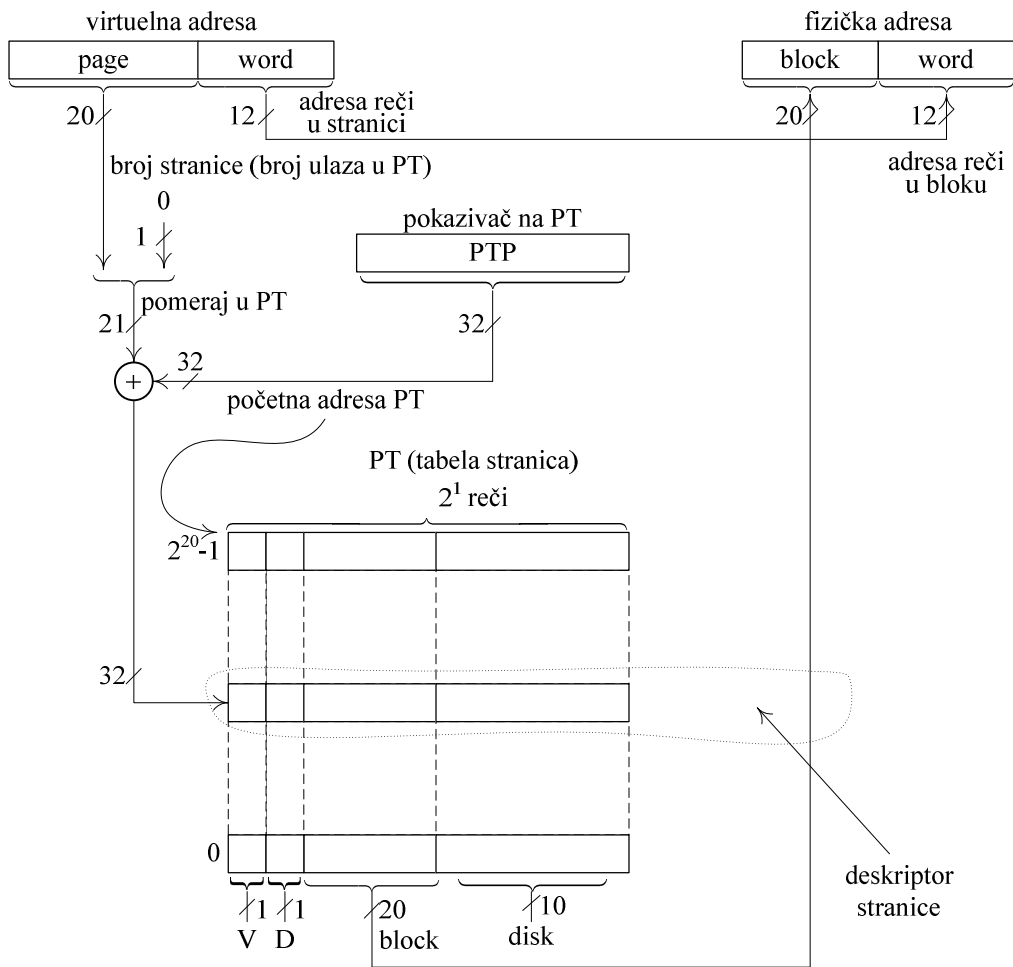
1. Табела страница PT и TLB јединица су дати на сликама 5 и 6.

Адресе у виртуелном и физичком адресном простору се односе на речи ширине 2 бајта и величине виртуелног адресног простора, страница, физичког адресног простора и блокова треба да буду изражене у речима ширине 2 бајта. Стога се у свим даљим разматрањима узима да је виртуелни адресни простор величине 4 Гига речи и да је подељен на странице величине 4 Кило речи, а да је физички адресни простор величине 4 Гига речи и да је подељен на блокове величине 4 Кило речи.

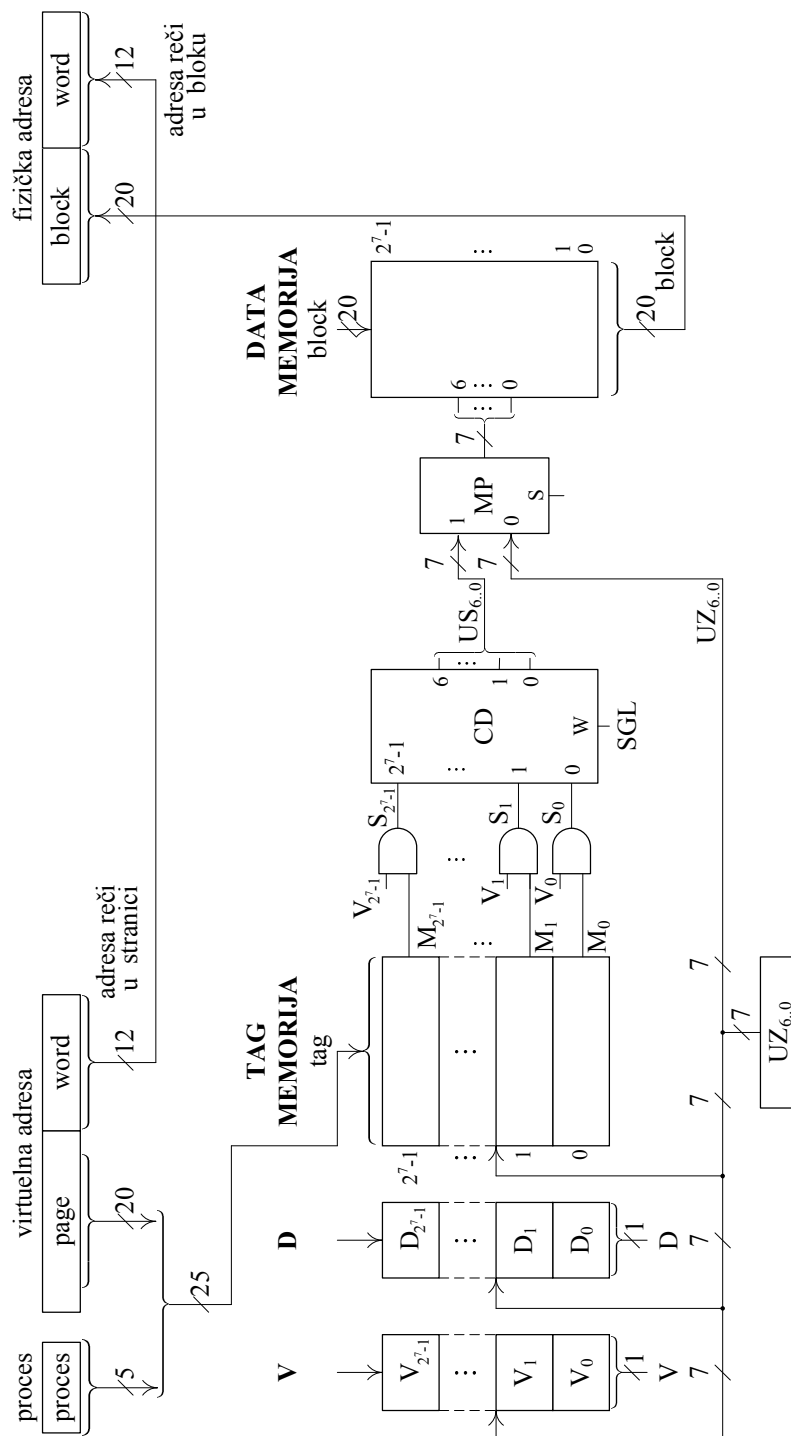
С обзиром да је виртуелни адресни простор величине 2^{32} речи и да је подељен на странице величине 2^{12} речи, виртуелни адресни простор је организован у 2^{20} страница величине 2^{12} речи. Стога се виртуелна адреса дужине 32 бита може поделити на виших 20 битова који означавају број странице и нижих 12 битова који означавају адресу речи у страници.

С обзиром да је физички адресни простор величине 2^{32} речи и да подељен је на блокове величине 2^{12} речи, физички адресни простор је организован у 2^{20} блокова величине 2^{12} речи. Стога се физичка адреса дужине 32 бита може поделити на виших 20 битова који означавају број блока и нижих 12 битова који означавају адресу речи у блоку.

Приликом пресликавања виртуелне адресе у физичку адресу део који се реализује хардверски реализује TLB јединица, а део који се реализује софтверски реализује оперативни систем.



Слика 5 Табела страница



Слика 6 TLB јединица

2. У TLB јединици (слика 6) се налазе дескриптори страница различитих процеса, па се поље *tag*, које представља кључ за утврђивање сагласности, формира од 5 битова регистра *proces* процесора и 20 битова поља *page* виртуелне адресе. Битови поља *tag* се воде на улазне линије података TAG MEMORIЈЕ да би се, њиховим истовременим упоређивањем са садржајима сваког од 128 улаза TAG MEMORIЈЕ, утврдило да ли постоји сагласност са садржајем неког од 128 улаза. За сваки од 128 улаза TAG MEMORIЈЕ постоји посебан сигнал сагласности M_0 до M_{2^7-1} , који својом вредношћу 1 одређује да је на одређеном улазу откривена сагласност, и посебан индикатор важећих улаза V_0 до V_{2^7-1} , који својом вредношћу 1 одређује да је на одређеном улазу TAG

МЕМОРИЈЕ садржај важећи. Сигнали важећих сагласности S_0 до S_{2^7-1} се формирају као И функција сигнала сагласности M_0 до M_{2^7-1} и вредности индикатора важећих улаза V_0 до V_{2^7-1} , респективно. Сигнал сагласности SGL, који се формира на излазу W кодера CD, има вредност 1, уколико један од сигнала S_0 до S_{2^7-1} има вредност 1, док се бинарна вредност броја улаза у коме је откривена сагласност $US_{6...0}$ формира на излазу кодера CD такође на основу сигнала S_0 до S_{2^7-1} . Уколико сигнал сагласности SGL има вредност 1, са 7 битова $US_{6...0}$ који пролазе кроз мултиплексер MP адресира се DATA MEMORIЈА и обавља читање 20 битова поља *block* који представљају број блока у коме се налази страница *page* виртуелне адресе. Очитано поље *block* даје 20 најстаријих битова а поље *word* из виртуелне адресе даје 12 најмлађих битова физичке адресе. Ово се све ради хардверски.

3. Уколико се утврди да се у TLB јединици (слика 6) не налази дескриптор странице, хардверски се иде у табелу страница PT (слика 5). Поље *page* виртуелне адресе представља број улаза у табелу страница PT у коме се налази дескриптор дате странице. С обзиром на то да дескриптор странице заузима 2^1 речи (2 речи дужине 16 битова), потребно је број улаза у табелу страница множењем са 2 претворити у померај у односу на почетак табеле страница PT, што се реализује померањем улево за 1 место садржаја поља *page* виртуелне адресе. Садржај регистра PTP, који је показивач на PT, представља почетну адресу табеле страница, па се формирани померај сабира са садржајем регистра PTP и тиме добија адреса дескриптора дате странице. Међутим, из дескриптора странице TLB јединица једино користи садржаје поља *V* и *block* који су смештени у две речи (2 речи дужине 16 битова) дескриптора. Поље *V* дескриптора указује на то да ли је дата страница у меморији, па се, најпре, са формиране адресе чита прва реч (1 реч дужине 16 битова) у којој се налази поље *V* дескриптора и врши провера његове вредности. У зависности од вредности поља *V* могу да настану две ситуације.

Прва ситуација је када поље *V* има вредност 1. То значи да се страница налази у меморији и да поље *block* дескриптора садржи важечи број блока у коме се налази дата страница. Стога се сада чита још једна реч дескриптора да би се добило 20 битова поља *block* дескриптора који се, заједно са битовима поља *tag* виртуелне адресе и фиксним вредностима 1 и 0, уписују у улаз DATA MEMORIЈЕ, TAG MEMORIЈЕ, *V* и *D* флип-флопова, респективно, одређен садржајем регистра за замену $UZ_{6...0}$ (слика 6). Сада TLB јединица понавља све кораке из тачке 2, утврђује да постоји сагласност и формира физичку адресу. Све ово се реализује хардверски.

Друга ситуација је када поље *V* има вредност 0. То значи да се страница не налази у меморији, па TLB јединица генерише прекид. Све кораке до генерисања прекида хардверски реализују TLB јединица, док све даље кораке софтверски реализује оперативни систем. Оперативни систем најпре датом процесу одузима процесор и процес ставља у ред блокираних процеса, а затим неком од радноспособних процеса додељује процесор. Потом оперативни систем организује довлачење дате странице са диска у неки од блокова оперативне меморије, при чему адресу дате странице на диску добија из поља *disk* дескриптора странице (слика 5). По завршеном довлачењу странице, оперативни систем најпре у поље *block* дескриптора странице уписује број блока у који је довучена страница и у поље *V* вредност 1 (слика 5), а затим процес за који је довучена страница преводи из реда блокираних процеса у ред радноспособних процеса.

4. Када процес, који је био блокиран због тога што дескриптор странице није био у TLB јединици и страница није била у меморији, а што је описано као друга ситуација у тачки 3, постане деблокиран и добије процесор, и када TLB јединица поново покуша преводиће исте виртуелне адресе у физичку адресу, утврдиће, на начин описан у тачки 2, да у TLB јединици нема сагласности. Због тога TLB јединица најпре, на начин

описан као прва ситуација у тачки 3, иде у табелу страница, налази да је страница у меморији, довлачи поље *block* из дескриптора и заједно са пољем *tag* из виртуелне адресе и вредношћу 1 за *V* и вредношћу 0 за *D*, уписује у TLB јединицу и затим, на начин описан у тачки 2, утврђује да у TLB јединици постоји сагласност и формира физичку адресу.