



Основи рачунарске технике 1

Напомене:

На испиту нису дозвољена никаква помоћна средства, ни калкулатори ни литература.

Потребно је на свесци назначити да ли желите да Вам се призна други колоквијум (у том случају не треба да радите задатке 3 и 4). На трећем делу - испиту (задачи 5, 6 и 7), мора се имати најмање 20 поена.

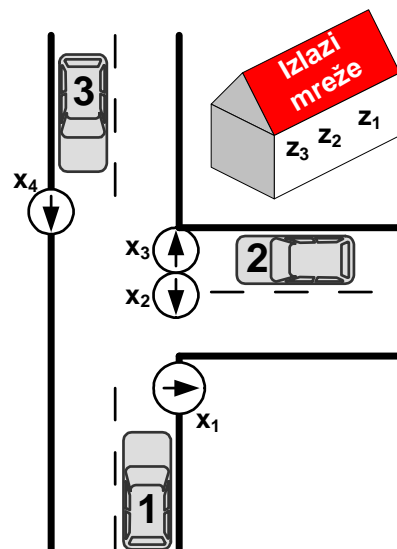
Поени са првог колоквијума, као предиспитне обавезе, важе до фебруарског рока школске 2011/12.год. и учествују у коначној оцени са 30%.

Испит траје 3 сата.

=====

3. (Кол.2) (15) На улазе комбинационе мреже долазе 4 улазна сигнала - семафора означених са x_1, x_2, x_3 и x_4 , који су постављени на раскрсници, као на слици. Семафори имају усмерену стрелицу, односно семафори x_1 и x_3 показују скретања у десно, семафор x_2 скретање у лево, а семафор x_4 дозвољава аутомобилу пролазак право. Друга скретања нису могућа, јер се у супротном одузима возачка дозвола. Црвена боја на семафору представља неактиван улазни сигнал, а зелена боја на семафору представља активан улазни сигнал ове мреже. На раскрсници се у једном тренутку сусрећу 3 аутомобила, који се крећу истом брзином, и наилазе са 3 различите стране (као на слици). Колико аутомобила ће проћи у том тренутку раскрсницу, зависи који је семафор отворен и од саобраћајних правила, који су описани. Излази мреже z_1, z_2 и z_3 , представљају сигнале за аутомобиле 1, 2 и 3, да ли могу да прођу раскрсницу, а да не дође до судара. На улазу комбинационе мреже могу да се појаве све комбинације вектора са 4 улазна сигнала x_1, x_2, x_3 и x_4 .

У једном тренутку, раскрсницу на ова три семафора може да прође само један аутомобил (један улазни сигнал је активан, на пример: само x_1), два аутомобила (два улазна сигнала су активна, на пример: x_1 и x_2) или сва три аутомобила (три улазна сигнала су активна, на пример: x_1, x_3 и x_4). Ако се деси да два аутомобила скрећу у исту улицу, тада се гледа приоритет десне стране, односно раскрсницу пролази само аутомобил који наилази са десне стране (на пример: аутомобил 3 иде право, а аутомобил 2 иде лево, па да се не сударе, раскрсницу пролази само аутомобил 3, јер аутомобилу 2 наилази са десне стране). Једини изузетак је у улици где се налазе семафори x_2 и x_3 , па уколико су оба семафора на зеленом светлу (улазни сигнали x_2 и x_3 активни истовремено), тада ће се на свим излазима мреже поставити нуле.



Пројектовати ову комбинациону мрежу користећи стандардне елементе, а затим реализовати ову мрежу користећи што мањи број двоулазних НИЛИ елемената. Подразумевати да су расположиве и директне и комплементарне вредности променљивих.

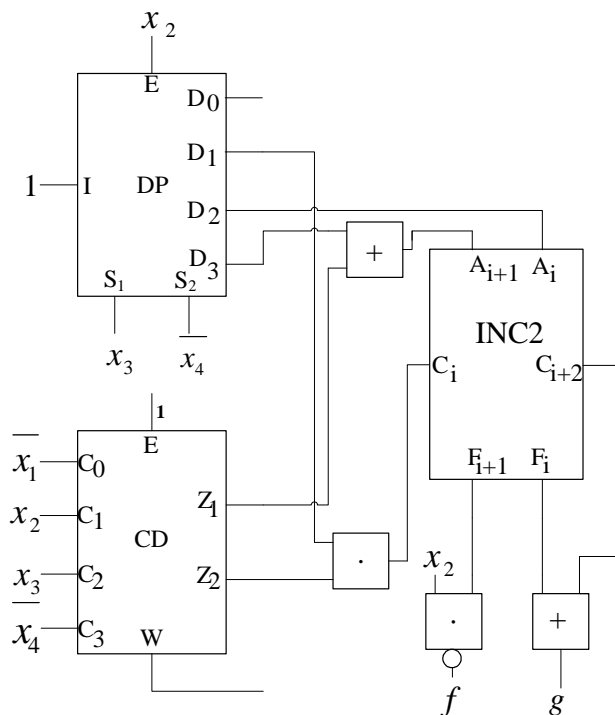
4. (Кол.2) (15) Нацртати граф и таблицу прелаза-излаза секвенцијалне мреже која има један улаз x и три излаза z_1, z_2 и z_3 . Када сигнал x има вредност један ова секвенцијална мрежа треба да броји по следећој секвенци 0-2-6-7-5-4-0. Када сигнал x има вредност нула ова секвенцијална мрежа треба да броји по следећој секвенци 2-5-6-4-7-0-2. Реализовати ову секвенцијалну мрежу као мрежу Муровог типа код које су стања мреже кодирана тако да одговарају излазима мреже. Користити што мање RS флип-флопова код којих је 1 активна вредност улазних сигнала и НЕ, И и ИЛИ елементе са произвољним бројем улаза. Подразумевати да на улазе могу да долазе комплементи.

5. (ИСПИТ) (15) Одредити функције f и g , које реализује комбинациона мрежа са слике и написати их у облику минималних ДНФ.

За елементе у комбинационој мрежи потребно је извести закон функционисања користећи таблицу (CD, INC2) и опште формуле које дефинишу излазне функције сваког елемента.

Напомена:

У случају преименовања неких међусигнала у комбинационој мрежи и означавања тих сигнала неким општим ознакама ($a1, a2, a3...$) назначити који су то сигнали и на ком елементу или прецртати слику уз додавање ознака.

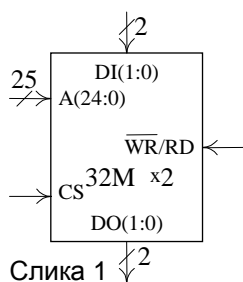


6. (ИСПИТ) (15) Реализовати један разред регистра са серијским уписом удесно, инкрементирањем и брисањем помоћу RS флип-флопова код којих је 0 активна вредност улазних сигнала и што мање НЕ, И и ИЛИ елемената. У поступку реализације потребно је посебним комбинационим таблицама прелаза/излаза и побуда представити законе функционисања једног разреда регистра са серијским уписом удесно, инкрементирањем и брисањем помоћу RS флип-флопова, извести изразе за сигнале побуде R_i и S_i за све три функције, формирати обједињене сигнале побуде R_i и S_i и нацртати структурну шему таквог једноразредног регистра.

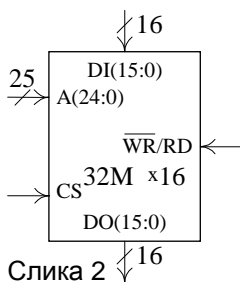
7. (ИСПИТ) (10) Дат је меморијски модул $32M \times 2$ бита (слика 1). Меморијски модул има следеће линије: A - адресне линије, DI - улазне линије података, DO - излазне линије података и управљачке линије CS и \overline{WR}/RD . На адресне линије A (*address*) се доводи адреса меморијске локације у коју треба уписати бинарну реч или са које треба прочитати бинарну реч. На улазне линије података DI (*data input*) се доводи бинарна реч коју треба уписати у меморијску локацију на адреси одређеној садржајем на адресним линијама A . На излазним линијама података DO (*data output*) се добија бинарна реч која је прочитана из меморијске локације са адресе одређене садржајем на адресним линијама A . На управљачку линију CS (*chip select*) се доводи вредност 1, када са датим меморијским модулом треба реализовати упис или читање. Када је на линији CS вредност 0, нема уписа садржаја са улазних линија података DI , а излазне линије података DO се налазе у трећем стању (стању високе импедансе). На управљачку линију \overline{WR}/RD (*write/read*) се доводи вредност 0 када садржај са улазних линија података DI треба да се упише у меморијску локацију одређену садржајем на адресним линијама A . Да би се упис реализовао потребно је и да се на линији CS налази вредност 1. У супротном случају, нема уписа. На управљачку линију \overline{WR}/RD се доводи вредност 1 када треба да се прочита садржај меморијске локације одређен садржајем на адресним линијама A . Да би се на излазним линијама података DO појавио прочитани садржај, потребно је и да се на линији CS налази вредност 1. У супротном случају, излазне линије података DO се налазе у трећем стању (стању високе импедансе).

а) Коришћењем меморијских модула $32M \times 2$ бита (слика 1) реализовати меморију осмоструко веће ширине меморијске речи $32M \times 16$ бита (слика 2).

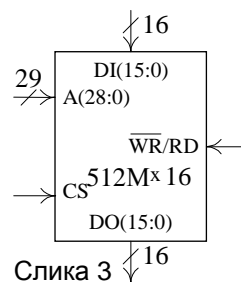
б) Коришћењем меморијских модула $32M \times 16$ бита (слика 2) реализовати меморију шеснаестоструко већег адресног простора $512M \times 16$ бита (слика 3).



Слика 1



Слика 2



Слика 3