



Основи рачунарске технике 1

Напомене:

На испиту нису дозвољена никаква помоћна средства, ни калкулатори ни литература.

Потребно је на свесци назначити да ли желите да Вам се призна други колоквијум (у том случају не треба да радите задатке 3 и 4). На трећем делу - испиту (задачи 5, 6 и 7), мора се имати најмање 20 поена.

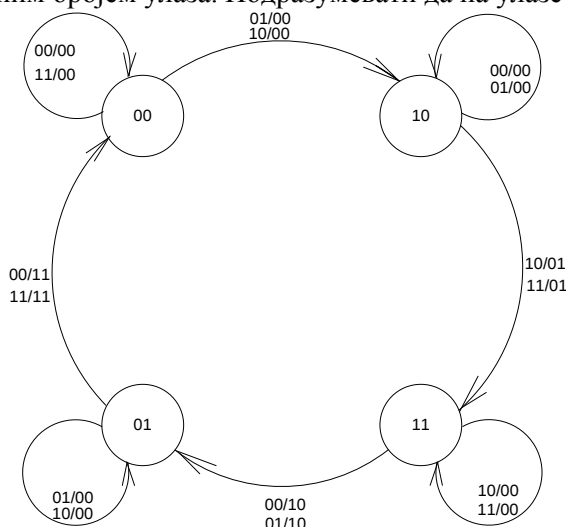
Поени са првог колоквијума, као предиспитне обавезе, важе до фебруарског рока школске 2011/12.год. и учествују у коначној оцени са 30%.

Испит траје 3 сата.

=====

3. (Кол.2) (15) Пројектовати комбинациону мрежу аутомата за сокове и слаткише. Аутомат има четири отвора (x_1 , x_2 , x_3 , x_4), у отвор x_1 је могуће убацити новчић од 5 динара, у отвор x_2 новчић од 10 динара, у отвор x_3 новчић од 20 динара и у отвор x_4 новчић од 30 динара. Корисник у сваки од ових отвора може да убади по један или ни један новчић. У зависности колико новца је убачено у аутомат, корисник може да купи нешто (сок или слаткиш), ако има довољно новца у аутомату, или не може да купи ништа, ако нема довољно новца у аутомату. Излази комбинационе мреже су - z_1 , z_2 и z_3 . Излаз z_1 је лампица која приказује да ли у аутомату има 30 или више динара, након чега корисник може да одабере сок (ђус, кока-кола, цедевита,...). Излаз z_2 је лампица која приказује да ли у аутомату има 40 или више динара, након чега корисник може да одабере слаткиш (крем бананица, сникерс, марс,...). Излаз z_3 представља лампицу која каже да у аутомату нема довољно новца за куповину сока или слаткиша (мање од 30 динара). Излази z_1 и z_2 могу бити истовремено активни. Пројектовати ову комбинациону мрежу, а затим реализовати ову мрежу користећи што мањи број двоулазних НИ елемената. Подразумевати да су расположиве и директне и комплементарне вредности променљивих.

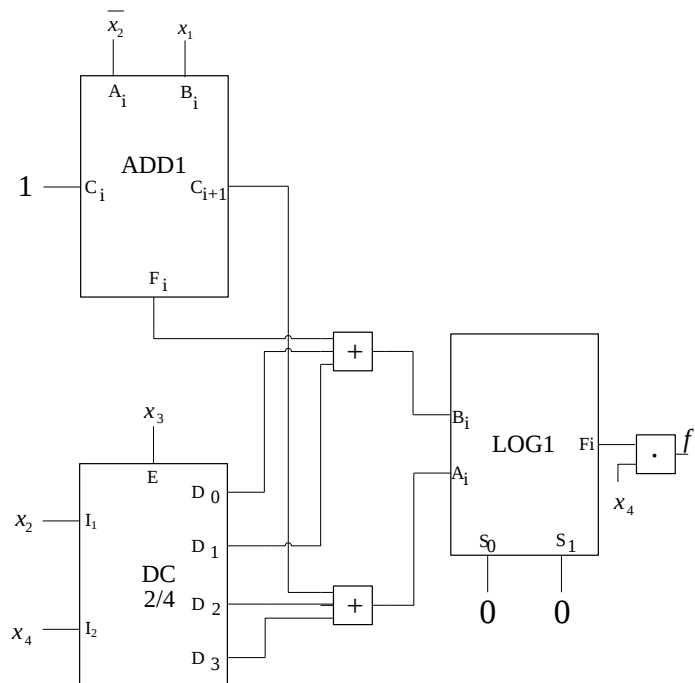
4. (Кол.2) (15) Конструисати структурну шему тактоване секвенцијалне мреже задате графом прелаза/излаза, која има два улазна сигнала x_1 и x_2 и два излазна сигнала z_1 и z_2 . Реализовати ову секвенцијалну мрежу користећи што мање RS флип флопова код којих је 1 активна вредност улазних сигнала и што мањи број НЕ, И и ИЛИ елемената са произвољним бројем улаза. Подразумевати да на улазе могу да долазе компленти.



5. (ИСПИТ) (15) Одредити функцију f која реализује комбинациона мрежа са слике и написати је у облику минималне ДНФ.

Закон функционисања једноразредне логичке јединице LOG/1 је дат у облику таблице:

S_0	S_1	F_i
0	0	$A_i \cdot B_i$
0	1	$A_i + B_i$
1	0	$A_i \oplus B_i$
1	1	$\overline{A_i}$



6. (ИСПИТ) (15) Реализовати један разред регистра са паралелним уписом, декрементирањем и брисањем помоћу D флип-флопова код којих је 1 активна вредност улазних сигнала и што мање НЕ, И и ИЛИ елемената са произвољним бројем улаза. Када ниједан од управљачких сигнала није активан, обезбедити да се стање регистра не мења. У поступку реализације потребно је посебним комбинационим таблицама прелаза/излаза и побуда представити законе функционисања једног разреда регистра са паралелним уписом, декрементирањем и брисањем помоћу D флип-флопова, извести изразе за сигнале побуде D_i за све три функције, формирати обједињени сигнал побуде D_i и нацртати структурну шему таквог једноразредног регистра.

7. (ИСПИТ) (10) Дат је меморијски модул 64K×8 бита (слика 1). Меморијски модул има следеће линије: A - адресне линије, DI - улазне линије података, DO - излазне линије података и управљачке линије CS и $\overline{WR}/RD$. На адресне линије A (address) се доводи адреса меморијске локације у коју треба уписати бинарну реч или са које треба прочитати бинарну реч. На улазне линије података DI (data input) се доводи бинарна реч коју треба уписати у меморијску локацију на адреси одређеној садржајем на адресним линијама A. На излазним линијама података DO (data output) се добија бинарна реч која је прочитана из меморијске локације са адресе одређене садржајем на адресним линијама A. На управљачку линију CS (chip select) се доводи вредност 1, када са датим меморијским модулом треба реализовати упис или читање. Када је на линији CS вредност 0, нема уписа садржаја са улазних линија података DI, а излазне линије података DO се налазе у

трећем стању (стању високе импедансе). На управљачку линију $\overline{WR}/RD$ (write/read) се доводи вредност 0 када садржај са улазних линија података DI треба да се упише у меморијску локацију одређену садржајем на адресним линијама A. Да би се упис реализовао потребно је и да се на линији CS налази вредност 1. У супротном случају, нема уписа. На управљачку линију $\overline{WR}/RD$ се доводи вредност 1 када треба да се прочита садржај меморијске локације одређен садржајем на адресним линијама A. Да би се на излазним линијама података DO појавио прочитани садржај, потребно је и да се на линији CS налази вредност 1. У супротном случају, излазне линије података DO се налазе у трећем стању (стању високе импедансе).

а) Коришћењем меморијских модула 64K×8 бита (слика 1) реализовати меморију осмоструко веће ширине меморијске речи 64K×64 бита (слика 2).

б) Коришћењем меморијских модула 64K×64 бита (слика 2) реализовати меморију двоструко већег адресног простора 128K×64 бита (слика 3).

