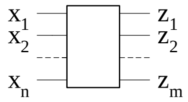
IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA

IV.1 OSNOVNI POJMOVI

Prekidačke mreže su osnovne komponente računara i drugih digitalnih sistema i uređaja.

Prekidačka mreža se može predstaviti blokom sa n ulaza i m izlaza (slika 1).
Na ulaze dolaze binarni signali x_1, x_2, ..., x_n, a na izlazima se dobijaju binarni signali z_1, z_2, ..., z_m.
Vektori signala $X = x_1x_2...x_n$ i $Z = z_1z_2...z_m$ predstavljaju ulazne i izlazne vektore prekidačke mreže.



Slika 1 Ulazi i izlazi prekidačke mreže

Binarni signal dobija dve vrednosti koje se označavaju sa 0 i 1.

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA

IV.1 OSNOVNI POJMOVI

U prekidačkoj mreži se pojavlju dva tipa binarnih signala i to:

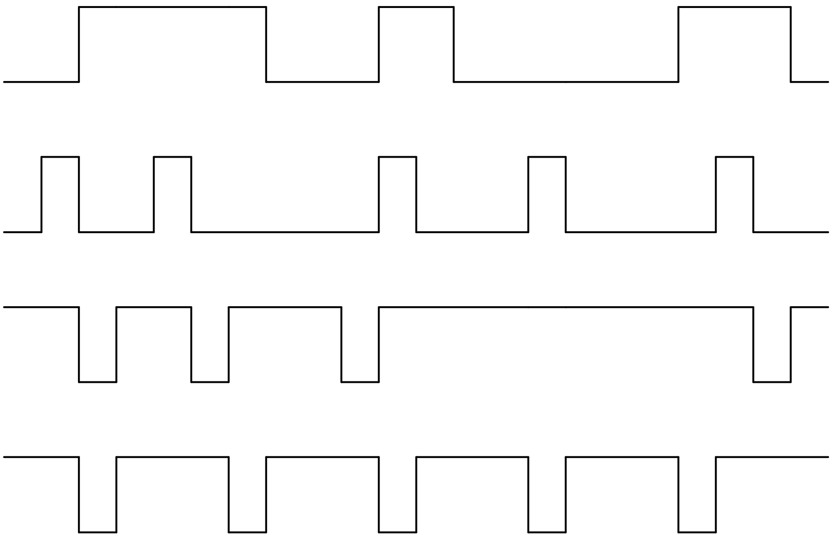
1. signali potencijalnog tipa i
2. signali impulsnog tipa.

Ako trajanje binarnog signala nije ograničeno ni za jednu vrednost, kaže se da je signal potencijalnog tipa.
Ako je trajanje binarnog signala ograničeno bar za jednu vrednost, kaže se da je signal impulsnog tipa.

Binarni signali su dati na slici 2 i to:

a) signal potencijalnog tipa,
b) signal impulsnog tipa kod kojeg je trajanje ograničeno i fiksno za vrednost 1,
c) signal impulsnog tipa kod kojeg je trajanje ograničeno i fiksno za vrednost 0 i
d) periodičan signal impulsnog tipa kod kojeg je trajanje ograničeno i fiksno za obe vrednosti 0 i 1.

a)
b)
c)
d)



Slika 2 Signali potencijalnog (a) i impulsnog (b, c, d) tipa

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA

IV.1 OSNOVNI POJMOVI

Ako se u nekom trenutku t_i promeni ulazni vektor X prekidačke mreže proteći će određeno vreme Δt dok se na izlazima ne pojavi odgovarajući vektor Z. Vreme Δt predstavlja kašnjenje signala u prekidačkoj mreži i zavisi od njenih tehnoloških i strukturnih karakteristika. Sledeća promena ulaznog vektora X može se izvršiti u trenutku t_{i+1} ako je zadovoljen uslov $t_{i+1} - t_i \geq \Delta t$.

U intervalu od t_i do $t_i + \Delta t$ u prekidačkoj mreži se odvija prelazni proces, tako da izlazni vektor Z nije definisan i ne može se koristiti. U intervalu od $t_i + \Delta t$ do t_{i+1} na izlazima prekidačke mreže je prisutan odgovarajući vektor Z i može se koristiti u bilo kojem trenutku tog intervala.

Pri razmatranju funkcija prekidačkih mreža kašnjenje Δt se zanemaruje pa se smatra da se sa promenom ulaznog vektora X istovremeno menja i izlazni vektor Z. Ipak, kašnjenje Δt se uzima u obzir tako što se promene ulaznog vektora X dozvoljavaju samo u diskretnim vremenskim trenucima $t_1, t_2, ..., t_i, t_{i+1}, ...$ Pritom je $t_{i+1} - t_i \geq \Delta t$. Kaže se da prekidačke mreže funkcionišu u diskretnom vremenu.

<u>Vremenski interval između dva uzastopna trenutka t_i i t_{i+1} naziva se intervalom takta ili taktom prekidačke mreže</u>. Veličina takta je određena funkcijama izlaznih vektora prekidačke mreže, pri čemu uvek mora zadovoljavati relaciju $t_{i+1} - t_i \geq \Delta t$. <u>Trenuci $t_1, t_2, ..., t_i, t_{i+1}, ...$ nazivaju se trenucima takta</u>.

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA

IV.1 OSNOVNI POJMOVI

Prema funkcijama koje realizuju prekidačke mreže se dele na

1. kombinacione prekidačke mreže i
2. sekvencijalne prekidačke mreže.

Izlazni vektor Z kombinacione mreže jednoznačno je određen ulaznim vektorom X koji je u posmatranom trenutku prisutan na ulazima mreže. Stoga je funkcija kombinacione mreže definisana ako je zadata korespondencija između ulaznih vektora X i izlaznih vektora Z. Ta korespondencija se može zadati skupom prekidačkih funkcija $z_1, z_2, ..., z_m$ koje zavise od nezavisno promenljivih $x_1, x_2, ..., x_n$ i data je relacijama:

$z_1 = f_1(x_1, x_2, ..., x_n)$,
$z_2 = f_2(x_1, x_2, ..., x_n)$
...
$z_m = f_m(x_1, x_2, ..., x_n)$

ili u vektorskom obliku Z = F (X).

Svaki ulazni vektor X kombinacione mreže preslikava se u izlazni vektor Z tako da je $z_j = f_j(x_1, x_2, ..., x_n)$, j = 1, 2, ..., m.

Prekidačke funkcije nazivaju se funkcijama izlaza kombinacione mreže. Funkcije izlaza potpuno definišu funkciju, ili kako se često kaže, zakon funkcionisanja kombinacione mreže.

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA

IV.1 OSNOVNI POJMOVI

Izlazni vektor Z sekvencijalne mreže jednoznačno je određen parom vektora X i Q, gde je

$X = x_1x_2...x_n$ vektor prisutan u posmatranom trenutku na ulazima mreže, a

$Q = Q_1Q_2...Q_k$ je vektor binarnih signala koji je u posmatranom trenutku prisutan na odgovarajućim unutrašnjim linijama mreže. Vektor Q se naziva vektorom stanja ili stanjem sekvencijalne mreže.

Izlazni vektor Z sekvencijalne mreže se može zadati skupom prekidačkih funkcija $z_1, z_2, ..., z_m$ koje zavise od nezavisno promenljivih $x_1, x_2, ..., x_n, Q_1, Q_2, ..., Q_k$ i koje su date relacijama

$z_1 = f_1(x_1, x_2, ..., x_n, Q_1, Q_2, ..., Q_k)$,

$z_2 = f_2(x_1, x_2, ..., x_n, Q_1, Q_2, ..., Q_k)$

...

$z_m = f_m(x_1, x_2, ..., x_n, Q_1, Q_2, ..., Q_k)$

ili u vektorskom obliku Z = F (X, Q).

Ove prekidačke funkcije nazivaju se funkcijama izlaza sekvencijalne mreže.

Potrebno je definisati od kojih signala i kako zavisi vektor stanja. Ta zavisnost je data relacijama

$Q_1 (t+1) = g_1(x_1, x_2, ..., x_n, Q_1, Q_2, ..., Q_k)$,

$Q_2 (t+1) = g_2(x_1, x_2, ..., x_n, Q_1, Q_2, ..., Q_k)$

...

$Q_k (t+1) = g_k(x_1, x_2, ..., x_n, Q_1, Q_2, ..., Q_k)$

ili u vektorskom obliku Q (t+1) = G (X, Q). Sa t+1 je označen trenutak $t+\Delta t$ kada je promena vektora stanja započeta u trenutku t u sekvencijalnoj mreži koja unosi kašnjenje Δt završena. <u>Trenuci t i t+1 se nazivaju sadašnjim i sledećim trenutkom.</u>

Ove prekidačke funkcije nazivaju se funkcijama prelaza sekvencijalne mreže.

<u>Funkcije izlaza i prelaza potpuno definišu funkciju, ili kako se često kaže, zakon funkcionisanja sekvencijalne mreže</u>.

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA

IV.1 OSNOVNI POJMOVI

Izlazni vektor Z sekvencijalne mreže u trenutku t_i ne mora zavisiti od vektora X prisutnog na ulazima mreže u tom trenutku, ali mora zavisiti od stanja Q u kojem se mreža nalazi.

Za sekvencijalnu mrežu kod koje izlazni vektor Z u trenutku t_i zavisi od stanja Q u kojem se mreža nalazi i od vektora X prisutnog na njenim ulazima u tom trenutku, kaže se da Mealy-jevog tipa. S toga su funkcije izlaza sekvencijalne mreže Mealy-jevog tipa date relacijama

$z_1 = f_1(x_1, x_2, ..., x_n, Q_1, Q_2, ..., Q_k)$,

$z_2 = f_2(x_1, x_2, ..., x_n, Q_1, Q_2, ..., Q_k)$

...

$z_m = f_m(x_1, x_2, ..., x_n, Q_1, Q_2, ..., Q_k)$

ili u vektorskom obliku $Z = F (X, Q)$.

Za sekvencijalnu mrežu kod koje izlazni vektor Z u trenutku t_i zavisi samo od stanja Q u kojem se mreža nalazi, a ne i od vektora X prisutnog na njenim ulazima u tom trenutku, kaže se da Moor-ovog tipa. S toga su funkcije izlaza sekvencijalne mreže Moor-ovog tipa date relacijama:

$z_1 = f_1(Q_1, Q_2, ..., Q_k)$,

$z_2 = f_2(Q_1, Q_2, ..., Q_k)$

...

$z_m = f_m(Q_1, Q_2, ..., Q_k)$

ili u vektorskom obliku $Z = F (Q)$.

Funkcije prelaza sekvencijalne mreže su u oba slučaja date relacijama

$Q_1 (t+1) = g_1(x_1, x_2, ..., x_n, Q_1, Q_2, ..., Q_k)$,

$Q_2 (t+1) = g_2(x_1, x_2, ..., x_n, Q_1, Q_2, ..., Q_k)$

...

$Q_k (t+1) = g_k(x_1, x_2, ..., x_n, Q_1, Q_2, ..., Q_k)$

ili u vektorskom obliku $Q (t+1) = G (X, Q)$.

Svako preslikavanje ulaznih vektora u izlazni niz koje realizuje neka sekvencijalna mreža Mealy-jevog tipa može se realizovati i sekvencijalnom mrežom Moor-ovog tipa i obratno. U opštem slučaju, sekvencijalna mreža Moor-ovog tipa ima više stanja od funkcionalno ekvivalentne sekvencijalne mreže Mealy-jevog tipa.

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA

IV.1 OSNOVNI POJMOVI

Kombinacione prekidačke mreže se realizuju kao kompozicija logičkih elemenata.

Sekvencijalne prekidačke mreže se realizuju kao kompozicija logičkih i memorijskih elemenata.

Šema koja pokazuje kako su povezani logički elementi u kombinacionoj prekidačkoj mreži ili logički i memorijski elementi u sekvencijalnoj prekidačkoj mreži predstavlja strukturnu šemu prekidačke mreže.

Određivanje zakona funkcionisanja prekidačke mreže na osnovu strukturne šeme je predmet analize prekidačkih mreža.

Određivanje strukturne šeme prekidačke mreže na osnovu zakona funkcionisanja je predmet sinteze prekidačkih mreža.

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA
IV.2 LOGIČKI ELEMENTI

Logički elementi realizuju neke jednostavne prekidačke funkcije jedne i dve promenljive i imaju samo jedan izlaz.

Postoji više logičkih elemenata.

Logički element se opisuje

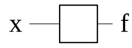
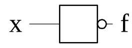
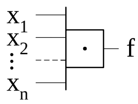
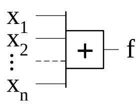
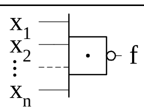
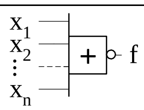
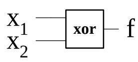
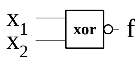
1. zakonom funkcionisanja koji je dat prekidačkom funkcijom koju realizuje,
2. grafičkim simbolom kojim se označava u strukturnim šemama i
3. nazivom koji predstavlja njegovo ime.

Logički elementi su dati na slici 3 koja sadrži:

1. zakonom funkcionisanja u prvoj koloni,
2. grafički simbol u drugoj koloni i
3. naziv u trećoj koloni.

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA

IV.2 LOGIČKI ELEMENTI

ZAKON FUNKCIONISANJA	GRAFIČKI SIMBOL	NAZIV
$f = x$		POJAČAVAČ (BAFER)
$f = \overline{x}$		NE (INVERTOR)
$f = x_1x_2...x_n$		I
$f = x_1+x_2+...+x_n$		ILI
$f = \overline{x_1x_2...x_n}$		NI
$f = \overline{x_1 + x_2 + ... + x_n}$		NILI
$f = x_1 \oplus x_2$		EKSILI
$f = \overline{x_1 \oplus x_2}$		EKSNILI

Slika 3 Osnovni logički elementi

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA

IV.2 LOGIČKI ELEMENTI

Napomena: Treba uočiti da su na slici 3 samo logički elementi EKSILI i EKSNILI dati sa dva ulaza, dok su logički elementi I, NI, ILI i NILI dati sa n ulaza.

Logički elementi EKSILI i EKSNILI su dati sa dva ulaza jer je tada
$\overline{x_1 \oplus x_2} = x_1 \otimes x_2$ i EKSILI i EKSNILI realizuju komplementarne prekidačke funkcije.

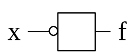
Logički elementi EKSILI i EKSNILI nisu dati sa n ulaza jer je

1. $\overline{x_1 \oplus x_2 \oplus \ldots \oplus x_n} = x_1 \otimes x_2 \otimes \ldots \otimes x_n$ ako je n parno, pa EKSILI i EKSNILI realizuju komplementarne prekidačke funkcije, i
2. $x_1 \oplus x_2 \oplus \ldots \oplus x_n = x_1 \otimes x_2 \otimes \ldots \otimes x_n$ ako je n neparno, pa EKSILI i EKSNILI realizuju istu prekidačku funkciju.

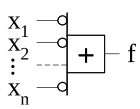
Objašnjenje:
Prekidačke funkcija $x_1 \oplus x_2 \oplus \ldots \oplus x_n$ ima vrednost 1 na vektorima sa neparnim brojem jedinica, dok prekidačke funkcija $x_1 \otimes x_2 \otimes \ldots \otimes x_n$ ima vrednost 1 na vektorima sa parnim brojem nula. Zbog toga

1. ako je n parno, onda vektori sa neparnim brojem jedinica imaju i neparan broj nula, pa vredi $\overline{x_1 \oplus x_2 \oplus \ldots \oplus x_n} = x_1 \otimes x_2 \otimes \ldots \otimes x_n$
2. ako je n neparno, onda vektori sa neparnim brojem jedinica imaju paran broj nula, pa vredi $x_1 \oplus x_2 \oplus \ldots \oplus x_n = x_1 \otimes x_2 \otimes \ldots \otimes x_n$.

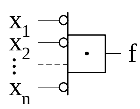
Napomena: Za logičke elemente NE, NI i NILI ponekad se koriste i alternativni grafički simboli dati na slici 4.



Slika 4.a Alternativni grafički simbol za NE



Slika 4.b Alternativni grafički simbol za NI



Slika 4.c Alternativni grafički simbol za NILI

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA

IV.2 LOGIČKI ELEMENTI

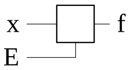
Sa slike 3 se vidi da

1. POJAČAVAČ i NE element realizuju obe prekidačke funkcije koje zavise od jedne promenljive,
2. I, ILI, NI, NILI, EKSILI i EKSNILI realizuju šest prekidačkih funkcija koje zavise od dve promenljive , dok se
3. preostale četiri prekidačke funkcije koje zavise od dve promenljive se danas retko realizuju posebnim logičkim elementima.

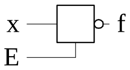
IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA

IV.2 LOGIČKI ELEMENTI

POJAČAVAČ i NE element se često realizuju u verziji poznatoj pod nazivom logički element sa tri stanja (slika 5).



Slika 5.a Pojačavač sa "tri stanja"



Slika 5.b NE element sa "tri stanja"

Logički element sa tri stanja ima:
1. ulazni signal x,
2. izlazni signal f i
3. upravljački signal E (Enable).

Logički element sa tri stanja funkcioniše na sledeći način:
1. pri vrednosti 1 upravljačkog signala E izlazni signal f ima
   1.1. istu vrednost kao ulazni signal x za POJAČAVAČ i
   1.2. invertovanu vrednost ulaznog signala x za NE element
2. pri vrednosti 0 upravljačkog signala E izlazni signal f je u stanju visoke impedanse ("treće stanje") i izlazna linija je odvojena od logičkog elementa ("prekinuta").

Iako se svi logički elementi mogu realizovati i u verziji sa "tri stanja", uglavnom se koriste POJAČAVAČ i NE element.

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA
IV.2 LOGIČKI ELEMENTI

Osnovni parametri logičkog elementa su:
1. zakon funkcionisanja,
2. broj ulaza,
3. maksimalno opterećenje izlaza i
4. kašnjenje signala.

Zakon funkcionisanja je prekidačka funkcija koju element realizuje.

Broj ulaza određuje koliko se signala može dovesti na ulaze logičkog elementa.

Maksimalno opterećenje izlaza sa daje u obliku celog broja koji pokazuje na koliko se ulaza drugih logičkih elemenata može voditi signal sa izlaza posmatranog logičkog elementa.

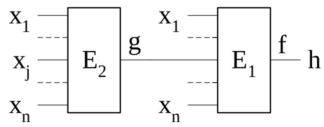
Kašnjenje signala je vremenski interval između trenutka promene ulaznih signala i trenutka uspostave odgovarajuće vrednosti izlaznog signala.

Ostali parametri logičkog elementa su:
1. napon napajanja,
2. disipacija snage,
3. temperaturni opseg pouzdanog rada itd.

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA

IV.3 STRUKTURA KOMBINACIONIH MREŽA

Osnovni način povezivanja logičkih elemenata je redna veza (slika 6).



Slika 6 Redna veza

Sa E_1 i E_2 označeni su proizvoljni logički elementi koji realizuju prekidačke funkcije $f(x_1, x_2, ..., x_n)$ i $g(x_1, x_2, ..., x_n)$, respektivno. Izlaz elementa E_2 vezan je na ulaz x_j elementa E_1. Redna veza logičkih elemenata E_2 i E_1 daje prekidačku funkciju h

$$h(x_1, x_2, ..., x_n) = f(x_1, ..., g(x_1, x_2, ..., x_n), ..., x_n)$$

koja predstavlja superpoziciju prekidačkih funkcija koje ti logički elementi realizuju.

S obzirom na to

da redna veza logičkih elemenata odgovara superpoziciji prekidačkih funkcija koje ti logički elementi realizuju

i

da se svaka prekidačka funkcija može dobiti superpozicijom onih prekidačkih funkcija pomoću kojih se može napisati

sledi

da se svaka prekidačka funkcija može realizovati korišćenjem redne veze logičkih elemenata koji realizuju prekidačke funkcije pomoću kojih se prekidačka funkcija može napisati.

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA

IV.3 STRUKTURA KOMBINACIONIH MREŽA

Skup prekidačkih funkcija pomoću kojih se prekidačka funkcija može napisati predstavlja bazis prekidačkih funkcija.

Skup logičkih elemenata koji realizuju sve prekidačke funkcije nekog bazisa prekidačkih funkcija predstavlja bazis logičkih elemenata.

Logički elementi sa slike 3 obrazuju veliki broj bazisa logičkih elemenata. Najveći praktični značaj imaju bazisi sa

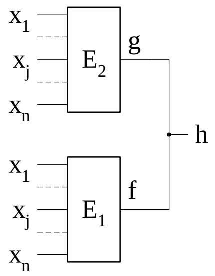
1. logičkim elementima NE, I i ILI,
2. logičkim elementom NI i
3. logičkim elementom NILI.

Razlozi za to su tehnološke prirode jer poluprovodničke tehnologije koje se sada koriste najčešće kao osnovni logički element daju NI ili NILI a sve ostale kao izvedene.

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA

IV.3 STRUKTURA KOMBINACIONIH MREŽA

Mogući način povezivanja logičkih elemenata je i paralelna veza (slika 7).



Slika 7 Paralelna veza

Sa E_1 i E_2 označeni su proizvoljni logički elementi koji realizuju prekidačke funkcije $f(x_1, x_2, ..., x_n)$ i $g(x_1, x_2, ..., x_n)$, respektivno. Izlazi elemenata E_2 i E_1 vezani su direktno međusobno. Paralelna veza logičkih elemenata E_2 i E_1

1. u nekim tehnologijama nije dozvoljena,
2. u nekim tehnologijama daje ILI daje prekidačku funkciju pa je
   $h(x_1, x_2, ..., x_n) = f(x_1, x_2, ..., x_n) + g(x_1, x_2, ..., x_n)$ dok
3. u nekim tehnologijama daje I daje prekidačku funkciju pa je
   $h(x_1, x_2, ..., x_n) = f(x_1, x_2, ..., x_n) \cdot g(x_1, x_2, ..., x_n)$.

Redna veza logičkih elemenata je osnovna i dovoljna. Paralelna veza se koristi samo u posebnim slučajevima. Zato se podrazumeva da se koristi redna veza logičkih elemenata.

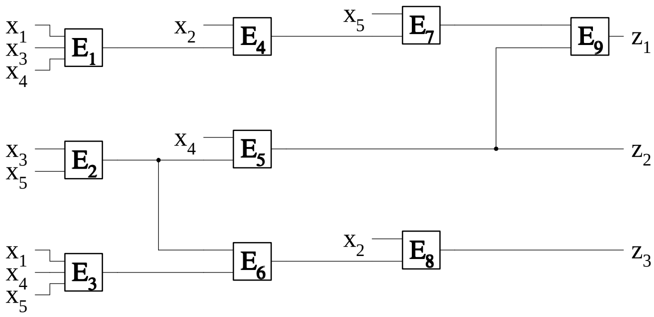
IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA

IV.3 STRUKTURA KOMBINACIONIH MREŽA

<u>Kompozicija logičkih elemenata u kojoj nema povratnih veza predstavlja kombinacionu mrežu</u>. Pritom se povratnom vezom smatra put kojim signal može proći od izlaza nekog logičkog elementa do njegovog ulaza.

<u>Napomena:</u> Kompozicija logičkih elemenata sa povratnim vezama najčešće predstavlja sekvencijalnu mrežu, ali u nekom slučajevima može predstavljati i kombinacionu mrežu. Kombinacione mreže kao kompozicija logičkih elemenata sa povratnim vezama nikada se ne koriste.

Strukturna šema kombinacione mreže realizovane kao kompozicija logičkih elemenata bez povratnih veza je data na slici 8. Sa E_1 do E_9 označeni su logički elementi. Kombinaciona mreža realizuje prekidačke funkcije $z_1(x_1, x_2, x_3, x_4, x_5)$, $z_2(x_1, x_2, x_3, x_4, x_5)$ i $z_3(x_1, x_2, x_3, x_4, x_5)$.



Slika 8 Kombinaciona mreža

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA

IV.3 STRUKTURA KOMBINACIONIH MREŽA

Za logički element se kaže da pripada
i-tom stepenu ili i-tom nivou kombinacione mreže
ako je i najveći broj logičkih elemenata kroz koje prolazi signal od ulaza mreže do izlaza posmatranog elementa.

Na osnovu toga se zaključuje da logički elementi pripada
prvom stepenu kombinacione mreže ako na njegove ulaze dolaze samo spoljašnji signali i
i-tom stepenu kombinacione mreže ako je i-1 najveći stepen barem jednog od logičkih elemenata čiji su izlazi vezani na ulaze posmatranog logičkog elementa.

Za kombinacionu mrežu se kaže da je i-tog stepena ako je i najveći stepen barem jednog od logičkih elemenata u toj mreži.

U kombinacionoj mreži sa slike 8
prvom stepenu pripadaju logički elementi E_1, E_2 i E_3,
drugom stepenu pripadaju logički elementi E_4, E_5 i E_6,
trećem stepenu pripadaju logički elementi E_7 i E_8, i
četvrtom stepenu pripada logički element E_9.

Cela kombinaciona mreža je četvrtog stepena.

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA

IV.4 MEMORIJSKI ELEMENTI

Memorijski elementi su elementarne sekvencijalne mreže sa samo dva stanja i imaju dva izlaza na kojima se pojavljuje direktna i komplementarna vrednost signala stanja.

Memorijski elementi se nazivaju i flip-flopovi (FF).

Flip-flopovi se mogu podeliti na asinhrone i taktovane (sinhrone).

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA

IV.4 MEMORIJSKI ELEMENTI

IV.4.1 ASINHRONI FLIP-FLOPOVI

Postoji jedan tip asinhronog flip-flopa i to:

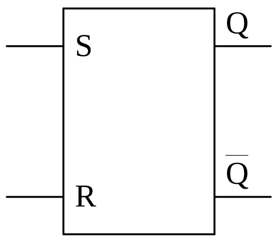
1. asinhroni RS flip-flop

Asinhroni flip-flop se opisuje

1. zakonom funkcionisanja koji je dat funkcijom prelaza i tablicom,
2. grafičkim simbolom kojim se označava u strukturnim šemama i
3. nazivom koji predstavlja njegovo ime.

Opis asinhronog RS flip-flop je dat na slici 9 koja sadrži:

1. zakonom funkcionisanja u prvoj koloni,
2. grafički simbol u drugoj koloni i
3. naziv u trećoj koloni.

<table>
<tr><th>ZAKON FUNKCIONISANJA</th><th>GRAFICKI SIMBOL</th><th>NAZIV</th></tr>
<tr><td>$Q(t+1) = S + \overline{R}Q$
$SR = 0$
<table>
<tr><th>R</th><th>S</th><th>Q(t+1)</th></tr>
<tr><td>0</td><td>0</td><td>Q</td></tr>
<tr><td>0</td><td>1</td><td>1</td></tr>
<tr><td>1</td><td>0</td><td>0</td></tr>
<tr><td>1</td><td>1</td><td>?</td></tr>
</table>
</td><td>
</td><td>RS FF</td></tr>
</table>

Slika 9 Asinhroni RS flip-flop

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA

IV.4 MEMORIJSKI ELEMENTI

IV.4.1 ASINHRONI FLIP-FLOPOVI

Ulazi su označeni sa R (Reset) i S (Set), a izlaz sa Q. Naziv RS je komponovan od oznaka ulaza.

Asinhroni flip-flopa RS tipa funkcioniše na sledeći način:

1. ako je na ulazu S jedinica a na ulazu R nula, na izlazu Q se uspostavlja jedinica,
2. ako je na ulazu S nula a na ulazu R jedinica, na izlazu Q se uspostavlja nula,
3. ako su na ulazima S i R nule, na izlazu Q se ne menja zadnja uspostavljena vrednost signala, dok
4. jedinice na ulazima S i R nisu dozvoljene.

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA
IV.4 MEMORIJSKI ELEMENTI
IV.4.1 ASINHRONI FLIP-FLOPOVI

Osnovni parametri asinhronog flip-flopa su:
1. ulazni signali,
2. zakon funkcionisanja,
3. maksimalno opterećenje izlaza i
4. vremenski parametri.

Ulazni signali određuje koliko ima ulaznih signala i njihove oznake.

Zakon funkcionisanja je dat funkcijom prelaza.

Maksimalno opterećenje izlaza sa daje u obliku celog broja koji pokazuje na koliko se ulaza drugih logičkih elemenata i/ili memorijskih elemenata se može voditi signal sa izlaza flip-flopa.

Vremenski parametri su:

Vreme zadržavanja je minimalno vreme zadržavanja vrednosti ulaznih signala posle promene neophodno da bi se flip-flop ponašao saglasno zakonu funkcionisanja.

Kašnjenje signala je vremenski interval između trenutka kada započinje promena stanja (to je trenutak promene ulaznog vektora) i trenutka kada se ta promena završi.

Ostali parametri asinhronog flip-flopa su:
1. napon napajanja,
2. disipacija snage,
3. temperaturni opseg pouzdanog rada itd.

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA

IV.4 MEMORIJSKI ELEMENTI

IV.4.2 TAKTOVANI FLIP-FLOPOVI

Kod taktovanih flip-flopova pored ulaznih signala koji zavise od tipa flip-flopa postoji obavezno još jedan ulazni signal koji se naziva signal takta. Pri vrednost 0 signala takta flip-flop se zadržava u sadašnjem stanju neograničeno vreme nezavisno od vrednosti preostalih ulaznih signala. Pri vednosti 1 signala takta flip-flop može da pređe iz sadašnjeg u sledeće stanje saglasno funkciji prelaza flip-flopa.

Postoje četiri tipa taktovanih flip-flopova i to:

1. taktovani RS flip-flop
2. taktovani D flip-flop
3. taktovani T flip-flop
4. taktovani JK flip-flop

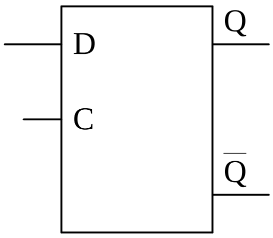
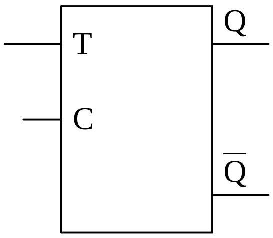
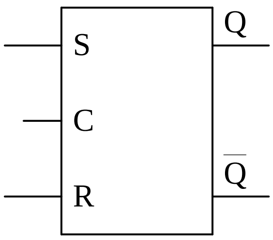
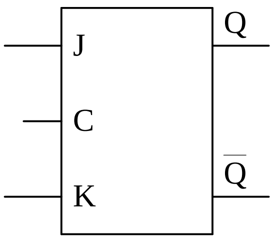
Taktovani flip-flopovi se opisuju

1. zakonom funkcionisanja koji je dat funkcijom prelaza i tablicom,
2. grafičkim simbolom kojim se označava u strukturnim šemama i
3. nazivom koji predstavlja njegovo ime.

Opis taktovanih flip-flopova je dat na slici 10 koja sadrži:

1. zakonom funkcionisanja u prvoj koloni,
2. grafički simbol u drugoj koloni i
3. naziv u trećoj koloni.

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA
IV.4 MEMORIJSKI ELEMENTI
IV.4.2 TAKTOVANI FLIP-FLOPOVI

<table>
<tr><th>ZAKON FUNKCIONISANJA</th><th>GRAFICKI SIMBOL</th><th>NAZIV</th></tr>
<tr><td>$Q(t+1) = D$
<table>
<tr><th>D</th><th>Q(t+1)</th></tr>
<tr><td>0</td><td>0</td></tr>
<tr><td>1</td><td>1</td></tr>
</table></td><td>
</td><td>D FF</td></tr>
<tr><td>$Q(t+1) = T\overline{Q} + \overline{T}Q$
<table>
<tr><th>T</th><th>Q(t+1)</th></tr>
<tr><td>0</td><td>Q</td></tr>
<tr><td>1</td><td>$\overline{Q}$</td></tr>
</table></td><td>
</td><td>T FF</td></tr>
<tr><td>$Q(t+1) = S + \overline{R}Q$
$SR = 0$
<table>
<tr><th>R</th><th>S</th><th>Q(t+1)</th></tr>
<tr><td>0</td><td>0</td><td>Q</td></tr>
<tr><td>0</td><td>1</td><td>1</td></tr>
<tr><td>1</td><td>0</td><td>0</td></tr>
<tr><td>1</td><td>1</td><td>?</td></tr>
</table></td><td>
</td><td>RS FF</td></tr>
<tr><td>$Q(t+1) = J\overline{Q} + \overline{K}Q$
<table>
<tr><th>J</th><th>K</th><th>Q(t+1)</th></tr>
<tr><td>0</td><td>0</td><td>Q</td></tr>
<tr><td>0</td><td>1</td><td>0</td></tr>
<tr><td>1</td><td>0</td><td>1</td></tr>
<tr><td>1</td><td>1</td><td>$\overline{Q}$</td></tr>
</table></td><td>
</td><td>JK FF</td></tr>
</table>

Slika 10 Taktovani flip-flopovi

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA
IV.4 MEMORIJSKI ELEMENTI
IV.4.2 TAKTOVANI FLIP-FLOPOVI

Taktovani flip-flop RS tipa

Taktovani flip-flop RS tipa pored signala takta C ima i još dva ulazna signala i to signale R i S. Izlazni signal je signal stanja Q.

Ako je vrednosti signala takta C nula, ulazni signali R i S mogu da se menjaju, ali se vrednost izlaznog signala Q ne menja.

Ako je vrednosti signala takta C jedinica, ulazni signali R i S ne smeju da se menjaju i tada:
1. ako je na ulazu S jedinica a na ulazu R nula, na izlazu Q se uspostavlja jedinica,
2. ako je na ulazu S nula a na ulazu R jedinica, na izlazu Q se uspostavlja nula,
3. ako su na ulazima S i R nule, na izlazu Q se ne menja zadnja uspostavljena vrednost signala, dok
4. jedinice na ulazima S i R nisu dozvoljene.

Funkcija prelaza taktovanog RS flip-flopa je
za C = 0
$Q(t+1) = Q$, dok je
za C = 1
$Q(t+1) = S + \overline{R} \cdot Q$
pri čemu mora da bude zadovoljeno da je
$S \cdot R = 0$

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA
IV.4 MEMORIJSKI ELEMENTI
IV.4.2 TAKTOVANI FLIP-FLOPOVI

Taktovani flip-flop D tipa

Taktovani flip-flop D tipa pored signala takta C ima i još jedan ulazni signal i to signal D. Izlazni signal je signal stanja Q.

Ako je vrednosti signala takta C nula, ulazni signal D može da se menja, ali se vrednost izlaznog signala Q ne menja.

Ako je vrednosti signala takta C jedinica, ulazni signal D ne sme da se menja i tada:

1. ako je na ulazu D jedinica, na izlazu Q se uspostavlja jedinica i
2. ako je na ulazu D nula, na izlazu Q se uspostavlja nula.

Funkcija prelaza taktovanog D flip-flop je
za $C = 0$

$Q(t+1) = Q$, dok je
za $C = 1$

$Q(t+1) = D$

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA
IV.4 MEMORIJSKI ELEMENTI
IV.4.2 TAKTOVANI FLIP-FLOPOVI

Taktovani flip-flop T tipa

Taktovani flip-flop T tipa pored signala takta C ima i još jedan ulazni signal i to signal T. Izlazni signal je signal stanja Q.

Ako je vrednosti signala takta C nula, ulazni signal T može da se menja, ali se vrednost izlaznog signala Q ne menja.

Ako je vrednosti signala takta C jedinica, ulazni signal T ne sme da se menja i tada:

1. ako je na ulazu T nula, na izlazu Q se ne menja zadnja uspostavljena vrednost signala i
2. ako je na ulazu T jedinica, na izlazu Q se invertuje zadnja uspostavljena vrednost signala.

Funkcija prelaza taktovanog T flip-flopa je
za C = 0
$Q(t+1) = Q$, dok je
za C = 1
$Q(t+1) = T \cdot \overline{Q} + \overline{T} \cdot Q$

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA
IV.4 MEMORIJSKI ELEMENTI
IV.4.2 TAKTOVANI FLIP-FLOPOVI

Taktovani flip-flop JK tipa

Taktovani flip-flop JK tipa pored signala takta C ima i još dva ulazna signala i to signale J i K. Izlazni signal je signal stanja Q.

Ako je vrednosti signala takta C nula, ulazni signali J i K mogu da se menjaju, ali se vrednost izlaznog signala Q ne menja.

Ako je vrednosti signala takta C jedinica, ulazni signali J i K ne smeju da se menjaju i tada:

1. ako je na ulazu J jedinica a na ulazu K nula, na izlazu Q se uspostavlja jedinica,
2. ako je na ulazu J nula a na ulazu K jedinica, na izlazu Q se uspostavlja nula,
3. ako su na ulazima J i K nule, na izlazu Q se ne menja zadnja uspostavljena vrednost signala i
4. ako su na ulazima J i K jedinice, na izlazu Q se invertuje zadnja uspostavljena vrednost signala.

Funkcija prelaza taktovanog JK flip-flopa je
za C = 0
$Q(t+1) = Q$, dok je
za C = 1
$Q(t+1) = J \cdot \overline{Q} + \overline{K} \cdot Q$

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA
IV.4 MEMORIJSKI ELEMENTI
IV.4.2 TAKTOVANI FLIP-FLOPOVI

Funkcije prelaza flip-flopova u obliku Bulovih izraza koriste se u analizi sekvencijalnih mreža.

Za sintezu sekvencijalnih mreža koriste se kombinacione tablice funkcija pobude flip-flopova koje se nazivaju tablicama pobude flip-flopova. Funkcije pobuda flip-flopova definišu vrednosti ulaznih signala koje treba dovesti na ulaze flip-flopova da bi prešao iz sadašnjeg stanja Q u sledeće stanje Q(t+1) i to za sve četiri kombinacije Q i Q(t+1) (00, 01, 10 i 11).

Tablice pobuda su date na slici 11.

Q	Q(t+1)	D
0	0	0
0	1	1
1	0	0
1	1	1

Q	Q(t+1)	T
0	0	0
0	1	1
1	0	1
1	1	0

Q	Q(t+1)	R	S
0	0	b	0
0	1	0	1
1	0	1	0
1	1	0	b

Q	Q(t+1)	J	K
0	0	0	b
0	1	1	b
1	0	b	1
1	1	b	0

Slika 11 Tablice pobuda flip-flopova

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA

IV.4 MEMORIJSKI ELEMENTI

IV.4.2 TAKTOVANI FLIP-FLOPOVI

Osnovni parametri taktovanih flip-flopova su:
1. ulazni signali,
2. zakon funkcionisanja,
3. maksimalno opterećenje izlaza i
4. vremenski parametri.

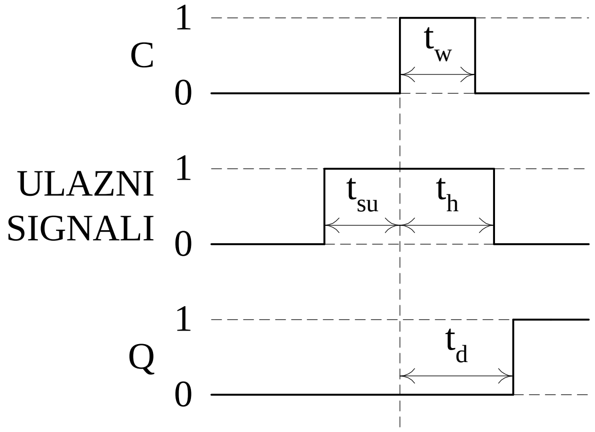
Ulazni signali određuje koliko ima ulaznih signala i njihove oznake.

Zakon funkcionisanja je dat funkcijom prelaza.

Maksimalno opterećenje izlaza sa daje u obliku celog broja koji pokazuje na koliko se ulaza drugih logičkih elemenata i/ili memorijskih elemenata se može voditi signal sa izlaza flip-flopa.

Vremenski parametri su (slika 12):

Širina impulsa t_w se definiše kao minimalno vreme u kojem se mora zadržati aktivna vrednost signala takta da bi flip-flop prešao iz sadašnjeg u sledeće stanje.
Vreme postavljanja t_{su} je minimalno vreme između promene ulaznih signala i promene signala takta sa vrednost 0 na vrednost 1 neopodno da bi se flip-flop ponašao saglasno zakonu funkcionisanja.
Vreme zadržavanja t_h je minimalno vreme zadržavanja vrednosti ulaznih signala posle promene signala takta sa vrednosti 0 na vrednost 1 neopodno da bi se flip-flop ponašao saglasno zakonu funkcionisanja.
Kašnjenje t_d je vremenski interval između trenutka kada se signal takta promeni sa vrednost 0 na vrednost 1 i trenutka kada sa promena stanja završi.



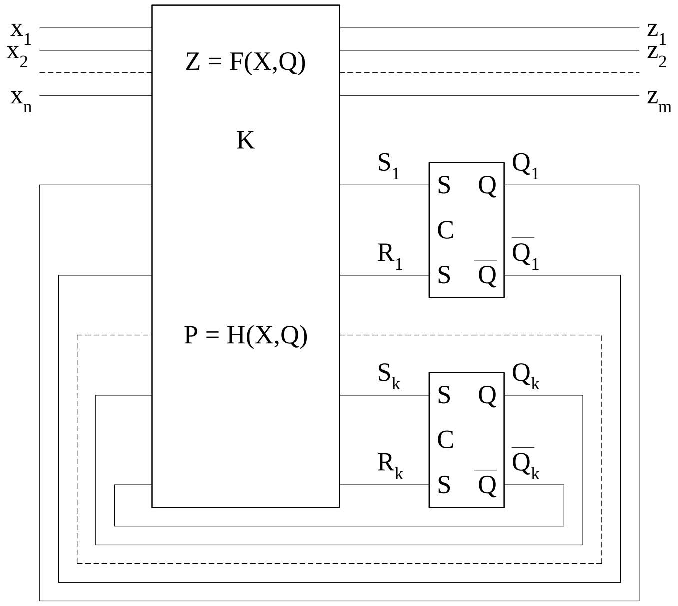
Slika 12 Vremenski parametri taktovanih flip-flopova

Ostali parametri taktovanih flip-flopova su:

1. napon napajanja,
2. disipacija snage,
3. temperaturni opseg pouzdanog rada itd.

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA
IV.5 STRUKTURA SEKVENCIJALNIH MREŽA

Sekvencijalna mreža se najčešće realizuje prema strukturnoj šemi sa slike 13 za koju se kaže da predstavlja kanonički ili Huffman-Moor-ov model sekvencijalne mreže.



Slika 13 Kanonički model sekvencijalne mreže

Po ovom modelu sekvencijalna mreža je kompozicija
1. kombinacione mreže označene sa K i
2. flip-flopova Q_1, Q_2, ..., Q_k.

Kombinaciona mreža K realizuje funkcije izlaza i funkcije pobude flip-flopova. Za realizaciju kombinacione mreže može da se koristi bilo koji bazis logičkih elemenata.

Flip-flopovi Q_1, Q_2, ..., Q_k realizuju stanje sekvencijalne mreže. Za realizaciju stanja sekvencijalne mreže može da se koristi bilo koji tip flop-flopova.

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA

IV.5 STRUKTURA SEKVENCIJALNIH MREŽA

Funkcije izlaza sekvencijalne mreže date su skupom prekidačkih funkcija z_1, z_2, ..., z_m koje zavise od nezavisno promenljivih x_1, x_2, ..., x_n, Q_1, Q_2, ..., Q_k. Funkcije izlaza z_1, z_2, ..., z_m su date relacijama

$z_1 = f_1(x_1, x_2, ..., x_n, Q_1, Q_2, ..., Q_k)$,

$z_2 = f_2(x_1, x_2, ..., x_n, Q_1, Q_2, ..., Q_k)$

...

$z_m = f_m(x_1, x_2, ..., x_n, Q_1, Q_2, ..., Q_k)$

ili u vektorskom obliku $Z = F(X, Q)$, gde je $Z = z_1 z_2 ... z_m$ izlazni vektor, $X = x_1 x_2 ... x_n$ ulazni vektor i $Q = Q_1, Q_2, ..., Q_k$ vektor stanja sekvencijalne mreže. Ove prekidačke funkcije nazivaju se funkcijama izlaza sekvencijalne mreže.

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA
IV.5 STRUKTURA SEKVENCIJALNIH MREŽA

Funkcije pobuda FF-ova u slučaju sekvencijalne mreže realizovane SR FF-ovima date su skupom prekidačkih funkcija S_1, R_1, ..., S_k, R_k koje zavise od nezavisno promenljivih x_1, x_2, ..., x_n, Q_1, Q_2, ..., Q_k. Funkcije pobuda S_1, R_1, ..., S_k, R_k su date relacijama

$S_1 = h_1^S(x_1, x_2, ..., x_n, Q_1, Q_2, ..., Q_k)$,

$R_1 = h_1^R(x_1, x_2, ..., x_n, Q_1, Q_2, ..., Q_k)$

...

$S_k = h_k^S(x_1, x_2, ..., x_n, Q_1, Q_2, ..., Q_k)$

$R_k = h_k^R(x_1, x_2, ..., x_n, Q_1, Q_2, ..., Q_k)$

ili u vektorskom obliku P = H (X, Q), gde je $P = S_1\ R_1\ ...\ S_kR_k$ vektor pobude flip-flopova.
Ove prekidačke funkcije nazivaju se funkcijama pobude sekvencijalne mreže.

Uvrštavanjem funkcija pobude flip-flopova u funkcije prelaza flip-flopova dobijaju se funkcije prelaza. Za SR flip-flopove funkcija prelaza je $Q(t+1) = S + \overline{R}Q$.

Funkcije prelaza flip-flopova u slučaju sekvencijalne mreže realizovane SR flip-flopovima su date relacijama

$Q_1(t+1) = g_1(x_1, x_2, ..., x_n, Q_1, Q_2, ..., Q_k)$,

$Q_2(t+1) = g_2(x_1, x_2, ..., x_n, Q_1, Q_2, ..., Q_k)$

...

$Q_k(t+1) = g_k(x_1, x_2, ..., x_n, Q_1, Q_2, ..., Q_k)$

ili u vektorskom obliku Q (t+1) = G (X, Q). U njima je Q vektor sadašnjeg stanja, a Q(t+1) vektor sledećeg stanja sekvencijalne mreže.
Ove prekidačke funkcije nazivaju se funkcijama prelaza sekvencijalne mreže

Funkcije izlaza i funkcije prelaza definišu zakon funkcionisanja sekvencijalne mreže.

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA

IV.5 STRUKTURA SEKVENCIJALNIH MREŽA

Za sekvencijalnu mrežu sa taktovanim flip-flopovima, kao na slici 13, kaže se da je taktovana ili sinhrona. Vrednost signala takta na ulazima C svih flip-flopova taktovane sekvencijalne mreže menja se u istom trenutku.

Dok je signal takta na vrednosti 0 taktovana sekvencijalna mreža ostaje u sadašnjem stanju nezavisno od ulaznog vektora X. To znači da je Q(t+1) = Q za svaki ulazni vektor X, pa se kaže da je svako stanje Q stabilno za svaki ulazni vektor X. U stabilnom stanju može se koristiti izlazni vektor Z taktovane sekvencijalne mreže kojeg generiše kombinaciona mreža K saglasno funkcijama izlaza.

Prelaz iz sadašnjeg u sledeće stanje kod taktovane sekvencijalne mreže postaje moguć kada se signal takta promeni sa vrednosti 0 na vrednost 1. Tada sadašnje stanje Q postaje nestabilno jer započinje prelaz flip-flopova u sledeće stanje saglasno funkcijama prelaza i to na osnovu signala pobude na njihovim ulazima koje generiše kombinaciona mreža K saglasno funkcijama pobude. Signal takta zadržava vrednost 1 samo koliko je neophodno da flip-flopovi pređu iz sadašnjeg u sledeće stanje i vraća se na vrednost 0 pre nego što bi mogao da započne novi prelaz. U tom trenutku sledeće stanje postaje stabilno i posmatra se kao sadašnje. Od tog trenutka i kombinaciona mreža K generiše novi izlazni vektor Z.

Trenuci promene signala sa vrednosti 0 na vrednost 1 predstavljaju *trenutke takta*. Signal takta je periodičan signal impulsnog tipa, pa se vremenski interval između dva uzastopna trenutka takta t_i i t_{i-1} naziva *perioda signala takta* i označava sa T.

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA

IV.5 STRUKTURA SEKVENCIJALNIH MREŽA

Ako se flip-flopovi na slici 13 zamisle bez signala takta dobija se kompozicija asinhronih flip-flopova RS tipa i kombinacione mreže K koja <u>može</u> predstavljati *asinhronu sekvencijalnu mrežu*.

Asinhrona sekvencijalna mreža ima sve ulazne signale ravnopravne. Za svaki ulazni vektor X <u>mora</u> da postoji barem jedno stabilno stanje Q. Prelaz iz sadašnjeg stabilnog stanja u sledeće stabilno stanje može prouzrokovati samo promena ulaznog vektora. Pritom mreža može proći kroz više nestabilnih stanja. Izlazni vektor Z asinhrone sekvencijalne mreže može se koristiti samo u stabilnom stanju.

IV. FUNKCIJE I STRUKTURA PREKIDAČKIH MREŽA

IV.5 STRUKTURA SEKVENCIJALNIH MREŽA

Sekvencijalna mreža (taktovana i asinhrona) preslikava svaki niz vektora koji su prisutni na ulazima mreže u diskretnim vremenskim trenucima t_1, t_2, ..., t_i, t_{i+1}, ... u niz izlaznih vektora. Sekvencijalna mreža preslikava vektor prisutan na njenim ulazima u trenutku t_i u različite izlazne vektore, što zavisi od stanja u kome se mreža nalazi u trenutku t_i. S druge strane, stanje sekvencijalne mreže u trenutku t_i jednoznačno je određeno stanjem u kojem se mreža nalazila u trenutku t_1 i nizom vektora koji su bili prisutni na ulazima mreže u trenucima t_1, t_2, ..., t_{i-1}. Prema tome, izlazni vektor sekvencijalne mreže u trenutku t_i zavisi ne samo od vektora prisutnog na ulazima u tom trenutku već i od niza vektora koji su bili prisutni na ulazima u trenucima t_1, t_2, ..., t_{i-1}. <u>Zbog toga se kaže da sekvencijalna mreža pamti predistoriju i da ima memoriju.</u>