



## Организација рачунара – К2

1. (15) Адресни простор процесора је величине 64KB, адресбилна јединица је бајт. Подаци су целобројне величине са знаком представљени у другом комплементу дужине 16 бита. Подаци и адресе се смештају у меморију тако да је на нижој адреси нижи бајт. Процесор је једноадресни са раздвојеним меморијским и улазно/излазним адресним просторима, а механизам прекида је векторисан. Интерапт вектор (IV) табела има 8 фиксних улаза и почиње од адресе 0000h. Процесор има две улазне линије IRQM1 и IRQM2 за спољне маскирајуће прекиде, при чему је IRQM1 вишег приоритета и једну улазну линију IRQN за спољне немаскирајуће прекиде, при чему спољни немаскирајући прекиди имају виши приоритет од спољних маскирајућих прекида. Њима су придружени улази 1, 4 и 7 у IV табели, респективно. Улаз 0 се користи у свим осталим случајевима. Прекидне рутине започињу на следећим адресама: 1000h, 1006h, 100Ah и 1013h, респективно. Не прихвата се прекид истог нивоа приоритета. У PSW-у постоје бити I (*Interrupt Enable*) и T (*Trap Enable*), који се хардверски постављају на вредност 0 током извршавања фазе *опслуживање прекида*, као и одређен број L бита, који се хардверски, током извршавања фазе *опслуживање прекида*, постављају на ниво приоритета прекидне рутине на коју се скаче у случају маскирајућег прекида. При прекиду се на стеку чувају PSW и PC тим редом. Стек расте према вишим локацијама, а SP показује на последњу заузету локацију на стеку. Акумулатор је дужине 16 бита, а регистар PSW 8 бита. На почетку су сви бити PSW-а постављени на 0. Не постоји регистар маске IMR. Дат је део главног програма на слици 1, прекидне рутине на слици 2, изглед дела меморије почев од адресе 0 дат је на слици 3. Инструкција на адреси 0100h означена је као 1. (прва) по редоследу извршавања, а свака следећа инструкција која се извршава означена је следећим редним бројем. У току извршавања 1. инструкције стиже захтев за прекид по линији IRQN, у току 3. по линији IRQM2, а у току 9. по линији IRQM1. Инструкције RTI, TRPE, TRPD, INTE и INTD не реагују на прекид.

Слика 1

Адреса	Наредба
0100h	LOAD 0001h
0103h	INTE
0104h	ADD #1001h
0107h	INTD

Слика 2

Адреса	Наредба
1000h	PUSHA
1001h	ADD #1001h
1004h	POPA
1005h	RTI
1006h	INTE
1007h	INCA
1008h	DECA
1009h	RTI

Слика 3

Адреса	Наредба	Адреса	Наредба	Адреса	Наредба	Адреса	Садржај
0100h	LOAD 0001h	1000h	PUSHA	100Ah	PUSHA	0000h	13h
0103h	INTE	1001h	ADD #1001h	100Bh	SUB 0001h	0001h	10h
0104h	ADD #1001h	1004h	POPA	100Eh	STORE 0010h	0002h	00h
0107h	INTD	1005h	RTI	1011h	POPA	0003h	10h
		1006h	INTE	1012h	RTI	0004h	00h
		1007h	INCA	1013h	POPA	0005h	10h
		1008h	DECA	1014h	ADD #0003h		
		1009h	RTI	1015h	PUSHA		
				1016h	RTI		

а) (3) Нацртати изглед свих 8 улаза у вектор табели, означити адресе релевантних локација и уписати садржаје у њих.

б) (3) Написати део програма којим се иницијализују улази 1, 4 и 7 у IV табели.

в) (6) Написати секвенцу адреса наредби које се редом извршавају почев од адресе 0100h. Резултат дати табеларно тако да табела садржи редни број инструкције, адресу на којој започиње инструкција, саму инструкцију, садржај акумулатора након извршења инструкције, вредности свих познатих бита унутар програмске статусне речи, и изглед стека. Резултат дати након фазе извршења инструкције и уколико је у фази опслуживања прекида прихваћен прекид и након фазе опслуживања прекида.

г) (3) Која ће се вредност налазити на локацији 0010h након извршења секвенце под в)?

2. (5) Посматра се систем који се састоји из процесора, периферије са контролером периферије и меморије повезаних асинхроним магистралом. Меморијски и улазно/излазни адресни простори су раздвојени. Нацртати и објаснити временске облике сигнала које процесор и меморија размењују у ситуацији када процесор реализује циклус уписа у меморију.

**Напомене:** На колоквијуму нису дозвољена никаква помоћна средства, ни калкулатори ни литература. Колоквијум траје 90 минута.