



## Организација рачунара – К1

**1.(15)** Посматра се део рачунара који чине меморија и процесор.

Меморија је капацитета  $2^{16}$  бајтова. Ширина меморијске речи је 1 бајт.

Процесор је са једноадресним форматом инструкција. Подаци су целобројне величине без знака дужине 2 бајта. Подаци у меморији заузимају две суседне меморијске локације, при чему се млађи бајт налази на нижој, а старији бајт на вишој адреси.

У процесору постоји програмски бројач РС дужине 2 бајта, адресни регистар меморије MAR дужине 2 бајта, прихватни регистар податка меморије MBR дужине 1 бајт, прихватни регистар инструкције IR дужине 3 бајта, акумулатор А дужине 2 бајта, прихватни регистар податка В дужине 2 бајта, регистри опште намене R0 до R3 дужине 2 бајта, програмска статусна реч PSW дужине 1 бајт, указивач на врх стека SP дужине 2 бајта. Инструкције су дужине 1 или 3 бајта.

Битови 7, 6, 5 и 4 првог бајта инструкције су 0000 за све инструкције скока, док се битовима 3 до 0 првог бајта инструкција специфицира код операције за инструкције скока и то на следећи начин: 0100-инструкција условног скока уколико је било преноса (JC), 0110-инструкција безусловног скока (JMP) и 0111-инструкција скока на потпрограм (JSR). Адреса скока је дата 2 и 3 бајтом инструкције, при чему је млађи бајт адресе скока дат другим, а старији бајт трећим бајтом. Дужина инструкција је 3 бајта.

Битови 7, 6, 5 и 4 првог бајта инструкције су 1111 за безадресне инструкције, док се битовима 3 до 0 првог бајта инструкција специфицира код операције за безадресне инструкције и то на следећи начин: 1000-инструкција повратка из потпрограма (RTS) и 1111-инструкција повратка из прекидне рутине (RTI). Дужина инструкција је 1 бајт.

Битови 7, 6, 5 и 4 првог бајта инструкције у опсегу вредности 0001 до 1110 специфицирају код операције за адресне инструкције и то на следећи начин: 0101-инструкција преноса у акумулатор (LOAD), 0001-инструкција преноса из акумулатора (STORE), 0010-аритметичка инструкција сабирања (ADD), 0011-логичка инструкција логичко еклузивно ИЛИ (XOR) и 0100-инструкција аритметичког померања удесно за једно место код које резултат остаје само у акумулатору (ASR). Начини адресирања су специфицирани битовима 3 и 2 првог бајта инструкције и то на следећи начин: 00-непосредно адресирање, 01-меморијско директно адресирање, 10-регистарско директно адресирање и 11-регистарско индиректно адресирање са померајем. Код непосредног адресирања 16 битни операнд је дат другим и трећим бајтом инструкције, при чему је млађи бајт податка дат другим, а старији бајт трећим бајтом. Битови 1 и 0 првог бајта инструкције се не користе. Дужина инструкција је 3 бајта. Код меморијског директног адресирања 16 битна адреса меморијске локације је дата другим и трећим бајтом инструкције, при чему је млађи бајт адресе дат другим, а старији бајт трећим бајтом. Битови 1 и 0 првог бајта инструкције се не користе. Дужина инструкција је 3 бајта. Код регистарског директног адресирања регистар опште намене који се користи специфициран је битовима 1 и 0 првог бајта инструкције. Дужина инструкција је 1 бајт. Код регистарског индиректног адресирања са померајем 16 битни померај је дат другим и трећим бајтом инструкције, при чему је млађи бајт помераја дат другим, а старији бајт трећим бајтом. Битови 1 и 0 првог бајта инструкције се користе за адресирање једног од регистара опште намене R0 до R3. Дужина инструкција је 3 бајта.

Стек расте према нижим меморијским локацијама, а регистар SP указује на последњу заузету меморијску локацију на стеку.

На индикаторе у програмској статусној речи утичу следеће инструкције: LOAD на N и Z, ADD на N, Z, V и C, XOR на N и Z и ASR на N, Z и C.

Ако је PC=1000h, SP=00FFh, ACC=0010h, R0=0002h, R1=1001h, R2=1050h, R3=0C00h, mem(000Dh)=0Dh, mem(000Eh)=0Eh, mem(000Fh)=0Fh, mem(0010h)=10h, mem(0011h)=11h, mem(0012h)=12h, N=0, Z=0, V=0 и C=0 одредити садржај релевантних меморијских локација ако се sukcesивно изврши наредних седам инструкција:

1. JSR 1100h
2. LOAD (R0)000Eh
3. RTS
4. STORE R3
5. ASR #0001h
6. JC 1200h
7. STORE 0100h

Одговор дати табеларно. Табела треба да садржи адресе свих локација чији је садржај познат, као и њихов садржај. Дати садржај регистара PC, SP, ACC, R0, R1, R2, R3, као и бита N, Z, C и V регистра PSW након извршене претходне секвенце.

**2.(5)** На асемблеру за процесор из задатка 1 написати секвенцу инструкција која обавља исту операцију као следећи програмски сегмент на језику C:

$$c = 2*a + (*b);$$

уколико се променљиве a, b и c налазе на меморијским локацијама 10h, 20h и 30h, респективно. Регистри опште намене R0 до R3 су доступни за коришћење.

**Напомене:** На колоквијуму нису дозвољена никаква помоћна средства, ни калкулатори ни литература. Колоквијум траје 90 минута.