



Организација рачунара

1. (20) Посматра се део рачунара који чине меморија и процесор. Меморија је капацитета 2^{16} бајтова. Ширина меморијске речи је 1 бајт. Процесор је са једноадресним форматом инструкција. Подаци су целобројне величине без знака дужине 1 бајт.

У процесору постоји програмски бројач PC дужине 2 бајта, адресни регистар меморије MAR дужине 2 бајта, прихватни регистар податка меморије MBR дужине 1 бајт, прихватни регистар инструкције IR дужине 3 бајта, акумулатор А дужине 1 бајт, прихватни регистар податка В дужине 1 бајт, регистри опште намене R0 и R1 дужине 2 бајта, програмска статусна реч PSW дужине 1 бајт, указивач на врх стека SP дужине 2 бајта, регистар броја улаза у табелу са адресам прекидних рутина BRU дужине 2 бита и указивач на табелу са адресама прекидних рутина IVTP дужине 2 бајта. Инструкције су дужине један, два или три бајта.

Бит 7 првог бајта инструкције има вредност 0 за безадресне инструкције и инструкције скока, док бит 6 првог бајта инструкције има вредност 0 за безадресне инструкције и вредност 1 за инструкције скока. Безадресне инструкције су инструкције повратка из потпрограма (RTS), повратка из прекидне рутине (RTI), стављања садржаја акумулатора на стек (PUSH) и скидања садржаја са стека и пуњење акумулатора (POP). Дужина инструкција је 1 бајт. Инструкције скока су инструкција условног скока уколико је резултат нула (BZ), безусловног скока (JMP) и скока на потпрограм (JSR). Инструкција BZ се реализује као релативни скок у односу на текућу вредност програмског бројача PC, а померај је 8-мо битна целобројна величина са знаком дата 2. бајтом инструкције. Дужина инструкција је 2 бајта. Инструкције JMP и JSR се реализују као апсолутни скокови, а адреса скока је дата 2. и 3. бајтом инструкције, при чему је старији бајт адресе скока дат другим бајтом инструкције а млађи бајт адресе скока трећим бајтом инструкције. Дужина инструкција је 3 бајта. Битовима 5 до 0 првог бајта инструкција специфицира се код операције за безадресне инструкције и инструкције скока.

Бит 7 првог бајта инструкције има вредност 1 за адресне инструкције. Адресне инструкције су инструкције преноса у акумулатор (LOAD) и из акумулатора (STORE), аритметичка инструкција сабирања (ADD), логичка инструкција ексклузивно ИЛИ (XOR), инструкција логичког померања удесно за једно место (LSR). Битовима 6 до 3 првог бајта инструкција специфицира се код операције. У инструкцији STORE није дозвољено непосредно адресирање. Битовима 2, 1 и 0 се специфицира начин адресирања и регистар опште намене уколико се користи у задатом начину адресирања за адресне инструкције. Бит 2 има вредност 0 за регистарско директно и регистарско индиректно адресирање, а вредност 1 за непосредно, PC релативно адресирање, меморијско директно и меморијско индиректно адресирање. Уколико бит 2 има вредност 0, тада се вредностима 0 и 1 бита 1 одређује регистарско директно и регистарско индиректно адресирање, респективно, а битом 0 специфицира регистар опште намене R0 или R1 који се користи за ова два адресирања. Дужина инструкције је 1 бајт. Уколико бит 2 има вредност 1, тада са вредностима 00, 01, 10 и 11 бита 1 и 0 одређује непосредно, релативно, меморијско директно и меморијско индиректно адресирање, респективно. Код непосредног адресирања други бајт инструкције садржи 8-мо битни податак. Дужина инструкције је 2 бајта. Код PC релативног адресирања са померајем други бајт инструкције садржи 8-мо битни померај који је дат као целобројна величина са знаком. Дужина инструкције је 2 бајта. Код меморијског директног и меморијског индиректног адресирања други и трећи бајт инструкције садрже адресу меморијске локације, при чему је старији бајт адресе меморијске локације дат другим а млађи бајт трећим бајтом. Дужина инструкције је 3 бајта.

Стек расте према вишим меморијским локацијама, а регистар SP указује на задњу заузету меморијску локацију.

Захтеви за прекид долазе од 4 улазно/излазна уређаја по линијама означеним од 0 до 3. По линији 0 стиже захтев за прекид најнижег, а по линији 3 највишег приоритета. Број линије највишег приоритета по којој је стигао захтев за прекид налази се у бинарном облику у регистру BRU дужине 2 разреда. Адресе прекидних рутина 4 улазно/излазна уређаја који по линијама означеним од 0 до 3 шаљу захтеве за прекид налазе се у улазима 0 до 3 табеле са адресама прекидних рутина. Адресе дужине 16 бита заузимају по две суседне меморијске локације, при чему се старији бајт налази на нижој а млађи бајт на вишој адреси. Садржај регистра BRU представља број улаза у табелу са адресам прекидних рутина. Почетна адреса табеле са адресама прекидних рутина се налази у регистру IVTP дужине 2 бајта. У оквиру хардверског дела опслуживања захтева за прекид на стек са стављају само регистри PC и PSW.

Нацртати и објаснити дијаграм тока фаза извршавања инструкције и то: фазе читања инструкције, фазе формирања адресе и читања операнда, фаза извршавања операција LOAD, STORE, PUSH, POP, ADD, XOR, LSR, BZ, JMP, JSR, RTS и RTI и фазе опслуживања захтева за прекид.

Напомене: На колоквијуму нису дозвољена никаква помоћна средства, ни калкулатори ни литература. Колоквијум траје 90 минута.