



Архитектура и организација рачунара 2

1. (30) Посматра се део рачунара који чине меморија и процесор.

Меморија је капацитета 2^{16} бајтова. Ширина меморијске речи је 1 бајт.

Процесор је са нулаадресним форматом инструкција. Подаци су целобројне величине без знака дужине 2 бајта. Подаци у меморији заузимају две суседне меморијске локације, при чему се старији бајт налази на нижој а млађи бајт на вишој адреси.

У процесору постоји програмски бројач PC дужине 2 бајта, адресни регистар меморије MAR дужине 2 бајта, прихватни регистар податка меморије MBR дужине 1 бајт, прихватни регистар инструкције IR дужине 4 бајта, прихватни регистри података A и B дужине 2 бајта, регистри опште намене R0 и R31 дужине 2 бајта, програмска статусна реч PSW дужине 1 бајт, указивач на врх стека SP дужине 2 бајта, регистар броја улаза у табелу са адресама прекидних рутина BRU дужине 2 бита и указивач на табелу са адресама прекидних рутина IVTP дужине 2 бајта. Инструкције су дужине 1, 2, 3 или 4 бајта.

Бит 7 првог бајта инструкције има вредност 0 за безадресне инструкције. Битовима 6 до 0 првог бајта инструкције специфицира се код операције ових инструкција. Безадресне инструкције су аритметичка инструкција одузимања (SUB), инструкција замене места два 16-битна садржаја са врха стека (SWAP), логичка инструкција логички производ (AND), инструкција аритметичког померања удесно за једно место (ASR), инструкција условног скока уколико је резултат нула (BZ), инструкција безусловног скока (JMP), инструкција скока на потпрограма (JSR) и инструкција повратка из прекидне рутине (RTI). Инструкција SUB најпре скида са врха стека први па други 16-то битни податак, затим од првог податка одузима други податак и на крају 16-то битну разлику смешта на врх стека. Инструкција SWAP најпре скида са врха стека први па други 16-то битни податак и затим на стек враћа најпре први скинути па други скинути податак. Инструкција AND најпре скида са врха стека први па други 16-то битни податак, затим над њима реализује логичку И операцију и на крају 16-то битни резултат смешта на врх стека. Инструкција ASR скида са врха стека 16-то битни податак, затим над њим реализује аритметичко померање удесно за једно место и на крају 16-то битни резултат смешта на врх стека. Инструкција BZ најпре скида са врха стека 16-то битни померај који је целобројна величина са знаком у комплементу 2, па први и други 16-то битни податак, затим од првог податка одузима други податак и на крају уколико је резултат одузимања нула сабира 16-то битни померај са вредношћу PC-ја и добијену суму уписује у програмски бројач PC. Инструкција JMP скида са врха стека 16-то битну адресу и уписује је у програмски бројач PC. Инструкција JSR најпре скида са врха стека 16-то битну адресу, затим на врх стека ставља текућу вредност PC-ја и на крају 16-то битну адресу скинуту са врха стека уписује у програмски бројач PC. Инструкција RTI скида са врха стека најпре 8-мо битну вредност и уписује је у програмску статусну реч PSW а затим и 16-то битну адресу и уписује је у програмски бројач PC. Садржаји дужине 16 бита на стеку заузимају две суседне меморијске локације и то тако да се старији бајта налази на нижој а млађи бајт податка на вишој локацији. Дужина инструкција је 1 бајт.

Бит 7 првог бајта инструкције има вредност 1 за адресне инструкције. Битовима 6 до 0 првог бајта инструкције специфицира се код операције ових инструкција. Адресне инструкције су инструкција стављања на стек (PUSH), инструкција скидања са стека (POP) и инструкција стављања адресе на стек (PUSHADR). У инструкцији POP није дозвољено непосредно адресирање, а у инструкцији PUSHADR није дозвољено директно регистарско и непосредно адресирање, па уколико се јаве ова адресирања у овим инструкцијама,

инструкције треба да буду без дејства. Дужина инструкција је 2 или 4 бајта и зависи од специфицираног начина адресирања.

Начини адресирања су специфицирани битовима 7, 6 и 5 другог бајта инструкције и то на следећи начин: 000-регистарско директно адресирање, 001-регистарско индиректно адресирање, 010-регистарско индиректно адресирање са предекрементирањем, 011-регистарско индиректно адресирање са постинкрементирањем, 100-меморијско директно адресирање, 101-меморијско индиректно адресирање, 110-регистарско индиректно са померајем и 111-непосредно адресирање. Адресирања код којих бит 7 има вредност 0 користе неки од регистара опште намене R0 до R31 специфициран битовима 4 до 0 другог бајта инструкције. Дужина инструкција је 2 бајта. Адресирања код којих бит 7 има вредност 1 имају и трећи и четврти бајт инструкције. Код меморијског директног и меморијског индиректног адресирања трећи и четврти бајт инструкције садрже адресу меморијске локације, при чему је старији бајт адресе меморијске локације дат трећим а млађи бајт четвртим бајтом. Код меморијског индиректног адресирања адреса дужине 16 бита заузима две суседне меморијске локације, при чему се старији бајт налази на нижој а млађи бајт на вишој адреси. Битови 4 до 0 другог бајта инструкције се не користе. Код регистарског индиректног адресирања са померајем трећи и четврти бајт инструкције садрже 16 битни померај, при чему је старији бајт помераја дат трећим а млађи бајт четвртим бајтом. Један од регистара опште намене R0 до R31 који се користи специфициран је битовима 4 до 0 другог бајта инструкције. Код непосредног адресирања трећи и четврти бајт инструкције садрже 16 битни податак, при чему је старији бајт податка дат трећим а млађи бајт четвртим бајтом. Битови 4 до 0 другог бајта инструкције се не користе.

Стек расте према вишим меморијским локацијама, а регистар SP указује на прву слободну меморијску локацију. На индикаторе у програмској статусној речи утичу следеће инструкције: POP на N и Z, SUB на N, Z, V, C, ASR на N, Z и C, AND на N и Z.

Нема провере на грешку кода операције и начина адресирања и нема одговарајућих унутрашњих прекида. Од прекида једино постоје спољашњи прекиди који долазе од улазно/излазних уређаја. Број линије највишег приоритета по којој је стигао захтев за прекид налази се у бинарном облику у регистру BR и представља броја улаза у табелу са адресама прекидних рутина. Адресе и подаци дужине 16 бита заузимају по две суседне меморијске локације, при чему се млађи бајт адресе налази на нижој локацији а старији бајт адресе на вишој локацији. Почетна адреса табеле са адресама прекидних рутина се налази у регистру IVTP. У оквиру хардверског дела опслуживања захтева за прекид на стек са стављају само регистри PC и PSW.

а)(5) Нацртати формате инструкција.

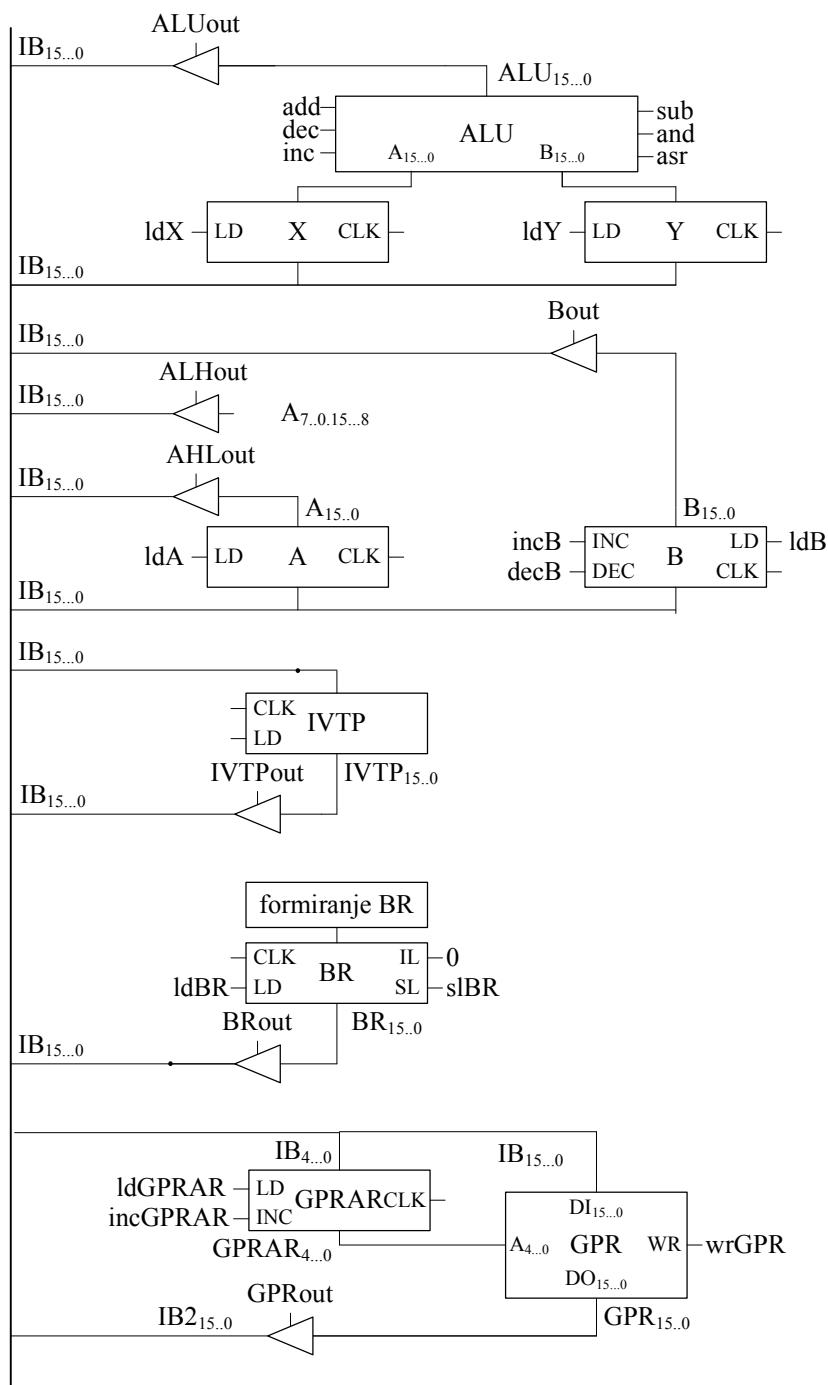
б)(5) Написати изразе за сигнале логичких услова дужина инструкција, начина адресирања и операција.

в)(10) Написати секвенцу управљачких сигнала по корацима са спајањем операционих и управљачких корака за све фазе извршавања инструкције.

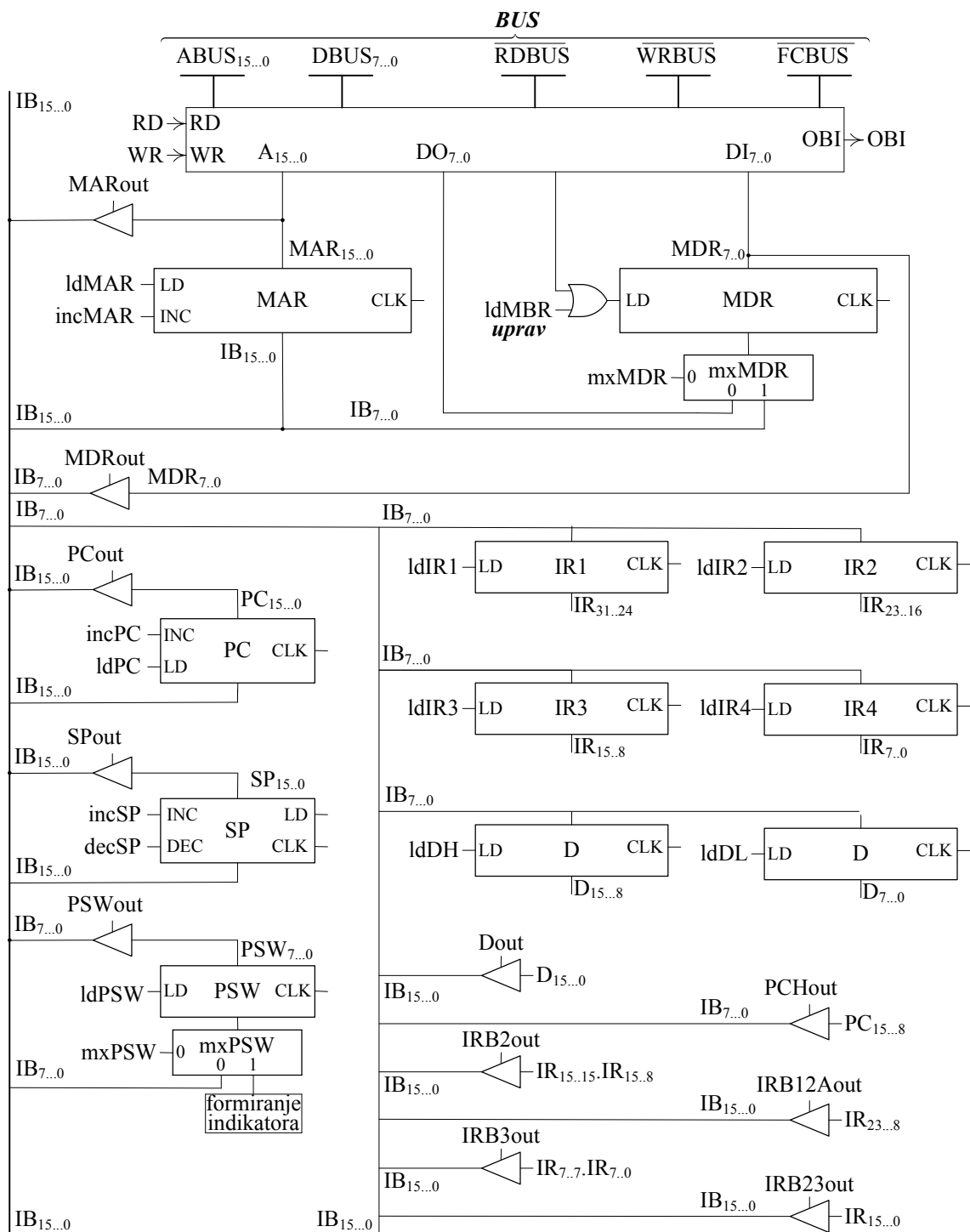
г)(5) Разматра се управљачка јединица микропрограмске реализације и вертикалним кодирањем управљачких сигнала операционе јединице. Дати формат микроинструкција. Дати бинарне вредности којима се кодирају комбинације управљачких сигнала операционе јединице за првих 10 корака секвенце. Дати бинарне вредности којима се кодирају сви управљачки сигнали управљачке јединице.

д) (5) Нацртати структурну шему управљачке јединице микропрограмске реализације и вертикалним кодирањем управљачких сигнала операционе јединице и дати изразе за генерисање управљачких сигнала и то за управљачке сигнале операционе јединице ldMAR, incPC и Bout, и све управљачке сигнале управљачке јединице којима се управља микропрограмским бројачем. Дати садржај првих пет улаза у микропрограмске меморије.

Напомене: На испиту нису дозвољена никаква помоћна средства, ни калкулатори ни литература. Испит траје 3 сата.



Операциона јединица (први део)



Операциона јединица (други део)