

**АРХИТЕКТУРА
И
ОРГАНИЗАЦИЈА
РАЧУНАРА**

ЗБИРКА РЕШЕНИХ ЗАДАТАКА

Београд , 2011.

ПРЕДГОВОР

Књига садржи решене задатке из предмета Архитектура и организација рачунара. Задаци су груписани по областима и то извршавање инструкција,

Књига је написана у веома кратком временском периоду, па су, и поред извршених провера, могуће одређене грешке. Аутор ће бити захвалан свима онима који буду указали на откривене грешке.

Аутор

Београд

18.11.2011.

САДРЖАЈ

ПРЕДГОВОР	1
САДРЖАЈ	3
1 ЗАДАТАК 1	5
2 ЗАДАТАК 2	17
3 ЗАДАТАК 3	21
4 ЗАДАТАК 4	25
5 ЗАДАТАК 5	30
6 ЛИТЕРАТУРА	33

1 ЗАДАТАК 1

Посматра се део рачунара који чине меморија и процесор.

Меморија је капацитета 2^{16} бајтова. Ширина меморијске речи је 1 бајт.

Процесор је са једноадресним форматом инструкција. Подаци су целобројне величине са знаком дужине два бајта. Подаци у меморији заузимају две суседне меморијске локације, при чему се старији бајт налази на нижој локацији а млађи бајт на вишој локацији.

У процесору постоји регистар програмског бројача PC дужине два бајта, адресни регистар меморије MAR дужине два бајта, прихватни регистар податка меморије MBR дужине један бајт, прихватни регистар инструкције IR дужине четири бајта, регистар акумулатора A дужине два бајта, помоћни регистар податка B дужине два бајта, регистри опште намене R[0] до R[31] дужине два бајта, програмска статусна реч PSW дужине један бајт, указивач на врх стека SP дужине 2 бајта, регистар броја улаза у табелу са адресама прекидних рутина BRU дужине 2 бита и указивач на табелу са адресама прекидних рутина IVTP дужине 2 бајта. Инструкције су дужине један, два, три или четири бајта.

Бит 7 првог бајта инструкције има вредност 0 за инструкције скока, при чему бит 6 првог бајта инструкције има вредност 0 за инструкција условног скока и 1 за инструкције безусловног скока. Инструкција условног скока је инструкција условног скока уколико је резултат нула (BZ). Битовима 5 до 0 првог бајта инструкције специфицира код операције за инструкције условног скока. На основу тога је за инструкцију BZ усвојен код операције 00000000. Инструкција BZ се реализује као релативни скок у односу на текућу вредност програмског бројача PC, а померај је 8 битна целобројна величина са знаком дата другим бајтом инструкције. Дужина инструкције је два бајта. Инструкције безусловног скока су инструкција безусловног скока (JMP) и инструкција скока на потпрограм (JSR). Битовима 5 до 0 првог бајта инструкције се специфицира код операције за инструкције безусловног скока. На основу тога су за инструкције JMP и JSR усвојени кодови операција 01000000 и 01000001, респективно. Инструкције JMP и JSR се реализују као апсолутни скокови, а адреса скока је дата другим и трећим бајтом инструкције, при чему је старији бајт адресе скока дат другим бајтом инструкције а млађи бајт адресе скока трећим бајтом инструкције. Дужина инструкција је три бајта.

Бит 7 првог бајта инструкције има вредност 1 за безадресне и адресне инструкције, при чему бит 6 првог бајта инструкције има вредност 0 за безадресне инструкције и 1 за адресне инструкције. Безадресне инструкције су инструкција стављања садржаја акумулатора на стек (PUSH), инструкција скидања садржаја са стека у акумулатор (POP), инструкција повратка из потпрограма (RTS) и инструкција повратка из прекидне рутине (RTI). Битовима 5 до 0 првог бајта инструкције специфицира се код операције за безадресне инструкције. На основу тога су за инструкције PUSH, POP, RTS и RTI усвојени кодови операција 10000000, 10000001, 10000010 и 1000000011, респективно. Дужина инструкција је један бајт. Адресне инструкције су инструкција преноса у акумулатор (LD), инструкција преноса из акумулатора (ST), аритметичка инструкција сабирања (ADD), логичка инструкција логички производ (AND), инструкција аритметичког померања удесно за једно место (ASR) и инструкција безусловног скока на срачунату адресу (JADR). У инструкцији ST није дозвољено непосредно адресирање,

у инструкцији JADR није дозвољено директно регистарско и непосредно адресирање, па уколико се јаве ова адресирања у овим инструкцијама, инструкције треба да буду без дејства, а инструкција ASR резултат померања смешта у регистар А. Битовима 5 до 0 првог бајта инструкција специфицира се код операције за адресне инструкције. На основу тога су за инструкције LD, ST, ADD, AND, ASR и JADR усвојени кодови операција 11000000, 11000001, 11000010, 11000011, 11000100 и 11000101, респективно. Дужина инструкција је два, три или четири бајта и зависи од специфицираног начина адресирања.

За адресне инструкције се битовима 7, 6 и 5 другог бајта инструкције специфицира начина адресирања и то на следећи начин: 000-регистарско директно адресирање (regdir), 001-регистарско индиректно адресирање (regind), 010-регистарско индиректно са постдекрементирањем адресирање (postdecr), 011-регистарско индиректно са преинкрементирањем адресирање (preincr), 100-регистарско индиректно са померајем адресирање (regindprom), 101-меморијско директно адресирање (memdir), 110-меморијско индиректно адресирање (memind) и 111-непосредно адресирање (immed). Адресирања код којих бит 7 има вредност 0 користе неки од регистара опште намене R[0] и R[31] специфициран битовима 4 до 0 другог бајта инструкције. Дужина инструкција је два бајта. Адресирања код којих бит 7 има вредност 1 имају трећи или трећи и четврти бајт инструкције. Код меморијског директног и меморијског индиректног адресирања трећи и четврти бајт инструкције садрже адресу меморијске локације, при чему је старији бајт адресе дат трећим бајтом а млађи бајт адресе четвртим бајтом. Код меморијског индиректног адресирања адреса дужине 16 бита заузима две суседне меморијске локације, при чему је старији бајт адресе налази на нижој а млађи бајт адресе на вишој локацији. Битови 4 до 0 другог бајта инструкције се не користе. Дужина инструкција је четири бајта. Код регистарског индиректног са померајем адресирања трећи бајт инструкције садржи 8 битни померај који је дат као целобројна величина са знаком. Један од регистара опште намене R[0] до R[31] који се користи специфициран је битовима 4 до 0 другог бајта инструкције. Дужина инструкција је три бајта. Код непосредног адресирања трећи и четврти бајт инструкције садрже 16 битни податак, при чему је старији бајт податка дат трећим бајтом а млађи бајт податка четвртим бајтом. Битови 4 до 0 другог бајта инструкције се не користе. Дужина инструкција је четири бајта.

Стек расте према нижим меморијским локацијама, а регистар SP указује на прву слободну меморијску локацију. На индикаторе у програмској статусној речи утичу следеће инструкције: LD на N и Z, ADD на N, Z, V и C, AND на N и Z и ASR на N, Z и C. Индикатори на које инструкција не утиче остају непромењени.

Садржај дела меморије је:

ЛОКАЦИЈА:	00	01	02	03	04	05	06	07	08	09
САДРЖАЈ:	00	0A	00	00	00	0B	FF	56	4C	B8
ЛОКАЦИЈА:	0A	0B	0C	0D	0E	0F	10	11	12	13
САДРЖАЈ:	00	80	41	00	E3	13	00	00	29	05
ЛОКАЦИЈА:	1000	1001	1002	1003	1004	1005	1006	1007	1008	1009
САДРЖАЈ:	C0	C0	00	10	C3	E0	00	08	00	13
ЛОКАЦИЈА:	100A	100B	100C	100D	100E	100F	1010	1011	1012	1013
САДРЖАЈ:	C0	61	C1	62	C0	A0	00	10	C2	E0
ЛОКАЦИЈА:	1014	1015	1016	1017	1018	1019	101A	101B	101C	101D
САДРЖАЈ:	00	02	C1	90	00	10	40	10	00	C4
ЛОКАЦИЈА:	101E	101F	1020	1021						

САДРЖАЈ:	03	C1	84	FF
----------	----	----	----	----

Почетне вредности регистара и индикатора су: PC=1000h, A=007Ch, R1=0006h, R2=0030h, R3=8765h, R4=0007h, N=0, Z=0, V=0 и C=0. Извршити 14 сукцесивних наредби и за сваку наредбу одредити следеће: у фази читања инструкције меморијске адресе са којих је прочитана инструкција, садржај регистра IR, инструкцију која је прочитана и нови садржај регистра PC, у фази одређивања адресе операнда и читања операнда меморијске адресе са којих је прочитана адреса операнда, меморијске адресе са којих је прочитан операнд, вредност операнда и нови садржај регистара опште намене који су у овој фази промењени, у фази извршавања меморијске адресе којима се у овој фази приступа, садржај акумулатора A и индикатора N, Z, V и C након извршавања инструкције и нови садржај регистара и меморијских локација који су у овој фази промењени. Резултате представити у форми једне или више табела које садрже наведене колоне.

РЕШЕЊЕ

Ради прегледности резултати су представљени у три табеле где се прва табела односи на фазу читања инструкције, друга на фазу одређивања адресе операнда и читања операнда, а трећа на фазу извршавања инструкције. Свака табела има 14 врста и свака врста одговара једној инструкцији, редни број инструкције је дат у првој колони сваке табеле. Све вредности у табелама су хексадецималне. Предпоставка је да у току извршавања инструкција неће стизати захтеви за прекид па се у овим задацима нећемо бавити фазом опслуживања захтева за прекидом.

Наредба 1 : Почетне вредности регистара и индикатора су: PC=1000h, A=007Ch, R1=0006h, R2=0030h, R3=8765h, R4=0007h, N=0, Z=0, V=0 и C=0.

Фаза читања инструкције:

Чита се први бајт инструкције са адресе 1000h. Вредност учитаног првог бајта инструкције је C0h, односно 11000000b (бинарно), што значи да се ради о адресној инструкцији LD. Чита се други бајт инструкције, његова вредност је C0h, бити 7..5 имају бинарно вредност 000b, што значи да се ради о меморијском индиректном начину адресирања, па је потребно прочитати трећи и четврти бајт инструкције. Вредност регистра PC се променила и сада износи 1004h, до промене је дошло јер су учитана четири бајта а PC се увећао за 4, на овај начин PC указује на следећу инструкцију која треба да се изврши.

Фаза формирање адресе и читање операнда:

Пошто се овде ради о меморијском индиректном адресирању трећи и четврти бајт инструкције представљају адресу адресе операнда, старији бајт адресе је у трећем, а млађи у четвртом бајту инструкције, па је адреса адресе операнда 0010h. Са ове адресе се чита адреса операнда која има вредност 0000h (старији бајт је прочитан са адресе 0010h, а млађи бајт је прочитан са адресе 0011h). Операнд се чита са тако добијене адресе и пребацује у регистар В. Операнд који се пребацује у регистар В има вредност 000Ah (старији бајт је прочитан са адресе 0000h, а млађи бајт је прочитан са адресе 0001h). Овим је фаза формирање адресе и читање операнда завршена.

Фаза извршавање операција:

Код фазе извршавања операције LD прочитани операнд из регистра В се уписује у регистар А. Након извршења операције у регистру А ће се наћи 000Ah. Вредности одговарајућих индикатора ће бити $N = 0$, $Z = 0$, $V = 0$, $C = 0$.

Наредба 2 : Почетне вредности регистра и индикатора су: PC=1004h, A=000Ah, R1=0006h, R2=0030h, R3=8765h, R4=0007h, N=0, Z=0, V=0 и C=0.

Фаза читања инструкције:

Чита се први бајт инструкције са адресе 1004h. Вредност учитаног првог бајта инструкције је C3h, односно 11000011b (бинарно), што значи да се ради о адресној инструкцији AND. Чита се други бајт инструкције, његова вредност је E0h, бити 7..5 имају бинарно вредност 111b, што значи да се ради о непосредном начину адресирања, па је потребно прочитати трећи и четврти бајт инструкције. Вредност регистра PC се променила и сада износи 1008h, до промене је дошло јер су уčitана четири бајта а PC се увећао за 4, на овај начин PC указује на следећу инструкцију која треба да се изврши.

Фаза формирање адресе и читање операнда:

Пошто се овде ради о непосредном адресирању трећи и четврти бајт инструкције представљају операнд, старији бајт операнда је у трећем, а млађи у четвртом бајту инструкције, па је вредност операнда 0008h. Операнд се из инструкцијског регистра пребацује у регистар В. Овим је фаза формирање адресе и читање операнда завршена.

Фаза извршавање операција:

Код фазе извршавања операције AND врши се операција логичко И садржаја регистра В и садржаја регистра А и резултат се уписује у регистар А. Након извршења операције у регистру А ће се наћи 0008h. Вредности одговарајућих индикатора ће бити $N = 0$, $Z = 0$, $V = 0$, $C = 0$.

Наредба 3 : Почетне вредности регистра и индикатора су: PC=1008h, A=0008h, R1=0006h, R2=0030h, R3=8765h, R4=0007h, N=0, Z=0, V=0 и C=0.

Фаза читања инструкције:

Чита се први бајт инструкције са адресе 1008h. Вредност учитаног првог бајта инструкције је 00h, односно 00000000b (бинарно), што значи да се ради о инструкцији условног скока BZ. Чита се други бајт инструкције који представља осмобитни померај са знаком и његова вредност је 13h. Вредност регистра PC се променила и сада износи 100Ah, до промене је дошло јер су уčitана два бајта.

Фаза формирање адресе и читање операнда:

Пошто се ради о инструкцији условног скока након фазе читања инструкције прелази се на фазу извршавања.

Фаза извршавање операција:

Код фазе извршавања операције BZ, проверава се вредност индикатора Z и пошто је његова вредност 0 прелази се на читање наредне иструкције. Садржаји регистра опште намене, регистра А и индикатора остају непромењени.

Наредба 4 : Почетне вредности регистра и индикатора су: PC=100Ah, A=0008h, R1=0006h, R2=0030h, R3=8765h, R4=0007h, N=0, Z=0, V=0 и C=0.

Фаза читања инструкције:

Чита се први бајт инструкције са адресе 100Ah. Вредност учитаног првог бајта инструкције је C0h, односно 11000000b (бинарно), што значи да се ради о адресној инструкцији LD. Чита се други бајт инструкције, његова вредност је 61h, бити 7..5 имају бинарно вредност 010b, што значи да се ради о регистарко индиректном са преинкрементирањем начину адресирања, величина ове инструкције је 2 бајта. Вредност регистра PC се променила и сада износи 100Ch.

Фаза формирање адресе и читање операнда:

Пошто се ради о регистарко индиректном са предекрементирњем начину адресирања, а бити 4..0 другог бајта инструкције имају вредност 00001b што значи да се користи регистар опште намене R1. Прво се садржај регистра R1 увећава за 2, јер је операнд двобајтни податак, а онда се операнд се читава са адресе која се добија као садржај регистра R1. Адреса операнда је 0008h. Операнд се читава са тако добијене адресе и пребацује у регистар B. Операнд који се пребацује у регистар B има вредност 4CB8h (старији бајт је прочитан са адресе 0008h, а млађи бајт је прочитан са адресе 0009h). Овим је фаза формирање адресе и читање операнда завршена, а садржај регистра R1 је промењен и износи 0008h.

Фаза извршавање операција:

Код фазе извршавања операције LD прочитани операнд из регистра B се уписује у регистар A. Након извршења операције у регистру A ће се наћи 4CB8h. Вредности одговарајућих индикатора ће бити N = 0, Z = 0, V = 0, C = 0.

Наредба 5 : Почетне вредности регистара и индикатора су: PC=100Ch, A=4CB8h, R1=0008h, R2=0030h, R3=8765h, R4=0007h, N=0, Z=0, V=0 и C=0.

Фаза читања инструкције:

Чита се први бајт инструкције са адресе 100Ch. Вредност учитаног првог бајта инструкције је C1h, односно 11000001b (бинарно), што значи да се ради о адресној инструкцији ST. Чита се други бајт инструкције, његова вредност је 62h, бити 7..5 имају бинарно вредност 010b, што значи да се ради о регистарко индиректном са предекрементирњем начину адресирања, величина ове инструкције је 2 бајта. Вредност регистра PC се променила и сада износи 100Eh.

Фаза формирање адресе и читање операнда:

Пошто се ради о регистарко индиректном са предекрементирњем начину адресирања, а бити 4..0 другог бајта инструкције имају вредност 00010b што значи да се користи регистар опште намене R2. Прво се садржај регистра R2 увећава за 2, јер је операнд двобајтни податак и тако добијени садржај регистра R2 представља адресу операнда. Пошто је у питању инструкција ST након формирања адресе прелази се на фазу извршавања операција. Садржај регистра R2 је промењен и износи 0032h.

Фаза извршавање операција:

Код фазе извршавања операције ST и регистарко индиректном са предекрементирњем начину адресирања у меморији на добијену адресу операнда се уписује садржај регистра A. Старији бајт, односно 4Ch се уписује на нижу адресу (0032h), а млађи бајт, односно B8h се уписује на вишу адресу (0033h). Вредности одговарајућих индикатора остају не промењене.

Наредба 6 : Почетне вредности регистара и индикатора су: PC=100Eh, A=4CB8h, R1=0008h, R2=0032h, R3=8765h, R4=0007h, N=0, Z=0, V=0 и C=0.

Фаза читања инструкције:

Чита се први бајт инструкције са адресе 100Eh. Вредност учитаног првог бајта инструкције је C0h, односно 11000000b (бинарно), што значи да се ради о адресној инструкцији LD. Чита се други бајт инструкције, његова вредност је A0h, бити 7..5 имају бинарно вредност 101b, што значи да се ради о меморијском директном начину адресирања, па је потребно прочитати трећи и четврти бајт инструкције. Вредност регистра PC се променила и сада износи 1012h, до промене је дошло јер су уčitана четири бајта, а PC се увећао за 4.

Фаза формирање адресе и читање операнда:

Пошто се овде ради о меморијском директном адресирању трећи и четврти бајт инструкције представљају адресу операнда, старији бајт адресе је у трећем, а млађи у четвртном бајту инструкције, па је адреса операнда 0010h. Операнд се учитава са тако добијене адресе и пребацује у регистар В. Операнд који се пребацује у регистар В има вредност 0000h (старији бајт је прочитан са адресе 0010h, а млађи бајт је прочитан са адресе 0011h). Овим је фаза формирање адресе и читање операнда завршена.

Фаза извршавање операција:

Код фазе извршавања операције LD прочитани операнд из регистра В се уписује у регистар А. Након извршења операције у регистру А ће се наћи 0000h. Вредности одговарајућих индикатора ће бити $N = 0$, $Z = 1$, $V = 0$, $C = 0$.

Наредба 7 : Почетне вредности регистара и индикатора су: PC=1012h, A=0000h, R1=0008h, R2=0032h, R3=8765h, R4=0007h, N=0, Z=1, V=0 и C=0.

Фаза читања инструкције:

Чита се први бајт инструкције са адресе 1012h. Вредност учитаног првог бајта инструкције је C2h, односно 11000010b (бинарно), што значи да се ради о адресној инструкцији ADD. Чита се други бајт инструкције, његова вредност је E0h, бити 7..5 имају бинарно вредност 111b, што значи да се ради о непосредном начину адресирања, па је потребно прочитати трећи и четврти бајт инструкције. Вредност регистра PC се променила и сада износи 1016h, до промене је дошло јер су уčitана четири бајта, а PC се увећао за 4.

Фаза формирање адресе и читање операнда:

Пошто се овде ради о непосредном адресирању трећи и четврти бајт инструкције представљају операнд, старији бајт операнда је у трећем, а млађи у четвртном бајту инструкције, па је вредност операнда 0002h. Операнд се из инструкцијског регистра пребацује у регистар В. Овим је фаза формирање адресе и читање операнда завршена.

Фаза извршавање операција:

Код фазе извршавања операције ADD прочитани операнд из регистра В се сабира са садржајем регистра А и резултат се уписује у регистар А. Након извршења операције у регистру А ће се наћи 0002h. Вредности одговарајућих индикатора ће бити $N = 0$, $Z = 0$, $V = 0$, $C = 0$.

Наредба 8 : Почетне вредности регистара и индикатора су: PC=1016h, A=0002h, R1=0008h, R2=0032h, R3=8765h, R4=0007h, N=0, Z=0, V=0 и C=0.

Фаза читања инструкције:

Чита се први бајт инструкције са адресе 1016h. Вредност учитаног првог бајта инструкције је C1h, односно 11000001b (бинарно), што значи да се ради о адресној инструкцији ST. Чита се други бајт инструкције, његова вредност је A0h, бити 7..5 имају бинарно вредност 101b, што значи да се ради о меморијском директном начину адресирања, па је потребно прочитати трећи и четврти бајт инструкције. Вредност регистра PC се променила и сада износи 101Ah, до промене је дошло јер су учитана четири бајта, а PC се увећао за 4.

Фаза формирање адресе и читање операнда:

Пошто се овде ради о меморијском директном адресирању трећи и четврти бајт инструкције представљају адресу операнда, старији бајт адресе је у трећем, а млађи у четвртном бајту инструкције, па је адреса операнда 0010h. Пошто је у питању инструкција ST након формирања адресе прелази се на фазу извршавања операција.

Фаза извршавање операција:

Код фазе извршавања операције ST и меморијским директним начином адресирања у меморији на добијену адресу операнда се уписује садржај регистра A. Старији бајт, односно 00h се уписује на нижу адресу (0010h), а млађи бајт, односно 02h се уписује на вишу адресу (0011h). Вредности одговарајућих индикатора остају не промењене.

Наредба 9 : Почетне вредности регистра и индикатора су: PC=101Ah, A=0002h, R1=0008h, R2=0032h, R3=8765h, R4=0007h, N=0, Z=0, V=0 и C=0.

Фаза читања инструкције:

Чита се први бајт инструкције са адресе 101Ah. Вредност учитаног првог бајта инструкције је 40h, односно 01000000b (бинарно), што значи да се ради о инструкцији безусловног скока JMP. Чита се други и трећи бајт инструкције који представља адресу скока. Вредност регистра PC се променила и сада износи 101Ch, до промене је дошло јер су учитана три бајта.

Фаза формирање адресе и читање операнда:

Пошто се ради о инструкцији скока након фазе читања инструкције прелази се на фазу извршавања.

Фаза извршавање операција:

Код фазе извршавања операције JMP у PC се учитава адреса скока која је дата другим и трећим бајтом инструкције, при чему је млађи бајт адресе скока дат другим а старији бајт трећим бајтом. Након извршења операције у регистру PC ће се наћи 1000h као адреса инструкције која треба следећа да се изврши. Садржаји регистра опште намене, регистра A и индикатора остају непромењени.

Наредба 10 : Почетне вредности регистра и индикатора су: PC=1000h, A=0002h, R1=0008h, R2=0032h, R3=8765h, R4=0007h, N=0, Z=0, V=0 и C=0.

Фаза читања инструкције:

Чита се први бајт инструкције са адресе 1000h. Вредност учитаног првог бајта инструкције је C0h, односно 11000000b (бинарно), што значи да се ради о адресној инструкцији LD. Чита се други бајт инструкције, његова вредност је C0h, бити 7..5 имају бинарно вредност 000b, што значи да се ради о меморијском индиректном начину адресирања, па је потребно прочитати трећи и четврти бајт инструкције. Вредност

регистра PC се променила и сада износи 1004h, до промене је дошло јер су учитана четири бајта а PC се увећао за 4.

Фаза формирање адресе и читање операнда:

Пошто се овде ради о меморијском индиректном адресирању трећи и четврти бајт инструкције представљају адресу адресе операнда, старији бајт адресе је у трећем, а млађи у четвртом бајту инструкције, па је адреса адресе операнда 0010h. Са ове адресе се чита адреса операнда која има вредност 0000h (старији бајт је прочитан са адресе 0010h, а млађи бајт је прочитан са адресе 0011h). Операнд се учитава са тако добијене адресе и пребацује у регистар В. У осмој наредби је на адресу 0010h инструкцијом ST уписана вредност 0000h, па ће операнд који се пребацује у регистар В има вредност 0000h. Овим је фаза формирање адресе и читање операнда завршена.

Фаза извршавање операција:

Код фазе извршавања операције LD прочитани операнд из регистра В се уписује у регистар А. Након извршења операције у регистру А ће се наћи 0000h. Вредности одговарајућих индикатора ће бити $N = 0$, $Z = 1$, $V = 0$, $C = 0$.

Наредба 11 : Почетне вредности регистара и индикатора су: PC=1004h, A=0000h, R1=0008h, R2=0032h, R3=8765h, R4=0007h, N=0, Z=1, V=0 и C=0.

Фаза читања инструкције:

Чита се први бајт инструкције са адресе 1004h. Вредност читаног првог бајта инструкције је C3h, односно 11000011b (бинарно), што значи да се ради о адресној инструкцији AND. Чита се други бајт инструкције, његова вредност је E0h, бити 7..5 имају бинарно вредност 111b, што значи да се ради о непосредном начину адресирања, па је потребно прочитати трећи и четврти бајт инструкције. Вредност регистра PC се променила и сада износи 1008h, до промене је дошло јер су учитана четири бајта а PC се увећао за 4.

Фаза формирање адресе и читање операнда:

Пошто се овде ради о непосредном адресирању трећи и четврти бајт инструкције представљају операнд, старији бајт операнда је у трећем, а млађи у четвртом бајту инструкције, па је вредност операнда 0008h. Операнд се из инструкцијског регистра пребацује у регистар В. Овим је фаза формирање адресе и читање операнда завршена.

Фаза извршавање операција:

Код фазе извршавања операције AND врши се операција логичко И садржаја регистра В и садржаја регистра А и резултат се уписује у регистар А. Након извршења операције у регистру А ће се наћи 0000h. Вредности одговарајућих индикатора ће бити $N = 0$, $Z = 1$, $V = 0$, $C = 0$.

Наредба 12 : Почетне вредности регистара и индикатора су: PC=1008h, A=0000h, R1=0008h, R2=0032h, R3=8765h, R4=0007h, N=0, Z=1, V=0 и C=0.

Фаза читања инструкције:

Чита се први бајт инструкције са адресе 1008h. Вредност читаног првог бајта инструкције је 00h, односно 00000000b (бинарно), што значи да се ради о инструкцији условног скока BZ. Чита се други бајт инструкције који представља осмобитни померај са знаком и његова вредност је 13h. Вредност регистра PC се променила и сада износи 100Ah, до промене је дошло јер су учитана два бајта.

Фаза формирање адресе и читање операнда:

Пошто се ради о инструкцији условног скока након фазе читања инструкције прелази се на фазу извршавања.

Фаза извршавања операција:

Код фазе извршавања операције BZ, проверава се вредност индикатора Z и пошто је његова вредност 1 услов скока је испуњен. На садржај регистра PC се додаје померај из другог бајта инструкцијског регистра проширен знаком до 16-битне вредности (0013h) и као адреса скока добија се 101Dh. Садржаји регистара опште намене, регистра A и индикатора остају непромењени.

Наредба 13 : Почетне вредности регистара и индикатора су: PC=101Dh, A=0000h, R1=0008h, R2=0032h, R3=8765h, R4=0007h, N=0, Z=1, V=0 и C=0.

Фаза читања инструкције:

Чита се први бајт инструкције са адресе 100Dh. Вредност учитаног првог бајта инструкције је C4h, односно 11000100b (бинарно), што значи да се ради о адресној инструкцији ASR. Чита се други бајт инструкције, његова вредност је 03h, бити 7..5 имају бинарно вредност 000b, што значи да се ради о регистарском директном начину адресирања код којег је инструкција величине 2 бајта. Вредност регистра PC се променила и сада износи 100Fh.

Фаза формирање адресе и читање операнда:

Пошто се овде ради о регистарско директном начину адресирања, а бити 4..0 другог бајта инструкције имају вредност 00011b операнд је дат као садржај регистра опште намене R3. Операнд чија је вредност 8765h се уписује у регистар B. Овим је фаза формирање адресе и читање операнда завршена.

Фаза извршавања операција:

Код фазе извршавања операције ASR врши се померање садржаја регистра B (1000011101100111b) за једно место у десно, а на место бита највеће тежине уписује се знак операнда који се помера, у овом случају 1, пошто се ради о негативном броју. Индикатор C ће након померања садржати вредност бита најмање тежине операнда пре померања, у овом случају 1. Резултат се уписује у регистар A. Након извршавања операције у регистру A ће се наћи C3B2h (1100001110110011b). Вредности одговарајућих индикатора ће бити N = 1, Z = 0, V = 0, C = 1.

Наредба 14 : Почетне вредности регистара и индикатора су: PC=101Fh, A= C3B2h, R1=0008h, R2=0032h, R3=8765h, R4=0007h, N=1, Z=0, V=0 и C=1.

Фаза читања инструкције:

Чита се први бајт инструкције са адресе 101Fh. Вредност учитаног првог бајта инструкције је C1h, односно 11000001b (бинарно), што значи да се ради о адресној инструкцији ST. Чита се други бајт инструкције, његова вредност је 84h, бити 7..5 имају бинарно вредност 100b, што значи да се ради о регистарско индиректном са померајем начину адресирања, па се чита и трећи бајт инструкције који представља 8-битни померај. Вредност регистра PC се увећала за 3 и сада износи 1022h.

Фаза формирање адресе и читање операнда:

Пошто се ради о регистарско индиректном са померајем начину адресирања, а бити 4..0 другог бајта инструкције имају вредност 00100b што значи да се користи регистар

опште намене R4. На садржај регистра R4 се додаје померај проширен знаком до 16-битне вредности (FFFFh) и на тај начин се добија адреса операнда (0006h). Пошто је у питању инструкција ST након формирања адресе прелази се на фазу извршавања операција.

Фаза извршавања операција:

Код фазе извршавања операције ST и регистарко индиректном са померајем начину адресирања у меморији на добијену адресу операнда се уписује садржај регистра A. Старији бајт, односно C3h се уписује на нижу адресу (0006h), а млађи бајт, односно B2h се уписује на вишу адресу (0007h). Вредности одговарајућих индикатора остају не промењене. Овим се завршава извршавања 14 сукцесивних наредби.

Почетне вредности регистра и индикатора: PC=1000h, A=007Ch, R1=0006h, R2=0030h, R3=8765h, R4=0007h, N=0, Z=0, V=0 и C=0

Фаза читања инструкције:

Рб инст.	Адресе са којих је прочитана инструкција	IR _{31..24}	IR _{23..16}	IR _{15..8}	IR _{7..0}	Прочитана инструкција	PC
1.	1000, 1001, 1002, 1003	C0	C0	00	10	LD (0010)	PC=1004
2.	1004, 1005, 1006, 1007	C3	E0	00	08	AND #0008	PC=1008
3.	1008, 1009	00	13	-	-	BZ (PC)13	PC=100A
4.	100A, 100B	C0	61	-	-	LD +(R1)	PC=100C
5.	100C, 100D	C1	62	-	-	ST+(R2)	PC=100E
6.	100E, 100F, 1010, 1011	C0	90	00	10	LD 0010	PC=1012
7.	1012, 1013, 1014, 1015	C2	E0	00	02	ADD #0002	PC=1016
8.	1016, 1017, 1018, 1019	C1	90	00	10	ST 0010	PC=101A
9.	101A, 101B, 101C	40	10	00	-	JMP 1000	PC=101D
10.	1000, 1001, 1002, 1003	C0	C0	00	10	LD (0010)	PC=1004
11.	1004, 1005, 1006, 1007	C3	E0	00	08	AND #0008	PC=1008
12.	1008, 1009	00	13	-	-	BZ (PC)13	PC=100A
13.	101D, 101E	C4	03	-	-	ASR R3	PC=101F
14.	101F, 1020, 1021	C1	84	FF	-	ST (R4)FF	PC=1022

Фаза одређивања адресе операнда и читање операнда:

Рб инст.	Адресе са којих је прочитана адреса операнда	Адресе са којих је прочитан операнд	Операнд	Садржај промењених регистара
1.	0010, 0011	0000,000 1	000А	-
2.	-	-	0008	-
3.	-	-	-	-
4.	-	0008, 0009	4СВ8	R1=0008
5.	-	-	-	R2=0032
6.	-	0010, 0011	0000	-
7.	-	-	0002	-
8.	-	-	-	-
9.	-	-	-	-
10.	0010, 0011	0002, 0003	0000	-
11.	-	-	0008	-
12.	-	-	-	-
13.	-	-	8765	-
14.	-	-	-	-

Фаза извршавања:

Рб инст.	Адресе којима се приступа у фази извршавања	A	N	Z	V	C	Садржај промењених регистара и меморијских локација
1.	-	000А	0	0	0	0	-
2.	-	0008	0	0	0	0	-
3.	-	0008	0	0	0	0	-
4.	-	4СВ8	0	0	0	0	-
5.	0032, 0033	4СВ8	0	0	0	0	mem[0032]=4C mem[0033]= B8
6.	-	0000	0	1	0	0	-
7.	-	0002	0	0	0	0	-
8.	0010, 0011	0002	0	0	0	0	mem[0010]=00 mem[0011]= 02
9.	-	0002	0	0	0	0	PC=1000
10.	-	0000	0	1	0	0	-
11.	-	0000	0	1	0	0	-
12.	-	0000	0	1	0	0	PC=101D
13.	-	СЗВ2	1	0	0	1	-
14.	0006, 0007	СЗВ2	1	0	0	1	mem[0006]=С3 mem[0007]= В2

Апендикс:

Означавање начина адресирања

Начин адресирања	ознака	објашњење

непосредно	INST #vred	vred је непосредна величина
меморијско директно	INST mem	mem је адреса операнда
меморијско индиректно	INST (mem)	mem је адреса адресе операнда
регистарско директно	INST Ri	Ri је регистар у ком се налази операнд
регистарско индиректно	INST (Ri)	Ri је регистар у ком се налази адреса операнда
регистарско индиректно са померајем	INST (Ri)rom	rom је померај, а сабирањем садржаја регистра Ri и помераја добија се адреса операнда
регистарско индиректно са преинкрементирањем	INST +(Ri)	садржај регистра Ri се увећава за дужину операнда и новодобијени садржај регистра представља адресу операнда
регистарско индиректно са предекрементирањем	INST -(Ri)	садржај регистра Ri се смањује за дужину операнда и новодобијени садржај регистра представља адресу операнда
регистарско индиректно са постинкрементирањем	INST (Ri)+	Ri је регистар у ком се налази адреса операнда, након добијања адресе операнда садржај регистра се увећава за дужину операнда
регистарско индиректно са постдекрементирањем	INST (Ri)-	Ri је регистар у ком се налази адреса операнда, након добијања адресе операнда садржај регистра се смањује за дужину операнда
базно са померајем	INST (BR)rom	сабирањем садржаја регистра BR и помераја добија се адреса операнда
индексно са померајем	INST(XR)rom	сабирањем садржаја регистра XR и помераја добија се адреса операнда
базно-индексно са померајем	INST(BR,XR)rom	сабирањем садржаја регистра BR , XR и помераја добија се адреса операнда
релативно са померајем	INST (PC)rom	сабирањем садржаја регистра PC и помераја добија се адреса операнда

2 ЗАДАТАК 2

Посматра се део рачунара који чине меморија и процесор.

Меморија је капацитета 2^{16} бајтова. Ширина меморијске речи је 1 бајт.

Процесор је са једноадресним форматом инструкција. Подаци су целобројне величине са знаком дужине 2 бајта. Подаци у меморији заузимају две суседне меморијске локације, при чему се млађи бајт налази на нижој а старији бајт на вишој адреси.

У процесору постоји регистар програмског бројача PC дужине 2 бајта, адресни регистар меморије MAR дужине 2 бајта, прихватни регистар податка меморије MBR дужине 1 бајт, прихватни регистар инструкције IR дужине 3 бајта, регистар акумулатора A дужине 2 бајта, прихватни регистар податка B дужине 2 бајта, регистри опште наме R0 и R3 дужине 2 бајта, програмска статусна реч PSW дужине 1 бајт, указивач на врх стека SP дужине 2 бајта, регистар броја улаза у табелу са адресам прекидних рутина BRU дужине 2 бита и указивач на табелу са адресама прекидних рутина IVTP дужине 2 бајта. Инструкције су дужине 1, 2 или 3 бајта.

Битови 7, 6, 5 и 4 првог бајта инструкције су 0000 за све инструкције скока, при чему бит 3 првог бајта инструкције има вредност 0 за инструкција условног скока и вредност 1 за инструкције безусловног скока. Инструкције скока су инструкција условног скока уколико резултат није нула (BNZ). Битовима 2 до 0 првог бајта инструкције специфицира се код операције за инструкције условног скока. На основу тога је за инструкцију BNZ усвојен код операције 00000000. Инструкција BNZ се реализује као релативни скок у односу на текућу вредност програмског бројача PC, а померај је 8 битна целобројна величина са знаком дата 2. бајтом инструкције. Дужина инструкција је 2 бајта. Инструкције безусловног скока су инструкција безусловног скока (JMP) и скока на потпрограм (JSR). Битовима 2 до 0 првог бајта инструкције се специфицира код операције за инструкције безусловног скока. На основу тога су за инструкције JMP и JSR усвојени кодови операција 00001000 и 00001001, респективно. Инструкције JMP и JSR се реализују као апсолутни скокови, а адреса скока је дата 2. и 3. бајтом инструкције, при чему је млађи бајт адресе скока дат другим бајтом инструкције а старији бајт адресе скока трећим бајтом инструкције. Дужина инструкција је 3 бајта.

Битови 7, 6, 5 и 4 првог бајта инструкције су 1111 за безадресне инструкције. Безадресне инструкције су инструкције стављања садржаја акумулатора на стек (PUSH), пуњења акумулатора садржајем са стека (POP), повратка из потпрограма (RTS) и повратка из прекидне рутине (RTI). Битовима 3 до 0 првог бајта инструкције специфицира се код операције за безадресне инструкције. На основу тога су за инструкције PUSH, POP, RTS и RTI усвојени кодови операција 11110000, 11110001, 11110010 и 11110011, респективно. Дужина инструкција је 1 бајт.

Битови 7, 6, 5 и 4 првог бајта инструкције у опсегу вредности 0001 до 1110 специфицирају код операције за адресне инструкције. Адресне инструкције су инструкција преноса у акумулатор (LD), инструкција преноса из акумулатора (ST), аритметичка инструкција одузимања (SUB), логичка инструкција логичка сума (OR), инструкција аритметичког померања улево за једно место (ASL) и инструкција безусловног скока на срачунату адресу (JADR). У инструкцији ST није дозвољено непосредно адресирање, у инструкцији JADR није дозвољено регистарско директно и непосредно адресирање, па уколико се јаве ова адресирања у овим инструкцијама,

инструкције треба да буду без дејства, а инструкција ASL резултат померања смешта у регистар А. На основу тога су за инструкције LD, ST, SUB, OR, ASL и JADR усвојени кодови операција 0001, 0010, 0011, 0100, 0101 и 0110, респективно. Дужина инструкција је 1, 2, или 3 бајта и зависи од специфицираног начина адресирања.

Начини адресирања су специфицирани битовима 3 и 2 првог бајта инструкције и то на следећи начин: 00-непосредно адресирање (immed), 01-меморијско директно адресирање (memdir), 10-регистарско индиректно са померајем адресирање (regindprom) и 11-регистарско директно адресирање (regdir). Код непосредног адресирања 16 битни операнд је дат другим и трећим бајтом инструкције, при чему је млађи бајт операнда дат другим а старији бајт трећим бајтом. Битови 1 и 0 првог бајта инструкције се не користе. Дужина инструкција је 3 бајта. Код меморијског директног адресирања 16 битна адреса меморијске локације је дата другим и трећим бајтом инструкције, при чему је млађи бајт адресе дат другим а старији бајт трећим бајтом. Битови 1 и 0 првог бајта инструкције се не користе. Дужина инструкција је 3 бајта. Код регистарског индиректног адресирања са померајем 8 битни померај је целобројна величина са знаком у другом комплементу дата другим бајтом инструкције. Битови 1 и 0 првог бајта инструкције се користе за адресирање једног од регистара опште намене R0 до R3. Дужина инструкција је 2 бајта. Код регистарског директног адресирања битови 1 и 0 првог бајта инструкције се користе за адресирање једног од регистара опште намене R0 до R3. Дужина инструкција је 1 бајт.

Стек расте према нижим меморијским локацијама, а регистар SP указује на задњу заузету меморијску локацију. На индикаторе у програмској статусној речи утичу следеће инструкције: LD на N и Z, SUB на N, Z, V и C, OR на N и Z и ASL на N, Z и C. Индикатори на које инструкција не утиче остају непромењени.

Садржај дела меморије је:

ЛОКАЦИЈА:	00	01	02	03	04	05	06	07	08	09
САДРЖАЈ:	00	08	00	00	00	07	00	56	4C	B8
ЛОКАЦИЈА:	0A	0B	0C	0D	0E	0F	10	11	12	13
САДРЖАЈ:	00	80	41	00	E3	13	00	00	03	80
ЛОКАЦИЈА:	1000	1001	1002	1003	1004	1005	1006	1007	1008	1009
САДРЖАЈ:	10	02	00	2D	09	09	10	2A	00	19
ЛОКАЦИЈА:	100A	100B	100C	100D	100E	100F	1010	1011	1012	1013
САДРЖАЈ:	10	34	05	00	40	01	00	F2	C2	E0

Почетне вредности регистара и индикатора су: PC=1000, SP=4000, A=007C, R1=0006, R2=0008, N=0, Z=0, V=0 и C=0. Извршити 8 сукцесивних наредби и за сваку наредбу одредити следеће: у фази читања инструкције меморијске адресе са којих је прочитана инструкција, садржај регистра IR, инструкцију која је прочитана и нови садржај регистра PC, у фази одређивања адресе операнда и читања операнда меморијске адресе са којих је прочитана адреса операнда, меморијске адресе са којих је прочитан операнд, вредност операнда и нови садржај регистара опште намене који су у овој фази промењени, у фази извршавања меморијске адресе којима се у овој фази приступа, садржај акумулатора А и индикатора N, Z, V и C након извршавања инструкције и нови садржај регистара и меморијских локација који су у овој фази промењени. Резултате представити у форми једне или више табела које садрже наведене колоне.

РЕШЕЊЕ

У овом задатку ће детаљније бити објашњена инструкција скока у подпрограма (JSR) и повратка из подпрограма (RTS), остале инструкције и начини адресирања су објашњени у предходном задатку.

Наредба 3: Почетне вредности регистара и индикатора су: PC=1004, SP=4000, A=0002, R1=0002, R2=0008, N=0, Z=0, V=0 и C=0.

Фаза читања инструкције:

Чита се први бајт инструкције са адресе 1004h. Вредност учитаног првог бајта инструкције је 09h, односно 00001001b (бинарно), што значи да се ради о инструкцији безусловног скока JSR. Чита се други и трећи бајт инструкције који представља адресу скока. Вредност регистра PC се променила и сада износи 1007h, до промене је дошло јер су учитана три бајта.

Фаза формирање адресе и читање операнда:

Пошто се ради о инструкцији скока након фазе читања инструкције прелази се на фазу извршавања.

Фаза извршавање операција:

Код фазе извршења операције JSR на стек се смешта PC. Пошто је SP = 4000h, а стек расте према нижим локацијама и SP указује на задњу заузету меморијску локацију, прво се садржај регистра SP декрементира и на 3FFFh се уписује 07h (нижи бајт регистра PC), садржај регистра SP се поново декрементира и на 3FFEh се уписује (виши бајт регистра PC). Вредност регистра SP се променила и сада износи 3FFEh, на овај начин SP опет указује на задњу заузету меморијску локацију. Након што се садржај регистра PC смести на стек у PC се уписује адреса почетка подпрограма која је дата 2 и 3 бајтом инструкцијског регистра, при чему је млађи бајт адресе почетка подпрограма дат другим а старији бајт трећим бајтом. Након извршења операције у регистру PC ће се наћи 1009h као адреса инструкције која треба следећа да се изврши. Садржаји регистара опште намене, регистра A и индикатора остају непромењени.

Наредба 7: Почетне вредности регистара и индикатора су: PC=1011, SP=3FFE, A=7FFD, R1=0002, R2=0008, N=0, Z=0, V=1 и C=1.

Фаза читања инструкције:

Чита се први бајт инструкције са адресе 1011h. Вредност учитаног првог бајта инструкције је F2h, односно 11110010b (бинарно), што значи да се ради о безадресној инструкцији RTS. Дужина инструкције је 1 бајт. Овим се завршава фаза читања инструкције. Вредност регистра PC се променила и сада износи 1012h.

Фаза формирање адресе и читање операнда:

Пошто се ради о безадресној инструкцији након фазе читања инструкције прелази се на фазу извршавања.

Фаза извршавање операција:

Код фазе извршења операције RTS са стека се чита адреса повратка у главни програм и смешта у регистар PC. Пошто је SP = 3FFEh, а стек расте према нижим локацијама и SP указује на задњу заузету меморијску локацију, са 3FFEh се чита вредност 10h(виши бајт регистра PC), а са 3FFFh се чита 07h (нижи бајт регистра PC). Вредност регистра SP се променила и сада износи 4000h. Након извршења операције у регистру PC ће се

наћи 1007h као адреса инструкције која треба следећа да се изврши. Садржаји регистара опште намене, регистра А и индикатора остају непромењени.

Почетне вредности регистра и индикатора: PC=1000, SP=4000, A=007C, R1=0006, R2=0008, N=0, Z=0, V=0 и C=0

Фаза читања инструкције:

Рб инст.	Адресе са којих је прочитана инструкција	IR _{23..16} (ex)	IR _{15..8} (ex)	IR _{7..0} (ex)	Прочитана инструкција	Садржај промењених регистра
1.	1000, 1001, 1002	10	02	00	LD #0002	PC=1003
2.	1003	2D	-	-	ST R1	PC=1004
3.	1004, 1005, 1006	09	09	10	JSR 1009	PC=1007
4.	1009, 100A	19	10	-	LD(R1)10	PC=100B
5.	100B, 100C, 100D	34	05	00	SUB 0005	PC=100E
6.	100E, 100F, 1010	40	01	00	OR #0001	PC=1011
7.	1011	F2	-	-	RTS	PC=1012
8.	1007,1008	2A	00	-	ST(R2)00	PC=1009

Фаза одређивања адресе операнда и читање операнда:

Рб инст.	Адресе са којих је прочитана адреса операнда	Адресе са којих је прочитан операнд	Операнд	Садржај промењених регистра
1.	-	-	0002	-
2.	-	-	0002	-
3.	-	-	-	-
4.	-	0012, 0013	8003	-
5.	-	0005, 0006	0007	-
6.	-	-	0001	-
7.	-	-	-	-
8.	-	-	-	-

Фаза извршавања:

Рб инст.	Адресе којима се приступа у фази извршавања	A	N	Z	V	C	Садржај промењених регистра и меморијских локација
1.	-	0002	0	0	0	0	-
2.	-	0002	0	0	0	0	R1=0002
3.	3FFF, 3FFE	0002	0	0	0	0	PC=1009, SP=3FFE mem[3FFF]=07 mem[3FFE]=10
4.	-	8003	1	0	0	0	-
5.	-	7FFC	0	0	1	1	-
6.	-	7FFD	0	0	1	1	-
7.	3FFE, 3FFF	7FFD	0	0	1	1	PC=1007, SP=4000
8.	0008, 0009	7FFD	0	0	1	1	mem[0008]= FD mem[0009]= 7F

3 ЗАДАТАК 3

Посматра се део рачунара који чине меморија и процесор.

Меморија је капацитета 2^{16} бајтова. Ширина меморијске речи је 1 бајт.

Процесор је са једноадресним форматом инструкција. Подаци су целобројне величине са знаком дужине 1 бајт.

У процесору постоји програмски бројач PC дужине 2 бајта, адресни регистар меморије MAR дужине 2 бајта, прихватни регистар податка меморије MBR дужине 1 бајт, прихватни регистар инструкције IR дужине 3 бајта, акумулатор А дужине 1 бајт, прихватни регистар податка В дужине 2 бајта, регистри опште намене R[0] и R[1] дужине 2 бајта, програмска статусна реч PSW дужине 1 бајт, указивач на врх стека SP дужине 2 бајта, регистар броја улаза у табелу са адресама прекидних рутина BRU дужине 2 бита и указивач на табелу са адресама прекидних рутина IVTP дужине 2 бајта. Инструкције су дужине један, два или три бајта.

Бит 7 првог бајта инструкције има вредност 0 за безадресне инструкције и инструкције скока, док бит 6 првог бајта инструкције има вредност 0 за безадресне инструкције и вредност 1 за инструкције скока. Безадресне инструкције су инструкције повратка из потпрограма (RTS), повратка из прекидне рутине (RTI), стављања садржаја акумулатора на стек (PUSH) и скидања садржаја са стека и пуњење акумулатора (POP). Битовима 5 до 0 првог бајта инструкција специфицира се код операције за безадресне инструкције. На основу тога су за инструкције RTS, RTI, PUSH и POP усвојени кодови операција 000000, 000001, 000010 и 000011, респективно. Дужина инструкција је 1 бајт. Бит 5 првог бајта инструкције има вредност 0 за инструкције условног скока и 1 за инструкције безусловног скока. Инструкције скока је инструкција условног скока уколико је резултат нула (BZ). Битовима 4 до 0 првог бајта инструкција специфицира се код операције за инструкција условног скока. На основу тога је за инструкцију BZ усвојен код операције 00000. Инструкција BZ се реализује као релативни скок у односу на текућу вредност програмског бројача PC, а померај је 8 битна целобројна величина са знаком дата 2. бајтом инструкције. Дужина инструкција је 2 бајта. Инструкције безусловног скока су инструкција безусловног скока (JMP) и инструкција скока на потпрограм (JSR). Битовима 4 до 0 првог бајта инструкција специфицира се код операције за инструкција безусловног скока. На основу тога је за инструкције JMP и JSR усвојени кодови операција 00000 и 00001, респективно. Инструкције JMP и JSR се реализују као апсолутни скокови, а адреса скока је дата 2. и 3. бајтом инструкције, при чему је старији бајт адресе скока дат другим бајтом инструкције а млађи бајт адресе скока трећим бајтом инструкције. Дужина инструкција је 3 бајта.

Бит 7 првог бајта инструкције има вредност 1 за адресне инструкције. Адресне инструкције су инструкције преноса у акумулатор (LD), инструкција преноса из акумулатора (ST), аритметичка инструкција сабирања (ADD), логичка инструкција ексклузивно ИЛИ (XOR), инструкција логичког померања удесно за једно место (LSR) и инструкција безусловног скока на срачунату адресу (JADR). У инструкцији ST није дозвољено непосредно адресирање, у инструкцији JADR није дозвољено регистарско директно и непосредно адресирање, па уколико се јаве ова адресирања у овим инструкцијама, инструкције треба да буду без дејства, а инструкција LSR резултат померања смешта у регистар А. Битовима 6 до 3 првог бајта инструкција специфицира се код операције. На основу тога су за инструкције LD, ST, ADD, XOR, LSR и JADR

усвојени кодови операција 0000, 0001, 0010, 0011, 0100 и 0101, респективно. Дужина инструкција је 1, 2 или 3 бајта и зависи од специфицираног начина адресирања.

За адресне инструкције се битовима 2, 1 и 0 првог бајта инструкције специфицира начин адресирања и регистар опште намене уколико се користи у задатом начину адресирања. Бит 2 има вредност 0 за регистарско директно и регистарско индиректно адресирање, а вредност 1 за непосредно, РС релативно са померајем, меморијско директно и меморијско индиректно адресирање. Уколико бит 2 има вредност 0, тада се вредностима 0 и 1 бита 1 одређује регистарско директно и регистарско индиректно адресирање, респективно, а битом 0 специфицира регистар опште намене R0 или R1 који се користе за ова два адресирања. Дужина инструкције је 1 бајт. Уколико бит 2 има вредност 1, тада са вредностима 00, 01, 10 и 11 битова 1 и 0 одређује непосредно, РС релативно са померајем, меморијско директно и меморијско индиректно адресирање, респективно. Код непосредног адресирања други бајт инструкције садржи 8 битни податак. Дужина инструкције је 2 бајта. Код РС релативног са померајем адресирања други бајт инструкције садржи 8 битни померај који је дат као целобројна величина са знаком. Дужина инструкције је 2 бајта. Код меморијског директног и меморијског индиректног адресирања други и трећи бајт инструкције садрже адресу меморијске локације, при чему је старији бајт адресе меморијске локације дат другим а млађи бајт трећим бајтом. Дужина инструкције је 3 бајта.

Стек расте према вишим меморијским локацијама, а регистар SP указује на задњу заузету меморијску локацију. На индикаторе у програмској статусној речи утичу следеће инструкције: LD на N и Z, ADD на N, Z, V и C, XOR на N и Z и LSR на N, Z и C. Индикатори на које инструкција не утиче остају непромењени.

Садржај дела меморије је:

ЛОКАЦИЈА:	10	11	12	13	14	15	16	17	18	19
САДРЖАЈ:	00	08	01	00	00	07	00	56	4C	B8
ЛОКАЦИЈА:	1000	1001	1002	1003	1004	1005	1006	1007	1008	1009
САДРЖАЈ:	86	00	12	94	01	40	0A	A6	00	12
ЛОКАЦИЈА:	100A	100B	100C	100D	100E	100F	1010	1011	1012	1013
САДРЖАЈ:	9C	FF	8E	00	12	AD	F2	8F	00	12

Почетне вредности регистра и индикатора су: PC=1000, SP=4000, A=7C, R1=0006, R2=0008, N=0, Z=0, V=0 и C=0. Извршити 9 сукцесивних наредби и за сваку наредбу одредити следеће: у фази читања инструкције меморијске адресе са којих је прочитана инструкција, садржај регистра IR, инструкцију која је прочитана и нови садржај регистра PC, у фази одређивања адресе операнда и читања операнда меморијске адресе са којих је прочитана адреса операнда, меморијске адресе са којих је прочитан операнд, вредност операнда и нови садржај регистра опште намене који су у овој фази промењени, у фази извршавања меморијске адресе којима се у овој фази приступа, садржај акумулатора A и индикатора N, Z, V и C након извршавања инструкције и нови садржај регистра и меморијских локација који су у овој фази промењени. Резултате представити у форми једне или више табела које садрже наведене колоне.

РЕШЕЊЕ

У овом задатку ће детаљније бити објашњена инструкција скока на срачунату адресу (JADR) и релативно адресирање са померајем, остале инструкције и начини адресирања су објашњени у предходним задацима.

Наредба 7 : Почетне вредности регистара и индикатора су: PC=100F, SP=4000, A=FF, R1=0006, R2=0008, N=1, Z=0, V=0 и C=1.

Фаза читања инструкције:

Чита се први бајт инструкције са адресе 100Fh. Вредност учитаног првог бајта инструкције је ADh, односно 10101100b (бинарно), бити 7..4 имају вредност 10101 b што значи да се ради о адресној инструкцији JADR, бити 2..0 имају вредност 100 b што значи да се ради о PC релативном са померајем начину адресирања, па је потребно прочитати још један бајт инструкције. Вредност регистра PC се променила и сада износи 1011h.

Фаза формирање адресе и читање операнда:

Пошто се овде ради о PC релативном са померајем начину адресирања, адреса операнда се добија тако што се на садржај регистра PC дода 8-битни померај из другог бајта инструкцијског регистра. Пре додавања померај се проширује како би се добила 16-битна вредност. Као адреса операнда добијена је вредност 1003h. Пошто је у питању инструкција JADR након формирања адресе прелази се на фазу извршавања операција.

Фаза извршавања операција:

Код фазе извршавања операције JADR адреса операнда формирана у предходној фази се уписује у регистар PC и на тај начин се обезбеђује скок на срачунату адресу 1005h. Садржаји регистара опште намене, регистра A и индикатора остају непромењени.

Почетне вредности регистара и индикатора: PC=1000, SP=4000, A=7C, R1=0006, R2=0008, N=0, Z=0, V=0 и C=0

Фаза читања инструкције:

Рб инст.	Адресе са којих је прочитана инструкција	IR _{23..16} (ex)	IR _{15..8} (ex)	IR _{7..0} (ex)	Прочитана инструкција	Садржај промењених регистара
1.	1000, 1001, 1002	86	00	12	LD 0012	PC=1003
2.	1003, 1004	94	01	-	ADD #01	PC=1005
3.	1005, 1006	40	0A	-	BZ (PC)0A	PC=1007
4.	1007, 1008, 1009	A6	00	12	LSR 0012	PC=100A
5.	100A, 100B	9C	FF	-	XOR #FF	PC=100C
6.	100C, 100D, 100E	8E	00	12	ST 0012	PC=100F
7.	100F, 1010	AD	F2	-	JADR (PC)F2	PC=1011
8.	1003, 1004	94	01	-	ADD #01	PC=1005
9.	1005, 1006	40	0A	-	BZ (PC)0A	PC=1007

Фаза одређивања адресе операнда и читање операнда:

Рб инст.	Адресе са којих је прочитана адреса операнда	Адресе са којих је прочитан операнд	Операнд	Садржај промењених регистара
----------	--	-------------------------------------	---------	------------------------------

1.	-	12	01	-
2.	-	-	01	-
3.	-	-	-	-
4.	-	12	01	-
5.	-	-	FF	-
6.	-	-	-	-
7.	-	-	-	-
8.	-	-	01	-
9.	-	-	-	-

Фаза извршавања:

РБ инст.	Адресе којима се приступа у фази извршавања	A(ex)	N	Z	V	C	Садржај промењених регистра и меморијских локација
1.	-	01	0	0	0	0	-
2.	-	02	0	0	0	0	-
3.	-	02	0	0	0	0	-
4.	-	00	0	1	0	1	-
5.	-	FF	1	0	0	1	-
6.	12	FF	1	0	0	1	mem[12]=FF
7.	-	FF	1	0	0	1	PC=1003
8.	-	00	0	1	0	1	-
9.	-	00	0	1	0	1	PC=1011

4 ЗАДАТАК 4

Посматра се део рачунара који чине меморија и процесор.

Меморија је капацитета 2^{16} бајтова. Ширина меморијске речи је 1 бајт.

Процесор је са једноадресним форматом инструкција. Подаци су целобројне величине са знаком дужине 1 бајт.

У процесору постоји програмски бројач PC дужине 2 бајта, адресни регистар меморије MAR дужине 2 бајта, прихватни регистар податка меморије MBR дужине 1 бајт, прихватни регистар инструкције IR дужине 3 бајта, акумулатор А дужине 1 бајт, помоћни регистар В дужине 2 бајта, регистар податка DR дужине 1 бајт, адресни регистар AR дужине 2 бајта, базни регистар BR дужине 2 бајта, индексни регистар XR дужине 2 бајта, програмска статусна реч PSW дужине 1 бајт, указивач на врх стека SP дужине 2 бајта, регистар броја улаза у табелу са адресама прекидних рутина BRU дужине 2 бита и указивач на табелу са адресама прекидних рутина IVTP дужине 2 бајта. Инструкције су дужине 1 или 3 бајта.

Битови 7 до 3 првог бајта инструкције су 00000 за све инструкције скока. Бит 2 првог бајта инструкције има вредност 0 за инструкције условног скока и 1 за инструкције безусловног скока. Инструкција скока је инструкција условног скока уколико је резултат није нула (BNZ). Битовима 1 и 0 првог бајта инструкција специфицира се код операције за инструкције условног скока. На основу тога је за инструкцију BNZ усвојен код операције 00. Инструкција BNZ се реализује као релативни скок у односу на текућу вредност програмског бројача PC, а померај је 8 битна целобројна величина са знаком дата 2. бајтом инструкције. Дужина инструкција је 2 бајта. Инструкције безусловног скока су инструкција безусловног скока (JMP) и инструкција скока на потпрограм (JSR). Битовима 1 и 0 првог бајта инструкција специфицира се код операције за инструкција безусловног скока. На основу тога је за инструкције JMP и JSR усвојени кодови операција 00 и 01, респективно. Инструкције JMP и JSR се реализују као апсолутни скокови, а адреса скока је дата 2. и 3. бајтом инструкције, при чему је млађи бајт адресе скока дат другим бајтом инструкције а старији бајт адресе скока трећим бајтом инструкције. Дужина инструкција је 3 бајта.

Битови 7 до 3 првог бајта инструкције су 11111 за безадресне инструкције. Безадресне инструкције су инструкције повратка из потпрограма (RTS), повратка из прекидне рутине (RTI), стављања садржаја акумулатора на стек (PUSH) и скидања садржаја са стека у акумулатор (POP). Битовима 2 до 0 првог бајта инструкција специфицира се код операције за безадресне инструкције. На основу тога су за инструкције RTS, RTI, PUSH и POP усвојени кодови операција 000, 001, 010 и 011, респективно. Дужина инструкција је 1 бајт.

Битови 7 до 3 првог бајта инструкције у опсегу вредности 00001 до 11110 специфицирају код операције за адресне инструкције. Адресне инструкције су инструкције преноса у акумулатор (LD), инструкција преноса из акумулатора (ST), аритметичка инструкција одузимања (SUB), логичка инструкција комплементирања (NOT), инструкција логичког померања улево за једно место (LSL) и инструкција безусловног скока на срачунату адресу (JADR). У инструкцији ST није дозвољено непосредно адресирање, у инструкцији JADR није дозвољено регистарско директно и непосредно адресирање, па уколико се јаве ова адресирања у овим инструкцијама, инструкције треба да буду без дејства, а инструкција LSL резултат померања смешта у

регистар А. Битовима 6 до 3 првог бајта инструкција специфицира се код операције. На основу тога су за инструкције LD, ST, SUB, NOT, LSL и JADR усвојени кодови операција 00001, 00010, 00011, 00100, 00101 и 00110 респективно. Дужина инструкција је 1, 2 или 3 бајта и зависи од специфицираног начина адресирања.

За адресне инструкције се битовима 2, 1 и 0 првог бајта инструкције специфицира начин адресирања и то на следећи начин: 000-регистарско директно адресирање, 001-регистарско индиректно адресирање, 010-PC релативно са померајем адресирање, 011-непосредно адресирање, 100-меморијско директно адресирање, 101-базно адресирање са померајем, 110-индексно адресирање са померајем и 111-базно индексно адресирање са померајем. Код регистарског директног адресирања имплицитно се користи регистар податка DR_{7...0}. Дужина инструкције је један бајт. Код регистарског индиректног адресирања имплицитно се користи адресни регистар AR_{15...0}. Дужина инструкције је један бајт. Код PC релативног са померајем адресирања други бајт инструкције садржи 8 битни померај који је дат као целобројна величина са знаком. Дужина инструкције је два бајта. Код непосредног адресирања други бајт инструкције садржи 8 битни податак. Дужина инструкције је два бајта. Код меморијског директног адресирања други и трећи бајт инструкције садрже адресу меморијске локације, при чему је млађи бајт адресе дат другим а старији бајт адресе трећим бајтом инструкције. Дужина инструкције је три бајта. Код базног адресирања са померајем имплицитно се користи базни регистар BR_{15...0}, док други бајт инструкције садржи 8 битни померај који је дат као целобројна величина са знаком. Дужина инструкције је два бајта. Код индексног адресирања са померајем имплицитно се користи индексни регистар XR_{15...0}, док други бајт инструкције садржи 8 битни померај који је дат као целобројна величина са знаком. Дужина инструкције је два бајта. Код базно индексног адресирања са померајем имплицитно се користе регистри BR_{15...0} и XR_{15...0}, а други бајт инструкције садржи 8 битни померај који је дат као целобројна величина са знаком. Дужина инструкција је 2 бајта.

Стек расте према вишим меморијским локацијама, а регистар SP указује на прву слободну меморијску локацију. На индикаторе у програмској статусној речи утичу следеће инструкције: LD на N и Z, SUB на N, Z, V и C, NOT на N и Z и LSL на N, Z и C. Индикатори на које инструкција не утиче остају непромењени.

Садржај дела меморије је:

ЛОКАЦИЈА:	00	01	02	03	04	05	06	07	08	09
САДРЖАЈ:	00	88	01	00	00	07	00	7F	4C	B8
ЛОКАЦИЈА:	1000	1001	1002	1003	1004	1005	1006	1007	1008	1009
САДРЖАЈ:	FA	0D	FC	19	10	20	17	08	FB	12

Почетне вредности регистра и индикатора су: PC=1000, SP=06, BR=05, AR=07, XR=02, A=47, N=0, Z=0, V=0 и C=0. Извршити 7 сукцесивних наредби и за сваку наредбу одредити следеће: у фази читања инструкције меморијске адресе са којих је прочитана инструкција, садржај регистра IR, инструкцију која је прочитана и нови садржај регистра PC, у фази одређивања адресе операнда и читања операнда меморијске адресе са којих је прочитана адреса операнда, меморијске адресе са којих је прочитан операнд, вредност операнда и нови садржај регистра опште намене који су у овој фази промењени, у фази извршавања меморијске адресе којима се у овој фази приступа, садржај акумулатора А и индикатора N, Z, V и C након извршавања инструкције и нови садржај регистра и меморијских локација који су у овој фази

промењени. Резултате представити у форми једне или више табела које садрже наведене колоне.

РЕШЕЊЕ

У овом задатку ће детаљније бити објашњене инструкције стављања садржаја акумулатора на стек (PUSH) и скидања садржаја са стека у акумулатор (POP), као и базно-индексно адресирање са померајем.

Наредба 1: Почетне вредности регистара и индикатора су: PC=1000, SP=0006, BR=0005, AR=0007, XR=0002, A=47, N=0, Z=0, V=0 и C=0.

Фаза читања инструкције:

Чита се први бајт инструкције са адресе 1000h. Вредност учитаног првог бајта инструкције је FAh, односно 11111010b (бинарно), што значи да се ради о безадресној PUSH. Дужина инструкције је 1 бајт. Овим се завршава фаза читања инструкције. Вредност регистра PC се променила и сада износи 1001h.

Фаза формирање адресе и читање операнда:

Пошто се ради о безадресној инструкцији након фазе читања инструкције прелази се на фазу извршавања.

Фаза извршавање операција:

Код фазе извршења операције PUSH на стек се уписује садржај регистра А. Пошто је SP = 0006h и SP указује на прву слободну меморијску локацију, на адресу 0006h ће се уписати 47h. Пошто стек расте према вишим меморијским локацијама након уписа SP се инкрементира и нови садржај регистра SP је 0007h. Садржаји регистара опште намене, регистра А и индикатора остају непромењени.

Наредба 6: Почетне вредности регистара и индикатора су: PC=1006, SP=0007, BR=0005, AR=0007, XR=0002, A=F6, N=0, Z=0, V=0 и C=0.

Фаза читања инструкције:

Чита се први бајт инструкције са адресе 1006h. Вредност учитаног првог бајта инструкције је 17h, бити 7..3 имају бинарно вредност 00010b, што значи да се ради о адресној инструкцији ST, а бити 2..0 имају бинарно вредност 111b, што значи да се ради о базно индексном адресирању са померајем. Чита се други бајт инструкције који представља 8-битни померај. Вредност регистра PC се увећала за 2 и сада износи 1008h.

Фаза формирање адресе и читање операнда:

Пошто се ради о базно индексном адресирању са померајем адреса операнда добија се као збир садржаја регистара BR, XR и 8-битног помераја који се налази у другом бајту инструкцијског регистра. Померај је пре сабирања проширен како би се добила 16-битна вредност. Као адреса операнда добија се 000Fh. Пошто је у питању инструкција ST након формирања адресе прелази се на фазу извршавања операција.

Фаза извршавање операција:

Код фазе извршавања операције ST и базно индексном са померајем начину адресирања у меморији на добијену адресу операнда се уписује садржај регистра А, односно на меморијску локацију 000Fh биће уписана вредност F6h. Вредности одговарајућих индикатора остају непромењене.

Наредба 7: Почетне вредности регистра и индикатора су: PC=1008, SP=0007, BR=0005, AR=0007, XR=0002, A=F6, N=0, Z=0, V=0 и C=0.

Фаза читања инструкције:

Чита се први бајт инструкције са адресе 1008h. Вредност учитаног првог бајта инструкције је FBh, односно 11111011b (бинарно), што значи да се ради о безадресној POP. Дужина инструкције је 1 бајт. Овим се завршава фаза читања инструкције. Вредност регистра PC се променила и сада износи 1009h.

Фаза формирање адресе и читање операнда:

Пошто се ради о безадресној инструкцији након фазе читања инструкције прелази се на фазу извршавања.

Фаза извршавања операција:

Код фазе извршења операције POP са стека се скида један бајт и уписује у регистар А. Пошто је SP = 0007h и стек расте према вишим меморијским локацијама, а SP указује на прву слободну меморијску локацију садржај регистра SP ће се прво декрементирати и са тако добијене адресе 0006h прочитати бајт са вредношћу 47h који ће бити уписан у регистар А. Нови садржај регистра SP је 0006h. Садржаји регистра опште намене, регистра А и индикатора остају непромењени.

Почетне вредности регистра и индикатора: PC=1000, SP=0006, BR=0005, AR=0007, XR=0002, A=47, N=1, Z=0, V=1 и C=1

Фаза читања инструкције:

Рб инст.	Адресе са којих је прочитана инструкција	IR _{23..16}	IR _{15..8}	IR _{7..0}	Прочитана инструкција	Садржај промењених регистра
1.	1000	FA	-	-	PUSH	PC=1002
2.	1001, 1002	0D	FC	-	LD(BR)FC	PC=1003
3.	1003	19	-	-	SUB(AR)	PC=1005
4.	1004	10	-	-	ST DR	PC=1005
5.	1005	20	-	-	NOT DR	PC=1006
6.	1006, 1007	17	08	-	ST(BR,XR)08	PC=1008
7.	1008	FB	-	-	POP	PC=1009

Фаза одређивања адресе операнда и читање операнда:

Рб инст.	Адресе са којих је прочитана адреса операнда	Адресе са којих је прочитан операнд	Операнд	Садржај промењених регистра
1.	-	-	-	-
2.	-	0001	88	-
3.	-	0007	7F	-
4.	-	-	-	-
5.	-	-	09	-
6.	-	-	-	-
7.	-	-	-	-

Фаза извршавања:

Рб инст.	Адресе којима се приступа у фази извршавања	A	N	Z	V	C	Садржај промењених регистара и меморијских локација
1.	0006	47	0	0	0	0	SP= 0007 mem[6]=47
2.	-	88	1	0	0	0	-
3.	-	09	0	0	1	1	-
4.	-	09	0	0	1	1	DR=09
5.	-	F6	1	0	1	1	-
6.	000F	F6	1	0	1	1	mem[000F]=F6
7.	0006	47	1	0	1	1	SP= 0006

5 ЗАДАТАК 5

Посматра се део рачунара који чине меморија и процесор.

Меморија је капацитета 2^{16} бајтова. Ширина меморијске речи је један бајт.

Процесор је са једноадресним форматом инструкција. Подаци су целобројне величине са знаком дужине два бајта. Подаци у меморији заузимају две суседне меморијске локације, при чему се млађи бајт налази на нижој а старији бајт на вишој адреси.

У процесору постоји програмски бројач PC дужине два бајта, адресни регистар меморије MAR дужине два бајта, прихватни регистар податка меморије MBR дужине један бајт, прихватни регистар инструкције IR дужине три бајта, акумулатор А дужине два бајта, помоћни регистар В дужине два бајта, регистри опште намене R[0], R[1], R[2] и R[3] дужине два бајта, програмска статусна реч PSW дужине један бајт, указивач на врх стека SP дужине два бајта, регистар броја улаза у табелу са адресама прекидних рутина BRU дужине 2 бита и указивач на табелу са адресама прекидних рутина IVTP дужине два бајта. Инструкције су дужине један, два или три бајта.

Бит 7 првог бајта инструкције има вредност 0 за безадресне инструкције и инструкције скока, док бит 6 првог бајта инструкције има вредност 0 за безадресне инструкције и вредност 1 за инструкције скока. Безадресне инструкције су инструкција повратка из потпрограма (RTS), инструкција повратка из прекидне рутине (RTI), инструкција стављања садржаја акумулатора на стек (PUSH) и инструкција скидања садржаја са стека у акумулатор (POP). Битовима 5 до 0 првог бајта инструкција специфицира се код операције за безадресне инструкције. На основу тога су за инструкције RTS, RTI, PUSH и POP усвојени кодови операција 000000, 000001, 000010 и 000011, респективно. Дужина инструкција је један бајт. Бит 5 првог бајта инструкције има вредност 0 за инструкције условног скока и 1 за инструкције безусловног скока. Инструкција условног скока је инструкција условног скока уколико је резултат нула (BZ). Битовима 4 до 0 првог бајта инструкција специфицира се код операције за инструкције условног скока. На основу тога је за инструкцију BZ усвојен код операције 00000. Инструкција BZ се реализује као релативни скок у односу на текућу вредност програмског бројача PC, а померај је 8 битна целобројна величина са знаком дата другим бајтом инструкције. Дужина инструкције је два бајта. Инструкције безусловног скока су инструкција безусловног скока (JMP) и инструкција скока на потпрограм (JSR). Битовима 4 до 0 првог бајта инструкција специфицира се код операције за инструкције безусловног скока. На основу тога су за инструкције JMP и JSR усвојени кодови операција 00000 и 00001, респективно. Инструкције JMP и JSR се реализују као апсолутни скокови, а адреса скока је дата другим и трећим бајтом инструкције, при чему је млађи бајт адресе скока дат другим бајтом инструкције а старији бајт адресе скока трећим бајтом инструкције. Дужина инструкција је три бајта.

Бит 7 првог бајта инструкције има вредност 1 за адресне инструкције. Адресне инструкције су инструкција преноса у акумулатор (LD), инструкција преноса из акумулатора (ST), аритметичка инструкција сабирања (ADD), логичка инструкција ексклузивно ИЛИ (XOR), инструкција логичког померања удесно за једно место (LSR) и инструкција безусловног скока на срачунату адресу (JADR). У инструкцији ST није дозвољено непосредно адресирање, у инструкцији JADR није дозвољено регистарско директно и непосредно адресирање, па уколико се јаве ова адресирања у овим

инструкцијама, инструкције треба да буду без дејства, а инструкција LSR резултат померања смешта у регистар А. Битовима 6 до 3 првог бајта инструкција специфицира се код операције. На основу тога су за инструкције LD, ST, ADD, XOR, LSR и JADR усвојени кодови операција 0000, 0001, 0010, 0011, 0100 и 0101, респективно. Дужина инструкција је један, два или три бајта и зависи од специфицираног начина адресирања.

За адресне инструкције се битовима 2, 1 и 0 првог бајта инструкције специфицира начин адресирања и регистар опште намене уколико се користи у задатом начину адресирања. Уколико бит 2 има вредност 0, ради се о регистарском директном адресирању код кога се користи један од регистара опште намене R[0], R[1], R[2] и R[3] специфициран вредностима 00, 01, 10 и 11 битова 1 и 0. Дужина инструкције је један бајт. Уколико бит 2 има вредност 1, ради се о непосредном, РС релативном са померајем, меморијском директном или меморијском индиректном адресирању специфицираном вредностима 00, 01, 10 и 11 битова 1 и 0. Код непосредног адресирања други и трећи бајт инструкције садрже 16 битни податак, при чему је млађи бајт податка дат другим а старији бајт податка трећим бајтом инструкције. Дужина инструкције је три бајта. Код РС релативног са померајем адресирања други бајт инструкције садржи 8 битни померај који је дат као целобројна величина са знаком. Дужина инструкције је два бајта. Код меморијског директног и меморијског индиректног адресирања други и трећи бајт инструкције садрже адресу меморијске локације, при чему је млађи бајт адресе дат другим а старији бајт адресе трећим бајтом инструкције. Дужина инструкције је три бајта.

Стек расте према нижим меморијским локацијама, а регистар SP указује на задњу заузету меморијску локацију. На индикаторе у програмској статусној речи утичу следеће инструкције: LD и ST на N и Z, ADD на N, Z, V и C, XOR на N и Z и LSR на N, Z и C. Индикатори на које инструкција не утиче остају непромењени.

Садржај дела меморије је:

ЛОКАЦИЈА:	00	01	02	03	04	05	06	07	08	09
САДРЖАЈ:	01	00	02	00	00	15	FF	FF	01	00
ЛОКАЦИЈА:	0A	0B	0C	0D	0E	0F	10	11	12	13
САДРЖАЈ:	10	00	00	CC	15	23	33	47	AB	D6
ЛОКАЦИЈА:	1000	1001	1002	1003	1004	1005	1006	1007	1008	1009
САДРЖАЈ:	A1	89	82	94	01	00	8A	40	F7	81
ЛОКАЦИЈА:	100A	100B	100C	100D	100E	100F	1010	1011	1012	1013
САДРЖАЈ:	9F	08	00	82	83	90	A1	89	82	00

Почетне вредности регистара и индикатора су: PC=1000, A=12FF, R1=8765, R2=FFF1, N=0, Z=0, V=0 и C=0. Извршити 8 сукцесивних наредби и за сваку наредбу одредити следеће: у фази читања инструкције меморијске адресе са којих је прочитана инструкција, садржај регистра IR, инструкцију која је прочитана и нови садржај регистра PC, у фази одређивања адресе операнда и читања операнда меморијске адресе са којих је прочитана адреса операнда, меморијске адресе са којих је прочитан операнд, вредност операнда и нови садржај регистара опште намене који су у овој фази промењени, у фази извршавања меморијске адресе којима се у овој фази приступа, садржај акумулатора А и индикатора N, Z, V и C након извршавања инструкције и нови садржај регистара и меморијских локација који су у овој фази промењени. Резултате представити у форми једне или више табела које садрже наведене колоне.

РЕШЕЊЕ

Почетне вредности регистра и индикатора: PC=1000, A=12FF, R1=8765, R2=FFF1, N=0, Z=0, V=0 и C=0

Фаза читања инструкције:

Рб инст.	Адресе са којих је прочитана инструкција	IR _{23..16}	IR _{15..8}	IR _{7..0}	Прочитана инструкција	Садржај промењених регистра
1.	1000	A1	-	-	LSR R1	PC=1001
2.	1001	89	-	-	ST R1	PC=1002
3.	1002	82	-	-	LD R2	PC=1003
4.	1003, 1004, 1005	94	01	00	ADD #0001	PC=1006
5.	1006	8A	-	-	ST R2	PC=1007
6.	1007, 1008	40	F7	-	BZ (PC)F7	PC=1009
7.	1009	81	-	-	LD R1	PC=100A
8.	100A, 100B, 100C	9F	80	00	XOR (0008)	PC=100D

Фаза одређивања адресе операнда и читање операнда:

Рб инст.	Адресе са којих је прочитана адреса операнда	Адресе са којих је прочитан операнд	Операнд	Садржај промењених регистра
1.	-	-	8765	-
2.	-	-	-	-
3.	-	-	FFF1	-
4.	-	-	0001	-
5.	-	-	-	-
6.	-	-	-	-
7.	-	-	43B2	-
8.	0008, 0009	0001, 0002	0200	-

Фаза извршавања:

Рб инст.	Адресе којима се приступа у фази извршавања	A	N	Z	V	C	Садржај промењених регистра и меморијских локација
1.	-	43B2	0	0	0	1	-
2.	-	43B2	0	0	0	1	R1=43B2
3.	-	FFF1	1	0	0	1	-
4.	-	FFF2	1	0	0	0	-
5.	-	FFF2	1	0	0	0	R2=FFF2
6.	-	FFF2	1	0	0	0	-
7.	-	43B2	0	0	0	0	-
8.	-	41B2	0	0	0	0	-

6 LITERATURA

1. B. Lazić, *Logičko projektovanje računara*, Nauka—Elektrotehnički fakultet, Beograd, 1994.
2. D. Živković, M. Popović, *Impulsna i digitalna elektronika*, Nauka—Elektrotehnički fakultet, Beograd, 1992.
3. J. Djordjevic, A. Milenkovic, N. Grbanovic, “*An Integrated Educational Environment for Teaching Computer Architecture and Organisation*,” IEEE MICRO, May 2000.pp. 66-74.
4. J. Djordjevic, M. R. Barbacci, B. osler, *A PMS Level Notation for the Description and Simulation of Digital Systems*, The Computer Journal, Vol. 28, No. 4, pp. 357-365, 1985.
5. S. Miladinović, J. Đorđević, A. Milenković, *Programski sistem za grafički opis i simulaciju digitalnih sistema*, Zbornik radova ETRAN 1997, Zlatibor, Jugoslavija, Jun 1997.
6. N. Grbanovic, J. Djordjevic, B. Nikolić, *The Software Package for an Educational Computer System*, International Journal on Electrical Engineering Education, Vol. 40, No. 4, Oct 2003, pp. 270-284.
7. J. Djordjevic, A. Milenkovic, I. Todorovic, D. Marinov, “*CALKAS: A Computer Architecture Learning and Knowledge Assessment System*,” IEEE TC Computer Architecture Newsletter, March 1999.
8. J. Đorđević, *Priručnik iz arhitekture računara*, Elektrotehnički fakultet, Beograd, 1997.
9. J. Đorđević, *Priručnik iz arhitekture i organizacije računara*, Elektrotehnički fakultet, Beograd, 1997.
10. J. Đorđević, *Arhitektura računara, Edukacioni računarski sistem, Arhitektura i organizacija računarskog sistema*, Elektrotehnički fakultet, Beograd, 2002.
11. J. Đorđević, N. Grbanović, B. Nikolić, Z. Radivojević, *Arhitektura računara, Edukacioni računarski sistem, Priručnik za simulaciju sa zadacima*, Elektrotehnički fakultet, Beograd, 2004.
12. J. Djordjevic, B. Nikolic, A. Milenkovic, “*Flexible Web-based Educational System for Teaching Computer Architecture and Organization*,” IEEE, Transactions on Education, Vol. 48, No. 2, 2005.
13. J. Djordjevic, B. Nikolic, M. Mitrovic, “*A Memory System for Education*,” Computer Journal, (to appear)