



Архитектура рачунара
Колоквијум

1. (8) Окружење за тражење грешака (*debugger*) има могућност да учитани да се програм извршава инструкцију по инструкцију (*single step*) и да извршава дати програм док се не дође до обележене инструкције (*breakpoint*). На процесору из задатка 3 навести шта је све потребно софтверски урадити са неким учитаним програмом како би се омогућило заустављање учитаног програма и праћење стања процесора:

а) након сваке инструкције.

б) непосредно пред почетак обележене инструкције. На који начин се инструкција облежава?

Претпоставити да у време рада учитаног програма неће долазити захтеви за спољашње прекиде. Одговор дати по ставкама.

2. (7) Посматра се систем који се састоји из процесора, контролера за директни приступ меморији (DMA) и меморије повезаних магистралом у коме процесор управља коришћењем магистрале. Навести сигнале које DMA и процесор размењују у ситуацијама када DMA жели да користи магистралу. Навести по ком редоследу и објаснити које све сигнале размењују DMA контролер и процесор приликом пребацивања једног податка из блока података из улазне периферије у неки део меморије.

Редослед	Линије	Значење	Ко поставља

3. (25) Адресни простор процесора је величине 128KB, адресибилна јединица је 16 битна реч. Процесор је једноадресни са раздвојеним меморијским и У/И адресним простором, механизам прекида је векторисан, табела прекидних рутина почиње од адресе на коју указује регистар IVTP, а регистар IVTP има вредност 1000h.

Процесор има три улазне линије $IRQM_0$, $IRQM_1$ и $IRQM_2$ за спољашње маскирајуће прекиде и једну улазну линију $IRQN$ за спољашње немаскирајуће прекиде на које су везане периферије PER_0 , PER_1 , PER_2 и PER_3 , респективно. Адресе 16 битних регистара контролера периферија PER_0 , PER_1 , PER_2 и PER_3 у којима се чувају бројеви улаза у IV табелу су 100h, 200h, 300h и 400h, респективно. Придружени бројеви улаза у табели прекидних рутина за периферије PER_0 , PER_1 , PER_2 и PER_3 су 0, 1, 2 и 3, док се захтеви памте у флип-флопвима PRM_0 , PRM_1 , PRM_2 и PRN . Од спољашњих маскирајућих највиши приоритет има захтев који долази по линији $IRQM_2$, затим по линији $IRQM_1$, а најнижи приоритет има захтев по линији $IRQM_0$. Процесор реагује и на прекиде због задатог режима рада прекид после сваке инструкције – ако је бит Т регистра PSW постављен на вредност 1 за који је фиксно одређен улаз 5 IV табеле, као и услед извршавања инструкције INS - захтев се чува у флип-флопу PRINS. У регистру PSW редом од нижих ка вишим битовима се налази одговарајући број L бита, па затим битови I и T. Регистар PSW је ширине 16 бита. Прихватају се само прекиди вишег приоритета. Инструкције INTE, INTD, TRPE, TRPD и RTI не реагују на прекиде. У кораку за обраду прекида на стек се хардверски стављају PSW и PC, тим редом. Стек расте према вишим локацијама, а SP указује на последњу заузету локацију и има вредност 8000h. У процесору не постоји регистар маске IMR, као ни регистри опште намене.

На слици 1, дат је део кода који је учитан у оперативну меморију рачунара. Инструкција на адреси 2000h означена је као 1. (прва) по редоследу извршавања, а свака следећа инструкција која се извршава означена је следећим редним бројем. На слици 2, дати су тренуци пристизања спољашњих захтева за прекид.

а) (15) Написати секвенцу адреса наредби које се редом извршавају почев од адресе 2000h. На почетку бит I регистра PSW је постављен на 0, бит Т регистра PSW је постављен на 1, док су сви остали битови регистра PSW постављени на 0. Резултат дати након фазе извршења инструкције и уколико је у фази опслуживања прекида прихваћен прекид и након фазе опслуживања прекида. Табелу приказати до завршене инструкције која се налази на адреси 2006h. При цртању стања стека, потребно је назначити адресу сваке меморијске локације, као и на коју адресу указује регистар SP.

б) (10) Под претпоставком да се неће дешавати ни један прекид осим прекида због задатог режима рада прекид после сваке инструкције, преправити његову прекидну рутину која ће омогућити да се броји колико се безадресних инструкција које реагују на прекиде извршило у оквиру главног програма. Број таквих инструкција чувати на локацији 500h чија је почетна вредност 0h. Главни програм почиње од адресе 2000h и та вредност је сачувана у меморији на локацији 600h. Безадресне инструкције заузимају једну адресибилну јединицу, а адресне инструкције и инструкције скока заузимају две адресибилне јединице. На располагању је меморијска локација 700h. Водити рачуна да прекидна рутина не утиче на вредност акумулатора главног програма. Решење треба приказати у датој табели навођењем адресе и инструкције која ће се налазити на тој адреси.

Напомене: На колоквијуму нису дозвољена никаква помоћна средства, ни калкулатори, ни литература. Колоквијум траје 90 минута. **Коначно решење задатка 3, попунити искључиво на формулару.**

Презиме и име студента	Индекс (гггг/бббб)	Потпис дежурног


Слика 2 - пристигли захтеви

<u>Адреса</u> <u>Наредба</u>	<u>Адреса</u> <u>Наредба</u>	<u>Адреса</u> <u>Наредба</u>	<u>Адреса</u> <u>Садржај</u>	Редни број инструкције	Линија захтева
2000h INTE	3000h ADD #5h	5000h INC	1000h 6000h	2	IRQN, IRQM ₂
2001h LD #6h	3002h INTE	5001h RTI	1001h 2000h		
2003h INS #5h	3003h DEC	...	1002h 4000h	5	IRQN
2005h DEC	3004h RTI	6000h INC	1003h 3000h		
2006h INTD	...	6001h RTI	1004h 6000h	8	IRQM ₀
2007h ...	4000h OR #1h		1005h 5000h		
	4002h RTI		1006h 4000h		

[illegible]

Изглед стека:

Ситуација 1

SP  8000h

Ситуација 2	
	8000h
I=1 T=1 L=00	8001h
SP 2003	8002h

Ситуација 3		
SP	I=1 T=1 L=00	8000h
	2003	8001h
	I=1 T=0 L=00	8002h
	3004	8003h

Ситуација 4		
SP		8000h
	I=1 T=1 L=00	8001h
	2003	8002h
	I=1 T=0 L=00	8003h
	3004	8004h
	I=1 T=0 L=00	8005h
	3004	8006h

	Ситуација 5	
		8000h
	I=1 T=1 L=00	8001h
SP	2005	8002h

Ситуација 6		
		8000h
	I=1 T=1 L=00	8001h
SP	2006	8002h

6)

[illegible]