



Архитектура рачунара
- јулски испитни рок -

1. (5) У посматраном рачунарском систему процесор има један пар линија по којима улазно/излазни уређаји могу процесору да шаљу захтеве за прекид и од процесора добијају сигнале потврда. У датом систему има 4 улазно/излазних уређаја (U0, U1, U2 и U3, при чему уређај са већим индексом има већи приоритет) које треба некако повезати помоћу тог пара линија на процесор користећи посебан уређај који се назива контролер прекида тако да се омогући за сваки улазно/излазни уређај скок на одговарајућу прекидну рутину векторисаним механизмом прекида.

а) Нацртати како та 4 улазно/излазна уређаја треба повезати на процесор користећи контролер прекида и пар линија.

б) Написати делове програма који је потребно поставити на почетку и крају прекидне рутине уређаја U1 који дозвољава прекид уређаја већег приоритета, а забрањује прекид уређаја мањег или једнаког приоритета.

2. (5) Написати оптималну секвенцу инструкција неопходних за срачунавање израза:

```
int* prt;
...
while(*ptr){
    if (*ptr == '.') break;
    ptr++;
}
...
```

На располагању је процесор код кога аритметичке, логичке и померачке инструкције имају формат: OC reg, reg/imm где је OC код операције, одредишни/први операнд мора бити у регистру (reg), док други може бити или у регистру или дат непосредно (reg/imm). Инструкција LOAD има формат: LOAD reg, mem/imm где је првим операндом дат одредишни регистар (reg), а другим извориште (негде у меморији или непосредна величина). Инструкција STORE има формат: STORE reg, mem где је првим операндом дат изворишни регистар (reg), а другим одредиште у меморији. prt је глобална променљива које одговара симболичкој ознаци адресе меморијске локације у којој се налази операнд. На располагању стоји 8 регистара опште намене чији је садржај дозвољено мењати. Претпоставити да су сви подаци и адресе исте дужине која је једнака адресибилној јединици.

3. (5) Написати оптималну секвенцу инструкција која одговара следећој стандардној библиотечкој C функцији која враћа адресу првог појављивања карактера character унутар низа карактера str. Уколико се дати карактер не пронађе враћа null вредност:

```
char* strchr (char* str, int character);
```

Формати инструкција и података су као у задатку 2. На располагању стоје и сложене инструкције.

4. (15) У рачунарском систему се налази једноадресни процесор, меморија и периферије PER0 и PER1 са придруженим контролером са директним приступом меморији DMA. Све компоненте рачунара су повезане системском магистралом са 16 битном адресном и 16 битном магистралом података. Адресирање је на нивоу 16 битних речи. Улазно-излазни адресни простор и меморијски адресни простор су раздвојени. Адресе релевантних регистара су:

PER0_CONTROL	FF00h	DMA_PER1_CONTROL	FF20h
PER0_STATUS	FF01h	DMA_PER1_STATUS	FF21h
PER0_DATA	FF02h	DMA_PER1_DATA	FF22h
PER1_CONTROL	FF10h	DMA_PER1_ADDR	FF23h
PER1_STATUS	FF11h	DMA_PER1_COUNT	FF24h
PER1_DATA	FF12h		

У управљачким регистрима бит 15 је *Start* којим се дозвољава почетак операције, бит 0 одређују тип преноса података (1 - улаз (*input*), 0 – излаз (*output*)), бит 1 је *Enable* којим се дозвољава прекид, а у статусним регистрима бит 0 је *Ready* који сигнализира спремност контролера периферије. Бит 2 управљачког регистра DMA контролера задаје режим рада (0-блоковски (*burst*), 1-циклус по циклус (*cycle stealing*)).

Написати главни програм, потпрограм `sendBuffer` и одговарајућу прекидну рутину којима се обавља следећи пренос. Периферија PER0 шаље квадратну матрицу по редовима димензије NxN где је N дата константа која је већа од 1. Потребно је да се периферији PER1 проследе елементи матрице који се налазе испод главне дијагонале. Остали подаци матрице се нигде другде неће користити. За прихватање и прослеђивање одговарајућих елемената треба користити бафер. Бафер почиње на адреси `BUFFER` и величине је `SIZE`. За прослеђивање одговарајућих елемената матрице користити потпрограм `void sendBuffer(int* buffer, int cnt)`. Потпрограм `sendBuffer` је синхрона (блокирајућа) која шаље податке из бафера на периферију PER1. Параметар `buffer` представља почетну адресу бафера, а `cnt` број елемената у баферу. Аргументи потпрограма `sendBuffer` се прослеђују путем стека у редоследу са десна на лево.

Примање података са периферије PER0 реализовати испитивањем бита спремности. Слање података на периферију PER1 реализовати коришћењем придруженог DMA контролера који ради у блоковском режиму рада. Процесор не поседује регистре опште намене, као ни IMR регистар. Дозвољено је користи додатне променљиве, али њихове називе треба писати описно и семантички исправно. Обратити пажњу на просторну сложеност. **Обавезно је писање концизних коментара над семантичким целинама.**

Напомене: На испиту нису дозвољена никаква помоћна средства, ни калкулатори, ни литература. Испит траје 120 минута. Излазак је забрањен првих 60 минута. **Студент је дужан да пише читко и уредно.**