

# Архитектура рачунара



# Садржај

- Увод
- Циљеви и исход предмета
- Наставници
- Програм предмета
- Лабораторијске вежбе
- Предиспитне обавезе студената
- Начин полагања испита
- Пројекат
- Литература

# Увод

- Назив предмета: Архитектура рачунара
- Година: 2, семестар: 4
- Фонд часова: 2 + 2 + 1
- Број ЕСПБ бодова: 6
- Предуслов: одслушан предмет Основи рачунарске технике 2

# Наставници

- **Предавања: др Захарије Радивојевић**  
(ИР: В1; СИ: В3)  
zaki@etf.rs  
Канцеларија 37  
Консултације после наставе и по договору
- **Предавања: др Марија Пунт**  
(ИР: -; СИ: В1)  
maki@etf.rs  
Консултације после наставе и по договору
- **Предавања: др Жарко Станисављевић**  
(ИР: -; СИ: В2)  
zarko@etf.rs  
Консултације после наставе и по договору

# Наставници

- **Вежбе: Филип Хаџић (ИР: В1; СИ: В1)**  
hadzic.filip@etf.rs  
Канцеларија П26А  
Консултације после наставе и средом од 18.00  
(најавити се путем имејла дан раније)
- **Вежбе: Урош Раденковић (ИР: В2; СИ: В3)**  
uki@etf.rs  
Канцеларија 37  
Консултације после наставе и по договору
- **Вежбе: Данко Миладиновић  
(ИР: В1, В2; СИ: В2, В4)**  
danko@etf.rs  
Канцеларија П26А  
Консултације после наставе и по договору

# Програм предмета

- *Механизам прекида*
- *Магистрала и меморија*
- *Улаз-Излаз*
- *Архитектура процесора*

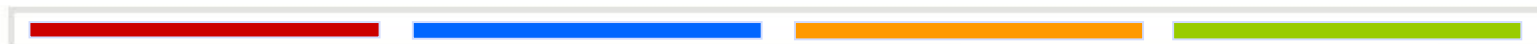
## ***Механизам прекида***

- ***Опслуживање захтева за прекид***
- ***Повратак из прекидне рутине***
- ***Приоритети прекида***
- ***Селективно маскирање маскирајућих прекида***
- ***Маскирање свих маскирајућих прекида***
- ***Прекид после сваке инструкције***
- ***Инструкција прекида***
- ***Гнеждење прекида***
- ***Прихватање захтева за прекид***



# ***Магистрала***

- ***Основни појмови***
- ***Арбитрација***
- ***Циклуси на магистрала***
- ***Системи са више магистрала***





## ***Улаз-Излаз***

- ***Основни појмови***
- ***Контролери без директног приступа меморији***
  - *организација и програмирање*
- ***Контролери са директним приступом меморији***
  - *организација и програмирање*
- ***Повезивање контролера и периферије***
- ***Повезивање контролера***
- ***Прекиди од периферија***

## ***Архитектуре CISC и RISC процесора***

- ***Програмски доступни регистри***
- ***Типови података***
- ***Формати инструкција***
- ***Начини адресирања***
- ***Скуп инструкција***
- ***Механизам прекида***

# Лабораторијске вежбе

- 5 Лабораторијских вежби
- Свака вежба 4 поена
- Преглед вежби:
  - *Механизам прекида (две вежбе)*
  - *Синхронизација рада процесора и контролера са DMA при коришћењу системске магистрале*
  - *Улаз/излаз са контролером без DMA*
  - *Програмирани улаз/излаз помоћу контролера са DMA*
- Једна надокнада
- Важе годину дана

# Преглед симулатора

SPasm

```

Code
new X
1 dc k.700, x.c
2 dc x.7, x.1000
3 org x.100
4 clr r1
5 stmem x.F002,
6 ldimm x.1000,
7 stmem x.F005,
8 ldimm x.2000,
9 stmem x.F006,
10 ldimm x.2, r1
11 stmem x.F004,
12 ldimm x.1, r1
13 stmem x.100A,
14 ldimm x.1E, r1
15 stmem x.F000,
16 ldimm x.2,
17 loop1: Nop
18 dec r1
19 bneq loop1
20 loop2: clr r1
21 ldmem x.100A,
22 cmp r1, r2
23 bneq loop2
  
```

Output

Sequenc

T = 00 PCout, MARin, Xin  
 \* Faza citanja instrukcije  
 \* PC u MAR i X  
 \*\* Ozicena realizacija upravlj

Hardware: CPU - Central Processing Unit  
 Position: Central Processing Unit

Edukacioni racunarski sistem - LAB1

File View Step Utility Window Help

sistemska magistrala  
 magistrala podataka adresna magistrala upravljacka magistrala

PROCESOR

Operacija

Registri

Operacije

Upravlja

Edukacioni racunarski sistem - LAB1

File View Step Utility Window Help

time	6	12	18	24	30	36	42	48	54	60	66
Tclk	1	2	3	4	5	6	7	8	9	10	11
T	1	1	1	1	1	1	1	1	2	3	

CLK\_cpu  
 CLK\_mem  
 CLK\_dma

ABUS  
 DBUS  
 read  
 OEread  
 RDBUS  
 write  
 OEwrite  
 WRBUS  
 FCBUS  
 FFC  
 enFFC

Go Tclk 1

Edukacioni racunarski sistem - LAB1

File View Step Utility Window Help

DBUS magistrala podataka  
 ABUS adresna magistrala  
 RDBUS CBUS  
 WRBUS upravljacka  
 FCBUS magistrala

PROCESOR

MEMORIJA

DMA

PERIFERIJA 2

PERIFERIJA 1

Simulation parameters

(Clk+) \* : 0  
 (Ins+) \* : 0  
 (Prg+) time : 0

n \* (Clk+) stop :   
 n \* (Ins+) stop :   
 (Prg+) time stop :

time = 750  
 inst. = STORE

cpu  
 mem  
 dma

Periferija

Registri

Interfejs

Operaciona jedinica

Upravljacka jedinica DMA - Periferija

Upravljacka jedinica DMA - Memorija (DMA master)

Upravljacka jedinica DMA - Procesor (DMA slave)

Upravljacka jedinica

DMA kontroler periferije

Info

Sequence	Status	Navigation	Misc	Simulation
Tper=00, Tbus=00, Tmem=00, Tdevice=00	PC = 0107	UP	More	Clk+
DmaPer: T=00 if (CR2*not(done)*pm, stRDDRper), if (CR2*not(done)*mp, cWRDRper)	T = 23	CPU hierar.	Clear	Ins+
DmaCPU: T=00 if ((rds+wrs+intas), OEfcbus)	Tclk = 125	Main	Help	Prg+
DmaMEM: T=00 if (CR2*done, stSR0).				

Hardware: DMA - Direct memory access controller  
 Position: DMA controller with Peripheral device

Clock stop: CPU, MEM, DMA  
 Status: time = 750

## **Начин полагања испита (оригинална правила) – НЕ ВАЖЕ!**

- **Колоквијум 1 – 25 поена**
  - Област: Механизам прекида
  - Могућност надокнаде само у термину другог колоквијума
- **Колоквијум 2 – 25 поена**
  - Области: Магистрала и меморија, Улаз-Излаз без прекида
  - Могућност надокнаде само у јунском испитном року
- **Испит – 30 поена**
  - Области: Улаз-излаз са прекидом, Архитектура процесора
- **Лабораторијске вежбе – 20 поена**
  - 5 лабораторијских вежби по 4 поена

# Начин полагања испита (промењена правила) 1 – ВАЖЕ!

- У свим испитним роковима у којима је могуће пријавити испит могуће је полагати:
  - **Колоквијум – 40 поена**
    - Области: Механизам прекида, Магистрала и меморија
    - Важи у испитном року у ком се полаже и у свим наредним до краја школске године
    - Поновним изласком поништавају се претходно освојени поени
  - **Испит – 40 поена**
    - Области: Улаз-излаз, Архитектура процесора
    - Важи само у испитном року у ком се полаже
    - Полагањем испита формира се оцена и уноси у систем, за поновно полагање потребно је поништити оцену уколико је оцена >5
  - **Колоквијум и испит – 80 поена**
    - Све области
    - Резултат са колоквијумског дела се не преноси у наредне испитне рокове!

# Начин полагања испита (промењена правила) 2 – ВАЖЕ!

## Лабораторијске вежбе – 20 поена

- Домаћи задатак – 16 поена
  - Одбрана домаћег задатка се организује у лабораторији пре јунског испитног рока (термин 1) и пре августовског испитног рока (термин 2)
  - На одбрани се раде:
    - Модификације задатка (оцењивање по принципу ради/не ради) – 10 поена
    - *Moodle* тест, садржи целокупно градиво – 6 поена
  - Могућност надокнаде у термину 2 (поновним изласком поништавају се претходно освојени поени)
- Прва лабораторијска вежба, одрађена пре ванредног стања – 4 поена
  - Могућност надокнаде у терминима 1 и 2 (поновним изласком поништавају се претходно освојени поени)
  - Ради се само проширени *Moodle* тест, садржи област Механизам прекида – 4 поена

# Пројекат

- Пројектовати и реализовати рачунарски систем (CPU, магистрала, периферије) на FPGA
- Од периферија је потребно реализовати:
  - Контролер и периферију графичке картице
  - Миш (PS/2) или тастатура (PS/2)
- Студенти предлажу архитектуру рачунара, контролера и програм који ће бити покренут на реализованом систему
- Пројекат се ради у групи до 5 чланова
- Израда почиње по одобреној теми од стране ангажованих. Тему је потребно послати путем електронске поште свим ангажованим на предмету



# Начин полагања испита

Коначна оцена се формира на основу броја бодова на следећи начин:

- $91 \leq X < 100$  – оцена 10
- $81 \leq X < 91$  – оцена 9
- $71 \leq X < 81$  – оцена 8
- $61 \leq X < 71$  – оцена 7
- $51 \leq X < 61$  – оцена 6
- $0 \leq X < 51$  – студент није положио испит

# Литература

На српском језику:

- Материјали за предавања: Проф. др Јован Ђорђевић
- Материјали за вежбе
- Архитектура рачунара: Едукациони рачунарски систем: Архитектура и организација рачунарског система: Проф. др Јован Ђорђевић
- Архитектура рачунара: Едукациони рачунарски систем: Приручник за симулацију са задацима: Ј. Ђорђевић, Н.Грбановић, Б. Николић, З. Радивојевић, М. Пунт
- Архитектура рачунара: Збирка решених задатака - Радна верзија

# Листа

- Аутоматско пријављивање
- Обавештења иду на листу
- Поставити прослеђивање на адресу коју пратите

Питања?

<http://rti.etf.bg.ac.rs/rti/ef2ar/>  
Електротехнички Факултет  
Универзитет у Београду